

# Problemas relacionados con la pérdida de células en la Interfaz

---

## Contenido

- [Celdas no válidas en LightStream 1010 y 8510](#)
  - 
  - [Celdas inválidas en el Catalyst 8540](#)
  - 
  - [Celdas no válidas en las interfaces de Ethernet](#)
  - 
  - [Celdas rechazadas y descartadas](#)
  - 
  - [Introducción a la Arquitectura de Switching](#)
  - 
  - [Espacio de buffer inadecuado](#)
  - 
  - [Exceso de los límites máximos de cola](#)
  - 
  - [Violaciones de control de parámetros de uso \(UPC\)](#)
  - 
  - [Descarte de prioridad de pérdida de celda \(CLP\)](#)
  - 
  - [Eliminación de paquetes de cola inteligente/Eliminación de paquetes temprana \(ITPD/EPD\)](#)
  - 
  - [Información Relacionada](#)
- 

[Sección <<<Previous Section>>> siguiente](#)

---

## Celdas no válidas en LightStream 1010 y 8510

Los switches routers Cisco ATM, que incluyen el LightStream 1010 y al Routers del Catalyst 8500 Series Switch, utilizan un Switching Fabric con una arquitectura de memoria compartida. En algunos casos, el Switch cae las células y incrementa el contador de células no válidas, tal y como se muestra en de la salida de una de los siguientes comandos y de sus plataformas correspondientes:

- show switch fabric - Catalyst 8540
- **show controller atm 2/0/0** - LightStream 1010
- show controller controller0 - Catalyst 8510

Estos switches incrementan el contador de celdas no válidas al rechazar una celda ATM que tiene un valor de HEC válido pero que llega en un circuito virtual (VC) que no existe. Las razones posibles incluyen el siguiente:

- Encabezado de célula corrupto

- Incompleto o ninguna configuración de ese VC en el Switch Fabric. Por ejemplo, si usted configura un par del identificador de ruta virtual/identificador de canal virtual (VPI/VCI) solamente en un router y no en el switch ATM asociado, las células transmitidas en este VC del router son consideradas inválidas por el Switch.

Este documento explica el contador de células no válidas en los switches de oficinas centrales Cisco ATM y proporciona las extremidades en cómo resolver problemas incrementar las anas inválidas c .

La salida de los reguladores ATM 2/0/0 (o 13/0/0) de la demostración o del ATM 0 (dependiendo de la versión de software y del chasis) en el LightStream1010 o el Catalyst 8510 imprime una tabla de las células no válidas recientemente recibidas. El comando show controllers atm se borra una vez que se lee, es decir, el contador de células no válidas se borra cuando se ejecuta el comando show. Entonces, si no recibe celdas no válidas de manera continua en la interfaz, el contador de celdas no válidas estará en cero cuando lea un tiempo subsecuente.

```
cisco# show controllers atm 2/0/0 MMC Switch Fabric (idb=0x607F7DE0) cisco# show controllers
atm 2/0/0 MMC Switch Fabric (idb=0x607F7DE0) discarded cells = 0 invalid cells = 132
memory buffer = 0 port type status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y 0/0/0
155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm
0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 0x0000 0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS
xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F
0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS
xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23
0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000
0x0000 0x0000 0x0000 0x0000 0x0000 3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000
0x0000 3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2
155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 Invalid Cell Log time stamp port
pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568
3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44
0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0
0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0
0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1
0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51
0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 Paso 1 Marque a las células no válidas. El valor
de celda no válida se elimina al leer.
```

## Paso 2 Marque el registro de la célula no válida.

Usted puede utilizar los objetos siguientes del [CISCO-RHINO-MIB](#) para sondear a su switch router de ATM para el número de células no válidas:

```
discarded cells = 0 invalid cells = 132 memory buffer = 0 port type status RXcells
TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000
0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
```

0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/0 155MBPS  
xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS xytrpm 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/0/3  
155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0 155MBPS xytrpm  
0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm 0x6B08 0x2342  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 Invalid Cell Log time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690  
3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43  
0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0  
0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0  
0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2  
0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50  
0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0  
0x11 discarded cells = 0 invalid cells = 132 memory buffer = 0 port type status  
RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 0/0/3 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/0  
155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS xytrpm  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0 155MBPS  
xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm 0x6B08  
0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 Invalid Cell Log time stamp port pt clp gfc vpi vci 41  
0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0  
0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0  
0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1  
0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48  
0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0  
0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0  
0x0 0x0 0x11 discarded cells = 0 invalid cells = 132 memory buffer = 0 port type  
status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0/0/3 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS  
xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000

0x0000 0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0  
155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm  
0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 **Invalid Cell Log** time stamp port pt clp gfc vpi vci 41  
0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0  
0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0  
0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1  
0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48  
0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0  
0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0  
0x0 0x0 0x11 discarded cells = 0 **invalid cells = 132** memory buffer = 0 port type  
status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS  
xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0  
155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm  
0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 **Invalid Cell Log** time stamp port pt clp gfc vpi vci 41  
0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0  
0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0  
0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1  
0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48  
0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0  
0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0  
0x0 0x0 0x11 discarded cells = 0 **invalid cells = 132** memory buffer = 0 port type  
status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000  
0x0000 0x0000 0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS  
xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000  
0x0000 0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000  
0x0000 3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0  
155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm  
0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737  
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000

```

0x0000 0x0000 0x0000 0x0000 Invalid Cell Log time stamp port pt clp gfc vpi vci 41
0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0
0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0
0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1
0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48
0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0
0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0
0x0 0x0 0x11 discarded cells = 0 invalid cells = 132 memory buffer = 0 port type
status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y 0/0/0 155MBPS xytrpm 0xD00D 0x2420
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000
0x0000 0x0000 0x0000 0x0000 0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/1 155MBPS
xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/2 155MBPS xytrpm 0x0000
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000
0x0000 0x0000 0x0000 0x0000 0x0000 1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 2/0/0 CPU 0x9496A8 0x5EAA4D 3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 0x0000 0x0000 3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000
0x0000 3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/0
155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/1 155MBPS xytrpm
0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/2 155MBPS xytrpm 0x7467 0x0737
0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000
0x0000 0x0000 0x0000 0x0000 Invalid Cell Log time stamp port pt clp gfc vpi vci 41
0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42 0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0
0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0 0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0
0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0 0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1
0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2 0x1 0x0 0x0 0x0 0x11 48
0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49 0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0
0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0 0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0
0x0 0x0 0x11

```

## Celdas inválidas en el Catalyst 8540

El comando `show switch fabric` en el Catalyst 8540 no imprime un registro de las células no válidas más recientes. Sin embargo, puede utilizar los siguientes comandos para determinar a qué VPI y VCI llegó la celda no válida.

**Paso 1** Utilice el comando `show switch fabric` de determinar el MSC- con incrementar a las células no válidas. Cada uno de los dos procesadores de switch requeridos en el Catalyst 8540 contiene cuatro ASIC de MSC. Cada ASIC forma el entramado de switches para varios puertos.

```

8540# show switch fabricswc_presence_mask: 0x5Switch mode: NR_20GNumber of Switch Cards present
in the Chassis: 2SWC SLOT SWC_TYPE
SWC_STATUS===== 5
EVEN ACTIVE 6 NOT-PRESENT NOT-PRESENT 7
ODD ACTIVEMMC Switch Fabric (idb=0x6244FE24) Key: Rej. Cells - # cells rejected
due to lack of resources or policing (16-bit) Inv. Cells - #
good cells that came in on a non-existent conn. Mem Buffs - # cell buffers currently
in use RX Cells - # rx cells (16-bit) TX Cells - # tx cells (16-bit)
Rx HEC - # cells Received with HEC errors Tx PERR - # cells with memory
parity errors MSC# Rej. Cells Inv. Cells Mem. Buffs Rx Cells Tx Cells r --

```

```

-----
0          0          0          75085          37787          0 MSC 0:          0
0          0          0          0          0 MSC 1:          0          0
0          0          0          0 MSC 2:          0          0          0
0          0          0 MSC 3:          0          0          0
0          0          0 MSC 4:          0          0          0
5          0 MSC 5:          0          0          0          987          989          0 MSC
6:          0          0          0          220          220          0 MSC 7:
0          0          0          2677          23606          0 Switch Fabric Statistics
Rejected Cells: 0          Invalid Cells: 0          Memory Buffers: 0          Rx Cells: 78969          Tx
Cells: 62607          RHEC: 0          TPE: 0[Information Deleted]

```

**Paso 2** Marque el MSC-, Rej. Células, e Inv. Campos de las células. Indican a las celdas rechazadas por el MSC- o el conjunto que corresponde con de los puertos físicos.

**Paso 3** Marque la sección de las estadísticas del Switch Fabric para los campos de las celdas rechazadas y de las células no válidas. Indican al número total de celdas rechazadas.

**Paso 4** Utilice el comando `show mmc ports` de determinar qué puertos físicos utilizan el MSC específico.

```

8540# show mmc ports int a0/0/0: msc#: 0 port#: 12 int a0/0/1: msc#: 0 port#: 8 int a0/0/2:
msc#: 0 port#: 4 int a0/0/3: msc#: 0 port#: 0 int a0/0/4: msc#: 0 port#: 14 int a0/0/5: msc#:
0 port#: 10 int a0/0/6: msc#: 0 port#: 6 int a0/0/7: msc#: 0 port#: 2 int a0/0/8: msc#: 1
port#: 12 int a0/0/9: msc#: 1 port#: 8 int a0/0/10: msc#: 1 port#: 4 int a0/0/11: msc#: 1
port#: 0 int a0/0/12: msc#: 1 port#: 14 int a0/0/13: msc#: 1 port#: 10 int a0/0/14: msc#: 1
port#: 6 int a0/0/15: msc#: 1 port#: 2 [output omitted]

```

**Paso 3** Utilice el comando `show mmc msc_reg all` de ver a los detalles de las células no válidas. El valor para "m" es el número MSC. La siguiente salida de muestra fue tomada de un switch con células inválidas en MSC# 1: Switch#

```

show mmc msc_reg all 1 gcr0[1] = 0x0000A112 ... icc[0] = 0x00000026 ...
ich[1] = 0x00000D00 0x00640064 vci:64 pti:0 clp:0 vpi:64 ssp:0 sp:D ...

```

**Paso 4** Marque el campo del `icc`. Cualquier valor sin cero indica a las células no válidas.

**Paso 5** Marque el campo del `ich` y el `vci` siguiente, `vpi`, y los valores `SP`:

- ¿`vci`? identifica el VCI que recibe a la célula no válida más reciente.
- ¿`vpi`? identifica el VPI que recibe a la célula no válida más reciente.
- ¿`SP`? identifica el puerto (p) que recibe a la célula no válida.

**Paso 6** Utilice el comando `show atm vc interface atm` de confirmar la conexión existe en el sistema.

**Nota:** El registro de células no válidas puede referirse a los números de puerto y a los valores VPI/VCI que no corresponden a los números reales de puerto y de VC. El motivo es que el chip de la interfaz del puerto (PIF) en algunos módulos considera a las células ociosas en algunos puertos como células no válidas. En realidad el chip de la interfaz cambia el VPI predeterminado de 0 para las células ociosas a un valor diferente. Por ejemplo, VPI/VCI 0/16 en el puerto nº 1 será cambiado a VPI/VCI 4/16 en el chip PIF. El chip de la interfaz interrumpe células ociosas de estos puertos y aumenta el contador de células no válidas. En los puertos 0 y 6, el segmento de interfaz no cambia el valor de célula ociosa predeterminado de VPI/VCI 0/0 ya que la VPI física es la misma que la VPI en el segmento de interfaz.

# Celdas no válidas en las interfaces de Ethernet

Las interfaces de Ethernet pueden también experimentar los descensos de la célula debido a las células no válidas en un switch router de ATM. Las interfaces de Ethernet derivan mucha de su inteligencia local de un PIF ASIC, que divide las tramas Ethernet en segmentos para la transmisión a través de la tela interna del switch ATM del router del Switch. Un PIF controla si una trama o paquete es recibido para un protocolo para el cual la interfaz está configurada. Después busca la tabla de la memoria de contenido direccionable (CAM) y determina el valor del VPI/VCI de salida para el puerto destino. Finalmente, el PIF divide la trama en segmentos en las células, aplica un encabezado de cinco bytes con la información apropiada del VPI/VCI de salida, y manda las células al Switch Fabric. Si PIF necesita interrumpir una trama, etiqueta todas las células en esa trama con VPI/VCI = 0/0, y entonces el entramado de switches deja caer esas células.

Un PIF Ethernet deja caer células e incrementa el contador de células no válidas por una de las siguientes razones:

- La filtración de la capa 2 de las direcciones MAC accesibles hacia fuera lo mismo interconecta como la trama de Ethernet recibida. El Catalyst 8500 filtra tales direcciones MAC “locales” enviando las tramas recibidas en el Switch Fabric en el VPI/VCI de 0/0. Estas interrupciones equivalen al contador de descartes en el Catalyst 5000.
- Descarte de paquetes en un gigabit ethernet line card (MUX-basado) multiplexar-basado. En tales indicadores luminosos LED amarillo de la placa muestra gravedad menor, cuando un paquete recibido tiene un NON-forwardable o un protocolo no reconocible y debe ser desechado, el Switch pone el paquete en el VPI/VCI de 0/0.
- Microcode colocó un paquete en una VPI/VCI que, en realidad, no se encuentra establecido en el núcleo del switch.

## Celdas rechazadas y descartadas

En algunos casos, el Switch desecha las células y señala estos descensos en la salida de uno de los siguientes comandos, dependiendo de la plataforma:

- **Switch Fabric de la demostración** - Catalyst 8540MSR
- **show controller atm 2/0/0 o atm0** - LightStream1010 o Catalyst 8510 en el chasis independiente
- **show controller atm 13/0/0** - LightStream1010 o Catalyst 8510 en los slots de la parte inferior cinco del Catalyst 5500

Un router de conmutación Cisco ATM aumenta el contador de células descartadas o rechazadas cuando interrumpe células debido a uno de los siguientes motivos:

- [Espacio de buffer inadecuado](#)
- [Exceso del límite máximo de cola](#)
- [Violaciones de control de parámetros de uso \(UPC\)](#)
- [Descarte de prioridad de pérdida de celda \(CLP\)](#)

- [Descarte de paquetes de cola inteligentes \(/descarte de paquete anticipado \(EPD\) ITPD](#)

El propósito de estas secciones es revisar cada uno de las razones antedichas y proporcionar las extremidades en cómo resolver problemas porque usted está viendo los valores sin cero para las celdas rechazadas. Pero antes de que usted comience, mire [comprensión de la arquitectura de switches](#).

## Introducción a la Arquitectura de Switching

El LightStream1010 y el Catalyst 8510 utilizan una arquitectura que difiere del Catalyst 8540.

En el LightStream1010 y los 8510, utilice el **show controller atm 2/0/0** (o **13/0/0** si está utilizado en el Catalyst 5500) o **muestre el atm0 del regulador** para ver las estadísticas para el CPU y el ATM Switch Processor:

```
ls1010# show controller atm 2/0/0 MMC Switch Fabric (idb=0x60AD7B20) ls1010# show controller
atm 2/0/0 MMC Switch Fabric (idb=0x60AD7B20) discarded cells = 0 invalid cells = 184027
memory buffer = 0 garbage cells to cpu = 0 unexpected marker intrs = 0
```

El campo de las **celdas descartadas** indica el recuento total de las celdas descartadas a través de todos los puertos.

En el Catalyst 8540, utilice el **comando show switch fabric** de visualizar el número de celdas rechazadas. Observe que esta salida difiere del LightStream1010 hecho salir en que muestra a las celdas rechazadas por el número del Modular Switching Component (MSC). Circuitos integrados de aplicación específica (ASICs) de MSC forman el entramado de switches para un conjunto de módulos y puertos definido.

```
8540MSR# show switch fabricswc_presence_mask: 0x5Switch mode: NR_20GNumber of Switch Cards
present in the Chassis: 2SWC SLOT SWC_TYPE
SWC_STATUS===== 5
EVEN ACTIVE 6 NOT-PRESENT NOT-PRESENT 7
ODD ACTIVEMMC Switch Fabric (idb=0x6244FE24) Key: Rej. Cells - # cells rejected
due to lack of resources or policing (16-bit) Inv. Cells - #
good cells that came in on a non-existent conn. Mem Buffs - # cell buffers currently
in use RX Cells - # rx cells (16-bit) TX Cells - # tx cells (16-bit)
Rx HEC - # cells Received with HEC errors Tx PERR - # cells with memory
parity errors MSC# Rej. Cells Inv. Cells Mem. Buffs Rx Cells Tx Cells r --
--- -----
0 0 0 82678 28733 0 MSC 1: 0
0 0 0 0 0 MSC 2: 0
0 0 0 0 MSC 3: 0
0 0 0 MSC 4: 0
5 0 MSC 5: 0 0 0 987 989 0 MSC
6: 0 0 0 220 220 0 MSC 7:
0 0 0 2677 28138 0 Switch Fabric Statistics
Rejected Cells: 0 Invalid Cells: 0 Memory Buffers: 0 Rx Cells: 86562 Tx
Cells: 58085 RHEC: 0 TPE: 0[Information Deleted]
```

**Paso 2** Marque el **MSC-**, **Rej. Células**, e **Inv.** Campos de las **células**. Indican a las celdas rechazadas por el MSC- o el conjunto que corresponde con de los puertos físicos.

**Paso 3** Marque la sección de las **estadísticas del Switch Fabric** para los campos de las **celdas rechazadas** y de las **células no válidas**. Indican al número total de celdas rechazadas.

Cada uno de los dos procesadores de switch necesarios en los 8540 contiene cuatro MSC Asics,



que construyen el Switch Fabric interno para la mitad de los puertos en un sistema. Utilice el **comando show mmc ports** de determinar qué puertos físicos utilizan un MSC- determinado.

```
8540#show mmc ports int a0/0/0: msc#: 0 port#: 12 int a0/0/1: msc#: 0 port#: 8 int a0/0/2:
msc#: 0 port#: 4 int a0/0/3: msc#: 0 port#: 0 int a0/0/4: msc#: 0 port#: 14 int a0/0/5: msc#:
0 port#: 10 int a0/0/6: msc#: 0 port#: 6 int a0/0/7: msc#: 0 port#: 2 int a0/0/8: msc#: 1
port#: 12 int a0/0/9: msc#: 1 port#: 8 int a0/0/10: msc#: 1 port#: 4 int a0/0/11: msc#: 1
port#: 0 int a0/0/12: msc#: 1 port#: 14 int a0/0/13: msc#: 1 port#: 10 int a0/0/14: msc#: 1
port#: 6 int a0/0/15: msc#: 1 port#: 2 [output omitted]
```

Con cada slot, la primera mitad de los puertos utiliza un MSC- uniforme, y el uso de la segunda mitad un MSC- impar. Sin embargo, al usar los módulos port adapter originales del LightStream1010 (PAM) con un módulo de acceso a la portadora del módulo de la superportadora (SuperCAM), todos los puertos en un solo SuperCAM asocian a un SP y a un MSC uniformes ASIC. Por ejemplo, la primera mitad de los puertos en el slot0 conecta normalmente con el MSC0 del SP0, mientras que la segunda mitad de los puertos en el slot0 conecta con el MSC1 del SP1. No obstante, con SuperCAM, ambos grupos de puertos se conectan a MSC0 de SP0.

## Espacio de buffer inadecuado

Los switches ATM de oficina central de Cisco utilizan una arquitectura de memoria compartida que salve hasta 65,536 células. El uso de un diseño de memoria compartida proporciona los siguientes beneficios:

- Admite más conexiones o cargas mayores.
- Soporta una cantidad mayor de tráfico de multidifusión ya que sólo se almacena una única copia de cada celda de multidifusión en la memoria de celda compartida.
- Permite el uso compartido completo con un nivel máximo de distribución de memoria intermedia estadística

Ya que todos los puertos pueden utilizar la memoria completa, es importante que el proceso de administración de la memoria intermedia asegure equidad entre los puertos al asegurar que uno o un pequeño subconjunto de puertos no pueda ocupar todas las memorias intermedias.

**Nota:** Lo opuesto a una arquitectura de memoria compartida es una arquitectura de memoria intermedia de salida por puerto, en la que cada puerto tiene memorias intermedias a las que otros puertos no pueden acceder. Los Catalyst 6000 y Catalyst 5000 son switches con memorias intermedias de salida.

En un LightStream1010, utilice el **comando sh controller atm 2/0/0** de ver el número de memorias intermedias actualmente funcionando.

```
ls1010# show controller atm 2/0/0 MMC Switch Fabric (idb=0x60AD7B20) ls1010# show controller
atm 2/0/0 MMC Switch Fabric (idb=0x60AD7B20) discarded cells = 0 invalid cells = 184027
memory buffer = 0 garbage cells to cpu = 0 unexpected marker intrs = 0
```

Marque el campo de **memoria intermedia**. Debe visualizar un valor sin cero en un switch de producción ocupado.

Usted puede utilizar los objetos administrados siguientes del [CISCO-RHINO-MIB](#) para sondear a su switch router de ATM para el número de almacenes libres y de celdas descartadas:

Objeto administrado	Descripción
---------------------	-------------

ciscoAtmSwitchTotalBuffer	Conteo total de celdas de memoria en la memoria compartida del switch.
ciscoAtmSwitchFreeBuffer	Conteo de celdas libres del eje de conexión en la memoria compartida del switch.
ciscoAtmSwitchDiscard Cells	Total de celdas descartadas del switch.

## Exceso de los límites máximos de cola

Los switches routers de ATM utilizan los límites de cola y los umbrales configurables para controlar los Datos en espera en el sistema. Los procesos y los Valores configurables de los Datos en espera varían con la placa de función instalada en el ATM Switch Processor (ASP) o el Procesador del switch multiservicio (MSP):

	Tarjeta de colocación en cola por clase (FC-PCQ)	Tarjeta de características por cola de lujo (FC-PFQ) y 8540
Límite de categoría de servicio	Sí	No
Tamaño máximo de cola por interfaz	Sí	No
Grupos de umbrales	No	Sí

El Catalyst 8510 y el LightStream1010 con los límites FC-PCQ de una categoría de servicio del soporte, que restringen el número de células admitieron en el Switch según lo determinado por el tipo de colas de salida. Utilice el **comando show atm resource** de visualizar estos límites. Utilice el **comando atm service-category-limit** de configurar un valor no predeterminado.

```
discarded cells = 0 invalid cells = 184027 memory buffer = 0 garbage cells to cpu = 0
unexpected marker intrs = 0Switch# show atm resource Switch# show atm resource Over-
subscription-factor 16Sustained-cell-rate-margin-factor 1% Abr-mode: relative-rate Atm service-
category-limit (in cells): 64544 cbr 64544 vbr-rt 64544 vbr-nrt 64544 abr-ubr Resource
state: Cells per service-category: 0 cbr 0 vbr-rt 0 vbr-nrt 0 abr-ubr
```

**Nota:** En el ejemplo anterior todas las clases de servicio ATM tienen acceso la mayor parte de a memoria compartida por abandono.

El Catalyst 8510 y el LightStream1010 con un FC-PCQ también soportan los tamaños de los almacenamientos en cola máximos, que determinan el número de células que se puedan programar para la transmisión por la clase de servicio ATM por la interfaz. Utilice el **comando atm output-queue** de configurar un valor no predeterminado.

Comando	Descripción
---------	-------------

Switch(config-if)# atm output-queue [force] {cbr   vbr-rt   vbr-nrt   abr-ubr} max-size number	Configura el tamaño máximo de cola de la cola de salida.
Switch> show atm interface resourceatm {card/subcard/port}	Visualiza el estatus y las estadísticas de la configuración de la interfaz de la administración de recursos.
Switch(config-if)# Switch(config)# atm threshold-group service {cbr   vbr-rt   vbr-nrt   abr   ubr}group#	Configura una categoría de servicio a un Grupo de umbral.

Debido a que los valores del tamaño de cola están soportados por el entramado de switch, se muestra el valor instalado además del valor de configuración solicitado. El valor instalado está siempre mayor o igual que pidió. Utilice el **comando show atm interface resource atm** de visualizar ambos valores.

```
Switch> show atm interface resource atm 3/0/0 Switch> show atm interface resource atm 3/0/0
Switch> show atm interface resource atm 3/0/0
```

**Nota:** Los sistemas con FC-PFQ colocan las células en cola durante la entrada, no durante la salida, por lo tanto no se aplican los comandos atm output-queue.

Los sistemas del Catalyst 8510 y del LightStream1010 con un FC-PFQ y el Catalyst 8540s soportan la característica de los Grupos de umbral. Cada grupo consiste en los trayectos virtuales (VP) y los circuitos virtuales (VCs) que pertenecen a la misma categoría de servicio ATM, tal como VBR-NRT o UBR. Por abandono, un Grupo de umbral lleva a cabo las células para una clase de servicio ATM. Utilice el **comando atm threshold-group** de asignar más de una categoría de servicio a un Grupo de umbral y de asignar una categoría de servicio a un número de grupo no valor por defecto. Utilice el **comando show atm resource** de confirmar sus cambios.

En la salida de muestra siguiente, el switch router de ATM está utilizando las configuraciones predeterminadas. Se asigna una clase de servicio ATM a un grupo de umbral.

```
Ls1010# show atm resourceResource configuration: Over-subscription-factor 8 Sustained-cell-
rate-margin-factor 1% Abr-mode: EFCI Hierarchical Scheduling Mode : disabled Service
Category to Threshold Group mapping: cbr 1 vbr-rt 2 vbr-nrt 3 abr 4 ubr 5 Threshold
Groups: Group Max Max Q Min Q Q thresholds Cell Name cells limit limit
Mark Discard count instal instal instal -----
----- 1 16447 767 767 25 % 62 % 0 cpu-switched-tg 2 65535
127 127 25 % 87 % 0 vbr-rt-default-tg 3 65535 511 31 25 % 87
% 0 vbr-nrt-default-tg 4 65535 511 511 25 % 87 % 0 ipc-tg
5 61439 511 31 25 % 62 % 0 switching-tg 6 65535 4095 1023 25 %
87 % 0 well-known-vc-tgLs1010#
```

**Nota:** Cada grupo hace juego a una categoría de servicio ATM por abandono.

Cada Grupo de umbral consiste en ocho regiones, con cada región teniendo un conjunto de los umbrales. Un Grupo de umbral congestiona cuando su miembro VCs tiene un gran número de células salvadas en memoria de celda compartida. Como la cantidad acumulativa de células en la cola para el miembro VCs se acerca al valor "Instalación máxima de celdas", el número máximo de celdas en cada por VC y cola de espera por VP se encoge del max-queue-limit al Min-queue-limit. Refiera al columnas "Max Q limit instal" y "Min Q limit instal" en el **recurso de la demostración ATM** hecho salir por los valores de tamaño de cola.

Cuando la congestión está en el rango de 0 células (no congestionada) a 1/8 completo, las colas de conexión están limitadas al tamaño máximo de cola. Generalmente como usted se traslada a partir de una región a otra, usted hace el nuevo umbral máximo (previous-threshold/2, Min-queue-threshold). Cuando la congestión está en el rango de 7/8ths por completo a totalmente por completo, las colas de conexión se limitan al Min-queue-size. Observe que ocurre la operación del Switch para los Grupos de umbral en las regiones superiores solamente si el grupo congestiona pasando por encima 1/8o lleno. No obstante, los comandos de posición de umbral y tamaño máximo son eficaces incluso para los grupos de umbrales en la región más baja.

Los siguientes comandos ajustan los valores del grupo de umbral.

Comando	Descripción
<code>atm threshold-group group max-cells number</code>	Configura el número máximo de celdas hecho cola para <i>todo el VCs</i> en el grupo. Vea el valor "Instalación máxima de celdas" en el <b>recurso de la demostración ATM</b> .
<code>atm threshold-group group max-queue-limit number</code>	Configura el límite de cola por VC más grande aplicado a todos los VC en el grupo. Consulte el valor "Max Q limit install" en show atm resource.
<code>atm threshold-group group min-queue-limit number</code>	Configura <i>límite de cola de espera por VC</i> el aplicado más pequeño a todo el VCs en el grupo. Vea el valor "Min Q limit install" en el <b>recurso de la demostración ATM</b> .
<code>atm threshold-group group marking-threshold percent</code>	Determina la punta en la cual a cola por VC se considera "llena", y el Switch comienza a fijar la indicación explícita de congestión en la retransmisión (EFCI) mordida o implementa Velocidad de bits disponible (ABR) el marcado de velocidad relativa. Vea el valor de "marca de umbrales Q" en el <b>recurso de la demostración ATM</b> .
<code>atm threshold-group group discard-threshold percent</code>	Determina la punta en la cual a cola por VC se considera "llena", y el Switch comienza a desechar las células con el bit del Prioridad de pérdida de celda (CLP) a uno y implementa el descarte de paquete anticipado (EPD). Vea el valor Q thresholds Discard (Descarte de umbrales Q) en el <b>recurso de la demostración ATM</b> .

El comando `show atm vc` muestra los siguientes dos contadores relacionados con células rechazadas o descartadas a causa de que los valores de umbral de cola se han excedido:

- Cantidad de células en la cola por grupo de umbral
- Número de descensos debido a la cola completa vía los contadores "descensos completos del rx Clp0 q" y "descensos del qthresh del rx Clp1"

Nota: La salida de los cambios del **comando show atm vc** en cuanto a los contadores de caídas dependiendo de si el descarte de paquetes está habilitado en el VC.

```
switch# show atm vc int atm 12/0/3 0 100 Interface: ATM12/0/3, Type: oc3suni VPI = 0 VCI = 100
Status: UP Time-since-last-status-change: 00:18:09 Connection-type: PVC Cast-type: point-to-
point Packet-discard-option: disabled Usage-Parameter-Control (UPC): pass Wrr weight: 2
Number of OAM-configured connections: 0 OAM-configuration: disabled OAM-states: Not-applicable
Cross-connect-interface: ATM12/0/0, Type: oc3suni Cross-connect-VPI = 0 Cross-connect-VCI =
100 Cross-connect-UPC: pass Cross-connect OAM-configuration: disabled Cross-connect OAM-
state: Not-applicable Threshold Group: 1, Cells queued: 63 Rx cells: 2010095, Tx cells: 0 Tx
Clp0:0, Tx Clp1: 0 Rx Clp0:2010095, Rx Clp1: 0 Rx Upc Violations:0, Rx cell drops:148 Rx Clp0 q
full drops:148, Rx Clp1 qthresh drops:0 [output omitted]
```

**Nota:** La categoría de servicio CBR se asigna al group1 por abandono.

Marque los números que siguen los **descensos Clp0 q** y los campos **completos de los descensos del qthresh Clp1**.

También puede obtener estos conteos a través de sondeos de SNMP.

Objeto administrado	Descripción
ciscoAtmVclClp0VcqFullCellDrops	Cantidad total de células recibidas en este link de canal virtual (VCL) con el bit CLP vacío y descartado porque se ha excedido el límite de cola por VC. Este contador es válido sólo si EPD está inhabilitado en el VCL. En el LightStream 1010s, este contador es válido solamente cuando el Procesador del switch se equipa de un FC-PFQ.
ciscoAtmVclVcqClpThreshCellDrops	Cantidad total de células recibidas en este VCL, descartadas porque se ha excedido el umbral de descarte (a diferencia del límite de cola) en la cola por VC y se ha configurado el bit CLP. Este contador es válido sólo si EPD está inhabilitado en el VCL. En el LightStream 1010s, este contador es válido solamente cuando el Procesador del switch se equipa de un FC-PFQ.
ciscoAtmVclLsPerVcQThreshGroup	Grupo de umbral a quien la célula-cola para las células recibidas por este VC se hace cola. Tenga en cuenta que este valor no es válido hasta que VCL esté en una interconexión activa. En el LightStream 1010s, este contador es válido solamente cuando el Procesador del switch se equipa de un FC-PFQ.

# Violaciones de control de parámetros de uso (UPC)

Cuando está configurado, un switch ATM en el lado de la red de una Interfaz de red de usuario (UNI) limpia el flujo de células en (en la red) la dirección delantera de una conexión virtual. Estos mecanismos del policing se conocen como Control de parámetro de uso (UPC). Determinan si las celdas recibidas están cumpliendo con los valores de administración de tráfico negociado, y después toman una de medidas siguientes en las celdas de violación , dependiendo de la configuración:

- Pase la célula sin cambiar el bit de Prioridad de pérdida de células (CLP) en el encabezado de la célula.
- Etiqueta la célula con un valor de 1 bit CLP.
- Deseche la célula. Si usted habilita la opción del descarte, recomendamos que usted también habilita la característica del descarte de paquetes de cola (TPD) discutida en el [descarte de paquetes de cola inteligentes/el descarte de paquete anticipado de la](#) sección más adelante en este documento.

Utilice el **parámetro upc** en el [comando atm pvc](#) de especificar la acción de violación. La sintaxis completa del comando es la siguiente:

Comando	Descripción
<code>atm pvc vpi-A [vci-A   any-vci] [upc upc-A] [pd pd]interface atm card-B/subcard-B/port-B[.vpt#] vpi-B [vci-B   any-vci] [upcupc-B]</code>	Configura un PVC. Vea el valor "Instalación máxima de celdas" en el <a href="#">recurso de la demostración ATM</a> .

EL parámetro upc no se puede configurar en indicador o caer en el puerto del procesador (ATM 0).

Normalmente, el UPC limpia solamente el extremo de origen de un VC de la suavidad. Utilice el **comando atm svc-upc-intent drop** de habilitar el UPC por abandono para todo el VCs terminal en el extremo de destino de un VC de la suavidad.

Utilice el comando `show atm vc` para ver la acción UPC configurada y los mecanismos de descarte de paquetes inteligentes, así como el número de células descartadas debido a violaciones UPC.

```
Switch# show atm vc interface atm 0/0/1.51 51 16 Interface: ATM0/0/1.51, Type: oc3suni VPI = 51 VCI = 16 Status: DOWN Time-since-last-status-change: 2w0d Connection-type: PVC Cast-type: point-to-point Packet-discard-option: enabled Usage-Parameter-Control (UPC): pass Wrr weight: 32 Number of OAM-configured connections: 0 OAM-configuration: disabled OAM-states: Not-applicable Cross-connect-interface: ATM2/0/0, Type: ATM Swi/Proc Cross-connect-VPI = 0 Cross-connect-VCI = 73 Cross-connect-UPC: pass Cross-connect OAM-configuration: disabled Cross-connect OAM-state: Not-applicable Encapsulation: AAL5ILMI Threshold Group: 6, Cells queued: 0 Rx cells: 0, Tx cells: 0 Tx Clp0:0, Tx Clp1: 0 Rx Clp0:0, Rx Clp1: 0 Rx Upc Violations:0, Rx cell drops:0 Rx pkts:0, Rx pkt drops:0 Rx connection-traffic-table-index: 6 Rx service-category: UBR (Unspecified Bit Rate) Rx pcr-clp01: 424 Rx scr-clp01: none Rx mcr-clp01: none Rx cdvt: 1024 (from default for interface) Rx mbs: none Tx connection-
```

traffic-table-index: 6 Tx service-category: UBR (Unspecified Bit Rate) Tx pcr-clp01: 424 Tx scr-clp01: none Tx mcr-clp01: none Tx cdvt: none Tx mbs: none No AAL5 connection registered  
**Marque la Paquete-descarte-opción y la configuración de Control de parámetros de uso. También marque las infracciones Upc** colocan para el número de infracciones.

También puede obtener estos conteos a través de sondeos de SNMP. Utilice el objeto administrado de los ciscoAtmVclUpcViolations en el CISCO-ATM-CONN-MIB.

**Nota:** En la evaluación de la velocidad de llegada de celdas, el switch router de ATM cuenta ambas células del Operación, administración y mantenimiento (OAM) así como con las células de datos puesto que el Signaling Protocol actual no permite que un usuario especifique explícitamente los parámetros del tráfico para el OAM fluye.

## Descarte de prioridad de pérdida de celda (CLP)

El encabezado de célula ATM estándar incluye el bit de prioridad de pérdida de célula (CLP), que indica en forma explícita que una célula experimentó congestión durante la transmisión al extremo de destino. Un valor CLP de uno significa que la célula tiene una prioridad baja y es así más probable ser caída en tiempos de la congestión. De este modo, puede usar el bit CLP para generar flujos de células de diferente prioridad.

Los switches routers de ATM utilizan los mecanismos de rechazo selectivo umbral-basados CLP que imponen un umbral ante el número de búferes de celda que se compartirán por las células CLP=0 y CLP=1. Cuando la ocupación de la cola del puerto del switch alcanza un nivel del umbral configurado por el usuario, sólo las células CLP=0 se permiten ingresar se desechan el sistema, y las células CLP=1.

El comando show atm resource muestra el porcentaje de umbral de cola después del cual las células califican para el descarte de CLP o para el descarte de paquete anticipado. Este valor es la columna etiquetada “descarte.”

```
NewLs1010# show atm resourceResource configuration:      Over-subscription-factor 8 Sustained-
cell-rate-margin-factor 1%      Abr-mode:      EFCI      Hierarchical Scheduling Mode : disabled
Service Category to Threshold Group mapping:      cbr 1 vbr-rt 2 vbr-nrt 3 abr 4 ubr 5
Threshold Groups:      Group Max      Max Q  Min Q  Q thresholds  Cell Name      cells limit
limit  Mark Discard  count      instal instal instal  -----
-----
1      16447 767      767      25 % 62 %      0      cpu-switched-tg      2
65535 127      127      25 % 87 %      0      vbr-rt-default-tg      3      65535 511      31      25 %
87 %      0      vbr-nrt-default-tg      4      65535 511      511      25 % 87 %      0      ipc-tg
5      61439 511      31      25 % 62 %      0      switching-tg      6      65535 4095 1023 25 %
87 %      0      well-known-vc-tgNewLs1010#Ajuste el valor del descartar umbral con el comando
atm threshold-group [module-id module] group discard-threshold percent .
```

Observe también que hay dos valores de umbral:

- Mark: umbral en que está configurado el bit de indicación explícita de congestión en la retransmisión (EFCI).
- Descartar – El umbral en el cual las células son elegibles para descarte CLP o descarte de paquete anticipado (EPD).

Tiene la opción de permitir el descarte de paquetes de cola en cada VC para ser usados con descarte selectivo CLP. Mediante la opción TPD, se mejora el "goodput" [caudal útil] (velocidad de transmisión disponible) del sistema. Usted habilita el descarte de paquetes de cola (TPD) especificando el "paladio" o el parámetro de rechazo de paquete en el **comando atm pvc**. El parámetro "pd" permite el descarte de paquete de cola y de paquete anticipado.

La sintaxis de los comandos es la siguiente:

Comando	Descripción
<code>atm pvc vpi vci [pd pd] [rx-cttrindex] [tx-cttr index]</code>	Configura un PVC.
<code>atm soft-vc source-vpi source-vci dest-address atm-address dest-vpi dest-vci [pd pd] [rx-cttr index] [tx-cttr index]</code>	Configura un PVC de software en el router del Switch.

Use el comando `show atm interface` para mostrar los porcentajes de umbrales de descarte.

```
LS1010# show atm interface resource atm 4/1/0 Resource Management configuration:      Output
queues:          Max sizes(explicit cfg): none cbr, none vbr-rt, none vbr-nrt, none abr-r
Max sizes(installed): 256 cbr, 512 vbr-rt, 4096 vbr-nrt, 11776 abr-ubr          Efc threshold:
25% cbr, 25% vbr-rt, 25% vbr-nrt, 25% abr, 25% ubr          Discard threshold: 87% cbr, 87% vbr-
rt, 87% vbr-nrt, 87% abr, 87% ubr          Abr-relative-rate threshold: 25% abr      CAC
Configuration to account for Framing Overhead : Disabled      Pacing: disabled      0 Kbps rate
configured, 0 Kbps rate installed      overbooking : disabled      Service Categories supported:
cbr,vbr-rt,vbr-nrt,abr,ubr      Link Distance: 0 kilometers      Controlled Link sharing:
[Information Deleted] Marque los valores de descartar umbral.
```

Con UPC, puede implementar "descartar" o "etiquetar" como política de UPC. No puede configurar una política de etiquetado y descarte en la que etiqueta la velocidad de célula sostenida (SCR) y descarta la velocidad de célula de creta (PCR).

La salida de siguiente ejemplo fue generada en un circuito virtual permanente (PVC) con el descarte de paquetes (paladio) habilitado, conjunto UPC para pasar, y los parámetros de modelado del tráfico fijados al 10 MB SCR y al 20 MB PCR. El envío de 25 MB a través del PVC genera violaciones de UPC en aproximadamente el 60% de las células.

```
switch# show atm vc int a0/1/3 2 122 Interface: ATM0/1/3, Type: oc3suni VPI = 2 VCI = 122
Status: UP Time-since-last-status-change: 00:56:47 Connection-type: SoftVC Cast-type: point-
to-point Soft vc location: Source Remote ATM address:
39.840f.8011.4126.0002.fd98.0001.4000.0c80.1010.00 Remote VPI: 2 Remote VCI: 122 Soft vc call
state: Active Number of soft vc re-try attempts: 0 First-retry-interval: 5000 milliseconds
Maximum-retry-interval: 60000 milliseconds Aggregate admin weight: 5040 TIME STAMPS: Current
Slot:2 Outgoing Setup March 12 11:45:31.180 Incoming Connect March 12 11:45:31.188 Packet-
discard-option: enabled Usage-Parameter-Control (UPC): tag Wrr weight: 2 Number of
OAM-configured connections: 0 OAM-configuration: disabled OAM-states: Not-applicable Cross-
connect-interface: ATM0/1/2, Type: oc3suni Cross-connect-VPI = 0 Cross-connect-VCI = 112
Cross-connect-UPC: pass Cross-connect OAM-configuration: disabled Cross-connect OAM-state:
Not-applicable Threshold Group: 2, Cells queued: 0 Rx cells: 3706784, Tx cells:0 Tx Clp0:0,
Tx Clp1: 0 Rx Clp0:3706784, Rx Clp1: 0 Rx Upc Violations:2257061, Rx cell drops:0 Rx
pkts:115837, Rx pkt drops:0 Rx connection-traffic-table-index: 3020000 Rx service-category:
VBR-RT (Realtime Variable Bit Rate) Rx pcr-clp01: 20000 Rx scr-clp01: 10000 Rx mcr-clp01:
none Rx cdvt: 1024 (from default for interface) Rx mbs: 1024 (from default for interface)
```



Marque la Paquete-descarte-opción y la configuración de Control de parámetros de uso. Marque los campos de las **células del rx** y de las **células del tx** más los campos de los **descensos del rx Upc de la célula de las infracciones** y del rx.

Con los circuitos virtuales conmutados (SVC), los switches ATM de oficina central de Cisco utilizan el elemento de información AAL5 (IE) para indicar independientemente de si habilitar el descarte de paquetes; la presencia del AAL5 IE dice el Switch habilitar el paladio. Con las interfaces ATM que utilizan una señalización UNI 4.0, los switches ATM utilizan los bits de descarte de trama en el campo de opciones de administración de tráfico en el IE del Descriptor de tráfico ATM.

## Eliminación de paquetes de cola inteligente/Eliminación de paquetes temprana (ITPD/EPD)

La mayoría de los marcos de datos se dividen en segmentos y se transmiten a través de una nube ATM como celdas múltiples. Si una o más células son caídas por la red, el paquete resultante falla el control CRC en el extremo receptor y debe ser retransmitido. Dichas retransmisiones provocan una baja calidad de procesamiento efectivo o "good put", entendido como el número de celdas entregadas que no forman parte de una retransmisión o de un paquete incompleto.

Para maximizar el número totalmente de paquetes entregados, su switch router de ATM implementa un esquema único ITPD/EPD que inteligente y selectivamente desecha las células el pertenecer a los mismos paquetes para minimizar los efectos de la fragmentación. Trabajando junto, el ITPD/EPD puede prevenir los desbordamientos frecuentes del búfer vaciando los paquetes dañados o completos de los buffers rápidamente de relleno. Mediante la eliminación de una pequeña cantidad de paquetes en lugar de las células de un gran número de paquetes, los desbordamientos de la memoria intermedia ocasionales no tienen efectos negativos graves en el caudal de paquetes recibidos en todo el sistema.

El ITPD trabaja para minimizar la fragmentación mientras que está ocurriendo. El ITPD actúa en respuesta a los descensos de la célula debido a una de las razones siguientes:

- Acción de imposición sobre violación de UPC
- Desbordamiento de memoria intermedia
- Superación de los límites de memoria intermedia
- Descarte selectivo de CLP

Cuando una célula de un paquete ha sido desechada por el switch router de ATM, el ITPD desecha a todas las celdas subsiguientes del mismo paquete. Dependiendo de la tarjeta de características, la última célula (también conocida como la célula del extremo del paquete - EOP) puede ser interrumpida también.

El Switches ATM identifica a la celda EOP vía un bit en el campo del identificador de tipo de carga útil (PTI) de un encabezamiento de la célula. FC-PCQ no descarta la última célula de la trama cuando realiza EPD, en cambio, FC-PFQ sí lo hace.

El EPD trabaja para prevenir la fragmentación antes de que ocurra. Con el EPD, el switch router de ATM comienza a desecha todas las células excepto la celda EOP de los paquetes recién llegados cuando las colas de administración del tráfico del buffer del Switch alcanzan un nivel del

umbral configurado por el usuario. Si la primera célula de un paquete ha ingresado a la memoria intermedia, las celdas restantes del paquete también podrán ingresar siempre que haya espacio suficiente en la memoria intermedia. De lo contrario, se habilita la función TPD.

Utilice el **comando atm threshold-group group discard-threshold percent** de configurar el momento en el cual del umbral que la cola se considera por completo y el EPD comienza a caer las células. Vea el valor Q thresholds Discard (Descarte de umbrales Q) en la salida del **recurso de la demostración ATM** para el porcentaje de descarte predeterminado.

La ubicación del umbral EPD determina la eficacia con que se utiliza la memoria intermedia y la frecuencia con que se eliminan las células. El umbral EPD funciona básicamente como el tamaño de memoria intermedia efectivo. El exceso de capacidad de memoria intermedia por encima del umbral EPD se utiliza para acomodar las células de los paquetes que ya tuvieron células en la memoria intermedia o en la transmisión en la línea.

La configuración del umbral depende de muchos factores, entre los que se incluyen:

- Distribución de tamaños de paquetes
- Distribución del tráfico
- Duración del período de congestión
- Proporción de las células entrantes durante el período de congestión que pertenecen a paquetes pendientes y, como resultado, deben almacenarse en memoria temporal.
- Interacción con otros mecanismos de control de congestión y flujo a nivel de ATM o a nivel de transporte.

Además, la cantidad de capacidad en exceso de la memoria intermedia necesaria depende de la manera en que la memoria intermedia sea compartida con tráfico que no es TPD/EPD. Usted puede habilitar el TPD especificando el "paladio" o el parámetro de rechazo de paquete en el **comando atm pvc**. El parámetro "pd" permite el descarte de paquete de cola y de paquete anticipado. El descarte de paquetes sólo puede habilitarse para las conexiones AAL5. Este el modo en que el comportamiento de caída cambia con UPC y la opción PD:

- Si UPC está configurado para bajar y el descarte de paquetes (PD) está deshabilitado, el switch descinde violando sólo las células.
- Si UPC está configurado para caer y PD está habilitado, entonces el switch realiza un ITPD y deja caer todas las celdas que le siguen a la que efectuó la violación (excepto la última celda).
- Si se habilita PD y las celdas se almacenan en una cola hacia un búfer que ya excedió su umbral de EPD, entonces el switch libera el paquete completo (AAL5).

En otras palabras, PD se aplica como EPD siempre que sea posible (colas de gran tamaño, por ejemplo) y como ITPD en todos los demás casos, incluyendo caídas UPC y desbordamiento de búfer.

---

## Información Relacionada

- [Resolver problemas las conexiones de interfaz de ATM de router del Switch](#)
- [Las atmósferas y acodan la guía de instalación de módulos 3](#)
- [Tráfico y administración de recursos](#)
- [Configuración de la administración de recursos](#)

- [Páginas de soporte de la tecnología ATM](#)
  - [Soporte Técnico y Documentación - Cisco Systems](#)
-