

Series Switch do catalizador G-L3 e WS-X4232-L3 módulos QoS FAQ da camada 3

Índice

[Introdução](#)

[Que características de QoS os Catalyst Switches da camada 3 \(L3\) apoiam?](#)

[Que é o software mínimo exigido para QoS nos Catalyst Switches da camada 3 \(L3\)?](#)

[Podem os Catalyst Switches da camada 3 \(L3\) marcar ou reescrever bit do Tipo de serviço \(ToS\) da Precedência IP em um pacote IP?](#)

[Há alguma limitação nas portas a que o acondicionamento do tráfego por porta pode ser aplicado?](#)

[A taxa de limite de saída por porta aplica-se a todo o \(IP e não-IP\) tráfego destinado para a saída na porta aplicada?](#)

[A taxa de limite de entrada por porta aplica-se a todo o \(IP e não-IP\) tráfego recebido na porta aplicada?](#)

[Posso eu desabilitar a distribuição e a transição das Trocas de Pacote Entre Redes IPX \(IPX\) aos recursos de modelagem de tráfego por porta sem potência que dá um ciclo o interruptor?](#)

[Posso eu permitir o tráfego por porta que dá forma pela primeira vez sem interrupção do usuário?](#)

[O recurso de limitação de taxa pode ser utilizado em portas configuradas para estar em um grupo de ponte?](#)

[Podem o Access Control Lists \(ACLs\) ou os mapas da classe ser usados para definir o tráfego que precisa de ser limite de taxa ou ser dados forma?](#)

[Os limites de taxa de entrada e de saída podem ser aplicados na mesma interface?](#)

[Mergulhe 3 o limitador de taxa egressa e ingressa assimétrico do apoio dos Catalyst Switches \(L3\)?](#)

[Por que é esse, quando eu emito o comando show interface fastethernet x rate-limit, mim não obtém nenhuma saída?](#)

[Por que o desempenho está mais baixo para o tráfego TCP com taxa limitante?](#)

[Que é o valor típico do tamanho de intermitência a ser usado para a taxa limite no Switches da camada 3 \(L3\)?](#)

[Como funciona a classificação de entrada ou ingresso?](#)

[Como funciona a programação de saída ou egresso?](#)

[Pode a programação de emissor de QoS ser mudada em um nível de interface?](#)

[Faz o trabalho do round robin ponderado \(WRR\) em uma relação configurada para estar em um grupo de bridge?](#)

[O Class Based Weighted Fair Queuing \(CBWFQ\) ou o Low Latency Queuing \(LLQ\) são apoiados nos Catalyst Switches da camada 3 \(L3\)?](#)

[Os Catalyst Switches da camada 3 \(L3\) executam algum mecanismo de fuga de congestionamento tal como o Weighted Random Early Detection \(WRED\)?](#)

[Fazem a classificação do IEEE 802.1P do apoio dos Catalyst Switches da camada 3 \(L3\) ou a classificação do Classe de serviço \(CoS\)?](#)

[O valor do Classe de serviço \(CoS\) da camada 2 \(L2\) é retido para os pacotes distribuídos](#)

[através do módulo WS-X4232-L3?](#)

[Faz o roteamento da política de suporte do módulo da camada 3 do Cisco Catalyst 4000 Series \(WS-X4232-L3\)?](#)

[Informações Relacionadas](#)

Introdução

Este documento endereça as perguntas mais frequentes (FAQ) nas características do Qualidade de Serviço (QoS) do Catalyst 2948G-L3, do Catalyst 4908G-L3, e do módulo WS-X4232-L3 (placa de linha) para o Catalyst 4000 Switch.

Consulte as [Convenções de Dicas Técnicas da Cisco](#) para obter mais informações sobre convenções de documentos.

Q. Que características de QoS os Catalyst Switches da camada 3 (L3) apoiam?

A. Apoiam a classificação de entrada baseada na Precedência IP do pacote recebido, programação de emissor baseada no esquema do round robin ponderado (WRR), saída que policia (taxa de limite de saída por porta), policiamento do ingresso (taxa de limite de entrada por porta), e modelagem de tráfego da saída (porta per.).

Q. Que é o software mínimo exigido para QoS nos Catalyst Switches da camada 3 (L3)?

A. A característica de QoS da programação de emissor baseada na Precedência IP é apoiada até à data do primeiro Software Release 12.0(7)W5(15a) de Cisco IOS®. O apoio de recursos de molde da taxa limite e da saída da porta per. começou com o Cisco IOS Software Release 12.0(10)W5(18e). O Cisco IOS Software Release 12.0(10)W5(18e) contém um erro, a identificação de bug Cisco [CSCds82323 \(clientes registrados somente\)](#), que pode afetar características do taxa-limite. O problema é fixado no Cisco IOS Software Release 12.0(14)W5(20).

Q. Podem os Catalyst Switches da camada 3 (L3) marcar ou reescrever bit do Tipo de serviço (ToS) da Precedência IP em um pacote IP?

A. Não, mas honra-os e usa-os para a classificação de entrada e a programação de emissor.

Q. Há alguma limitação nas portas a que o acondicionamento do tráfego por porta pode ser aplicado?

A. Sim, você pode aplicar estas características somente nas portas física (todas as portas no Catalyst 2948g-l3 and Catalyst 4908g-l3). Daqui, você não pode configurar características de acondicionamento do tráfego por porta nas interfaces virtuais tais como o Fast EtherChannel (FEC), o Gigabit EtherChannel (GEC), o Bridge Group Virtual Interface (BVI), ou as subinterfaces. Contudo, você pode aplicar estas características em portas construídas uma ponte sobre da camada 2 (L2) além do que as portas roteada da camada 3 (L3).

No módulo WS-X4232-L3 (placa de linha), estas características não podem ser aplicadas nas portas L2 10/100. Podem ser aplicados em duas portas roteada L3 (Gigabit Ethernet 1 e Gigabit

Ethernet 2), assim como nas portas internas (Gigabit Ethernet 3 e Gigabit Ethernet 4), que são conectadas ao backplane. As portas L2 no módulo 4232-L3 e as outras portas L2 no Catalyst 4000 Switch apoiam a classificação de entrada e a programação de emissor. Para obter mais informações sobre esses recursos, consulte o Manual de configuração de QoS do Catalyst 4000.

A distribuição das Trocas de Pacote Entre Redes IPX (IPX) não pode ser permitida quando a característica de acondicionamento do tráfego por porta é permitida em toda a porta, nem pode a característica condicionar do tráfego por porta ser permitido quando o roteamento IPX é permitido.

Q. A taxa de limite de saída por porta aplica-se a todo o (IP e não-IP) tráfego destinado para a saída na porta aplicada?

A. Sim, aplica-se a todo o tráfego exceto o tráfego que originam do CPU ou o tráfego que são processo comutado pelo CPU. O Access Control List (ACL) - classificação ou classificação baseada em classe baseada não é apoiado igualmente.

Q. A taxa de limite de entrada por porta aplica-se a todo o (IP e não-IP) tráfego recebido na porta aplicada?

A. Sim, aplica-se a todo o tráfego exceto o tráfego de alta prioridade, tal como as atualizações de roteamento ou o bridge protocol data units (BPDU), destinadas ao CPU. O Access Control List (ACL) - classificação ou classificação baseada em classe baseada não é apoiado igualmente.

Q. Posso eu desabilitar a distribuição e a transição das Trocas de Pacote Entre Redes IPX (IPX) aos recursos de modelagem de tráfego por porta sem potência que dá um ciclo o interruptor?

A. Sim, mas o trânsito entre o IPX Routing e o condicionamento de tráfego por porta envolve o download dinâmico de novos binários para o processador da rede. É o melhor executar este fazendo download dinâmico sob condições do tráfego leve.

Q. Posso eu permitir o tráfego por porta que dá forma pela primeira vez sem interrupção do usuário?

A. Não, quando você permite o tráfego por porta que dá forma pela primeira vez, envolve o fazendo download dinâmico de binários novos ao processador de rede. Faz com que a ligação reflita momentaneamente e se estabilize após a conclusão do download. Esse download afeta todas as portas e não somente a porta em que o recurso de modelagem de tráfego por porta está habilitado. Recomenda-se que você executa este procedimento durante um tempo ocioso da máquina programado. O seguinte exemplo de saída mostra as saídas do console reais do interruptor quando o modelagem de tráfego é permitido:

```
2948GL3-A(config)#interface fastethernet 5
2948GL3-A(config-if)#traffic-shape rate 1000000 512000
Changing all linecard binary images to support Port QoS.
```

```
2w4d: Loading Shared CAM ISL ucode image on [FastEthernet2]No active
members in this bvi, shutting down
2w4d: %STANDBY-6-STATECHANGE: Standby: 1: BV11 state Standby -> Init
2w4d: Downloading micro code on [FastEthernet4].
2w4d: %LINK-3-UPDOWN: Interface BV11, changed state to down
```

```
2w4d: %LINEPROTO-5-UPDOWN: Line protocol on Interface BVI1, changed
state to down
2w4d: Loading Shared CAM ISL ucode image on [FastEthernet6]No active
members in this bvi, shutting down
2w4d: %STANDBY-6-STATECHANGE: Standby: 2: BVI2 state Standby -> Init
2w4d: Downloading micro code on [FastEthernet8].
2w4d: %LINK-3-UPDOWN: Interface FastEthernet2, changed state to up
2w4d: %LINK-3-UPDOWN: Interface FastEthernet1, changed state to up
!--- Output suppressed.
```

Q. O recurso de limitação de taxa pode ser utilizado em portas configuradas para estar em um grupo de ponte?

A. Sim, a taxa limite pode ser aplicada a todas as portas física; contudo, não pode ser aplicada a nenhuma interfaces virtuais.

Q. Podem o Access Control Lists (ACLs) ou os mapas da classe ser usados para definir o tráfego que precisa de ser limite de taxa ou ser dados forma?

A. Não, os ACL ou os mapas da classe não são apoiados com taxa limite. Todo o tráfego, exceto o comutado por processo ou o tráfego limitado a CPU, é sujeitado à taxa limite ou a dar forma na relação a que é aplicado, no sentido especificado.

Q. Os limites de taxa de entrada e de saída podem ser aplicados na mesma interface?

A. Sim, contudo, o modelagem de tráfego da saída e a taxa limite de emissor não podem ser aplicados na mesma relação.

Q. Mergulhe 3 o limitador de taxa egressa e ingressa assimétrico do apoio dos Catalyst Switches (L3)?

A. Sim, você pode especificar taxas diferentes em cada sentido na configuração de QoS da taxa limite da porta per.

Q. Por que é essa, quando eu emito o comando `show interface fastethernet x rate-limit`, mim não obtém nenhuma saída?

A. O comando `show interface fastethernet x rate-limit` é um comando cisco ios genérico; não é apoiada no Switches da camada do Catalyst 3 (L3) porque a taxa limite está sendo feita no nível de microcódigo. O modelagem de tráfego é feito no tráfego que é saída de uma porta. Neste caso, a saída do comando `show interface` pode ser usada para obter a informação sobre a taxa obtida após dar forma. Similarmente, para o taxa-limite da saída, o comando `show interface` pode ser usado. Para a taxa limite do ingresso, o Switches não tem nenhuns contadores na porta para verificar a taxa final recebida. Para verificar a conformidade da característica, você precisa de estabelecer o tráfego para sair através de uma outra porta e para ver os contadores de emissor nessa porta. Por exemplo, o tráfego entra do Fast Ethernet 1 da porta e sae com o Fast Ethernet 2. Para determinar a taxa de ingresso obtida do taxa-limite no Fast Ethernet 1, você precisa de ver a taxa de emissor obtida no Fast Ethernet 2. A outra opção é usar ferramentas de monitoramento para considerar a taxa obtida.

Q. Por que o desempenho está mais baixo para o tráfego TCP com taxa limitante?

A. Os aplicativos de TCP/IP comportam-se deficientemente quando os pacotes são deixados cair em consequência da taxa limite, devido ao esquema inerente do windowing usado no controle de fluxo. Você pode ajustar o parâmetro do tamanho de intermitência ou o parâmetro de taxa para obter o throughput requerido.

Q. Que é o valor típico do tamanho de intermitência a ser usado para a taxa limite no Switches da camada 3 (L3)?

A. O Switches L3 executa uma aproximação do único algoritmo de token bucket no firmware, e um tamanho de intermitência razoável para a escala das taxas de tráfego é aproximadamente 20,000 bytes. O tamanho da intermitência deve ser escolhido de forma a incluir pelo menos um pacote de tamanho máximo. Com cada pacote chegando, o algoritmo de vigilância determina o tempo entre este pacote e o último pacote, e calcula o número de tokens gerados durante o tempo transcorrido. Então adiciona este número de tokens à cubeta e determina se o pacote chegando se conforma a ou se excede os parâmetros especificados.

Q. Como funciona a classificação de entrada ou ingresso?

A. Quatro filas de hardware são suportadas na saída de uma porta. Os pacotes são classificados pela entrada baseada nos três bit de precedência IP, onde o bit menos significativo (o LSB) é “não se importa.” Veja esta tabela:

Precedência de IP	Fila selecionada	Peso do round robin ponderado do padrão (WRR)
000 & 001	0	1
010 & 011	1	2
100 & 101	2	3
110 & 111	3	4

Não há suporte para classificação de entrada para protocolos sem IP. Nenhum algoritmo de escalonamento da entrada é apoiado na entrada além do FIFO.

Q. Como funciona a programação de saída ou egresso?

A. O lado de saída da relação tem quatro filas de hardware, como descrito em [como faz a entrada ou o trabalho da classificação de ingresso?](#). Quando há uma congestão, os pacotes estão transmitidos na interface enviada baseada no algoritmo do round robin ponderado (WRR) entre as quatro filas de hardware. A largura de banda não é reservada explicitamente para estas quatro filas. Cada um delas é atribuída um peso diferente da WRR-programação, que determine a maneira que as filas compartilham da largura de banda de interface. O peso WRR é configuráveis pelo usuário; você pode designar um peso WRR diferente para cada fila. Os valores padrão são mostrados na tabela em [como faz a entrada ou o trabalho da classificação de ingresso?](#). Quanto mais alto for o peso de WRR, maior será a largura de banda efetiva para aquela fila em particular.

Q. Pode a programação de emissor de QoS ser mudada em um nível de interface?

A. Sim, a programação do round robin ponderado (WRR) pode ser configurada em um nível de sistema e em um nível de interface. A configuração do relação-nível cancela a configuração do nível de sistema para essa relação específica.

Q. Faz o trabalho do round robin ponderado (WRR) em uma relação configurada para estar em um grupo de bridge?

A. Não, WRR é executado somente para os pacotes do IP roteado baseados nos dois bits da Precedência IP.

Q. O Class Based Weighted Fair Queuing (CBWFQ) ou o Low Latency Queuing (LLQ) são apoiados nos Catalyst Switches da camada 3 (L3)?

A. Não, as características do comando line interface(cli) do QoS modular como o CBWFQ e o LLQ não são apoiados nos Catalyst Switches L3.

Q. Os Catalyst Switches da camada 3 (L3) executam algum mecanismo de fuga de congestionamento tal como o Weighted Random Early Detection (WRED)?

A. Não, mecanismos de fuga de congestionamento tais como o WRED não é apoiado.

Q. Fazem a classificação do IEEE 802.1P do apoio dos Catalyst Switches da camada 3 (L3) ou a classificação do Classe de serviço (CoS)?

A. Não, 802.1p ou as classificações CoS-baseadas da camada 2 (L2) não são apoiados. 10/100 das portas no módulo WS-X4232-L3 apoiam-nos desde que são as portas L2, mas o valor de CoS não é retido se o pacote é distribuído através do módulo WS-X4232-L3.

Q. O valor do Classe de serviço (CoS) da camada 2 (L2) é retido para os pacotes distribuídos através do módulo WS-X4232-L3?

A. Mesmo que as portas roteada no módulo WS-4232-L3 não apoiem L2 CoS, o resto das portas de 10/100 apoia a classificação de entrada e a programação de emissor CoS-baseadas L2. Estas características são apoiadas igualmente em todos módulos de Ethernet restantes (placas de linha) no Catalyst 4000 Switch. Os quadros recebidos com valores de CoS são confiados na porta de entrada, mas o valor de CoS é perdido quando é distribuído através do módulo WS-X4232-L3 a uma porta de saída em um VLAN diferente. O valor de CoS é retido quando a porta de saída está no mesmo VLAN que a porta de entrada e está configurada para truncamento.

Q. Faz o roteamento da política de suporte do módulo da camada 3 do Cisco Catalyst 4000 Series (WS-X4232-L3)?

A. Não, o módulo WS-X4232-L3 não faz roteamento da política de suporte. Porque este módulo compartilha do mesmo codebase com outros dispositivos de roteamento, aceitaria os comandos route-map, mas a configuração não tem nenhum efeito nas decisões de roteamento.

Informações Relacionadas

- [Qualidade de Serviço no Switches do catalizador 4500/4000 que executa Cactos FAQ](#)
- [Páginas de Suporte de Produtos de LAN](#)
- [Página de suporte da switching de LAN](#)
- [Suporte Técnico e Documentação - Cisco Systems](#)