

# Troubleshooting de hardware para o Catalyst 8540/8510 MSR e o LightStream 1010 ATM switch: Problemas de perda de célula da interface

## Problemas de perda de célula da interface

---

### Índice

- [Células inválidas no LightStream 1010 e 8510](#)
  - 
  - [Células Inválidas no Catalyst 8540](#)
  - 
  - [Invalidar células em interfaces de Ethernet](#)
  - 
  - [Células rejeitadas e descartadas](#)
  - 
  - [Entendendo a arquitetura do Switch](#)
  - 
  - [Espaço inadequado de buffer](#)
  - 
  - [Excedendo limites máximos de fila](#)
  - 
  - [violações de controle de parâmetro de uso \(UPC\)](#)
  - 
  - [Descarte de CLP \(prioridade de perda de célula\)](#)
  - 
  - [Descarte de pacote traseiro inteligente/Descarte de pacote anterior \(ITPD/EPD\)](#)
  - 
  - [Informações Relacionadas](#)
- 

[Seção <<<Previous Section>>> seguinte](#)

## Células inválidas no LightStream 1010 e 8510

Os roteadores de switch ATM Cisco, que incluem o LightStream 1010 e o Roteadores do Catalyst 8500 Series Switch, usam uma tela de switching com uma arquitetura de memória compartilhada. Em alguns casos, o interruptor deixa cair pilhas e incrementa o contador de pilhas inválidas, segundo as indicações da saída de uma dos comandos seguintes e de suas respectivas plataformas:

- show switch fabric - Catalyst 8540
- show controller atm 2/0/0 - LightStream 1010
- show controller controller0 - Catalyst 8510

Estes switches incrementa o contador de pilhas inválidas quando rejeita uma célula ATM que tenha um valor do checksum de erro de cabeçalho válido (HEC), mas chega em um virtual circuit (VC) inexistente. As razões possíveis incluem o seguinte:

- Cabeçalho de células corrompido
- Incompleto ou nenhuma configuração desse VC no Switch Fabric. Por exemplo, se você configura um par do identificador de caminho virtual/identificador de canal virtual (VPI/VCI) somente em um roteador e não no switch ATM anexado, as pilhas transmitidas neste VC do roteador são consideradas inválidas pelo interruptor.

Este documento explica o contador de pilhas inválidas em Cisco ATM campus switch e fornece dicas em como pesquisar defeitos o incremento de varas inválidas c .

A saída dos controladores atm 2/0/0 (ou 13/0/0) da mostra ou do ATM 0 (segundo a versão de software e o chassi) no LightStream 1010 ou no Catalyst 8510 imprime uma tabela das pilhas inválidas recentemente recebidas. O comando show controllers atm é apagado na leitura, o que significa que o contador de células inválidas é apagado quando o comando show é executado. Portanto, se você não estiver recebendo células inválidas continuamente em uma interface, o contador de células inválidas será mostrado como zero quando você ler um horário subsequente.

```
cisco# show controllers atm 2/0/0
MMC Switch Fabric (idb=0x607F7DE0) cisco# show controllers atm 2/0/0
MMC Switch Fabric (idb=0x607F7DE0) discarded cells = 0
      invalid cells = 132
      memory buffer = 0

port type status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
2/0/0 CPU 0x9496A8 0x5EAA4D
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

      Invalid Cell Log
time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42
```

```
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11
```

**Etapa 1** Verifique as pilhas inválidas. O valor inválido exibido das células foi apagado na leitura.

## Etapa 2 Verifique o log da pilha inválida.

Você pode usar os seguintes objetos do [CISCO-RHINO-MIB](#) para votar seu roteador de switch ATM para o número de pilhas inválidas:

```
discarded cells = 0
```

```
invalid cells = 132
```

```
memory buffer = 0
```

```
port type status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
2/0/0 CPU 0x9496A8 0x5EAA4D
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
```

### Invalid Cell Log

```
time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42
```

```
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49
```

```
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 discarded cells = 0
```

```
invalid cells = 132
```

```
memory buffer = 0
```

```
port type status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
```

0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
2/0/0 CPU 0x9496A8 0x5EAA4D  
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

**Invalid Cell Log**

time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42  
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0  
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0  
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2  
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49  
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0  
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 discarded cells = 0

invalid cells = 132

memory buffer = 0

port type status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y  
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
2/0/0 CPU 0x9496A8 0x5EAA4D  
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

**Invalid Cell Log**

time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42  
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0  
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0  
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2  
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49  
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0  
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 discarded cells = 0

invalid cells = 132

memory buffer = 0

port type status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y  
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
2/0/0 CPU 0x9496A8 0x5EAA4D  
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

**Invalid Cell Log**

time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42  
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0  
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0  
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2  
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49  
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0  
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 discarded cells = 0

invalid cells = 132

memory buffer = 0

port type status RXcells TXcells RHEC TPE PACE\_I PACE\_M PACE\_X PACE\_Y  
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
2/0/0 CPU 0x9496A8 0x5EAA4D  
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000  
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

**Invalid Cell Log**

time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42  
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0  
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0  
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2  
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49  
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0  
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11 discarded cells = 0

```

invalid cells = 132
memory buffer = 0
port type status RXcells TXcells RHEC TPE PACE_I PACE_M PACE_X PACE_Y
0/0/0 155MBPS xytrpm 0xD00D 0x2420 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/1 155MBPS xytrpm 0x969D 0x2DDE 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/2 155MBPS xytrpm 0x43CF 0x6D9B 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/0 155MBPS xytrpm 0xF7AC 0xE115 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/1 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/2 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
0/1/3 155MBPS xytrpm 0x7969 0x3575 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
1/0/0 622MBPS xytrPm 0xB54F 0x8B73 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
2/0/0 CPU 0x9496A8 0x5EAA4D
3/0/0 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/1 155MBPS xytrpm 0xFB23 0xB8FB 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/2 155MBPS xytrpm 0xC5F9 0x2319 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/0/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/0 155MBPS xytrpm 0x9B0A 0x52F0 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/1 155MBPS xytrpm 0x6B08 0x2342 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/2 155MBPS xytrpm 0x7467 0x0737 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000
3/1/3 155MBPS xytrpm 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000 0x0000

```

#### Invalid Cell Log

```

time stamp port pt clp gfc vpi vci 41 0xBDC15C5C.0x851EB690 3/0/2 0x1 0x0 0x0 0x0 0x5 42
0xBDC15C5D.0x851EB568 3/1/1 0x1 0x0 0x0 0x0 0x5 43 0xBDC15C64.0x851EAD50 3/1/1 0x1 0x0 0x0 0x0
0x11 44 0xBDC15C65.0x851EAC28 3/1/1 0x1 0x0 0x0 0x0 0x11 45 0xBDC15C66.0x851EAB00 3/1/1 0x1 0x0
0x0 0x0 0x11 46 0xBDC15C68.0x851EA8B0 3/1/1 0x1 0x0 0x0 0x0 0x11 47 0xBDC15C69.0x851EA788 0/0/2
0x1 0x0 0x0 0x0 0x11 48 0xBDC15C6B.0x851EA538 0/0/2 0x1 0x0 0x0 0x0 0x11 49
0xBDC15C6D.0x851EA2E8 3/0/1 0x1 0x0 0x0 0x0 0x11 50 0xBDC15C6E.0x851EA1C0 3/0/1 0x1 0x0 0x0 0x0
0x11 51 0xBDC15C6F.0x851EA098 3/0/1 0x1 0x0 0x0 0x0 0x11

```

## Células Inválidas no Catalyst 8540

O comando `show switch fabric` no Catalyst 8540 não imprime um registro das células inválidas mais recentes. Contudo, você pode usar os comandos seguintes determinar em que VPI e VCI a pilha inválida chegou.

**Etapa 1** Use o comando `show switch fabric` determinar o MSC- com incremento de pilhas inválidas. Cada um dos dois processadores de switch necessários no Catalyst 8540 contém quatro MSC ASICs. Cada ASIC forma o Switch Fabric para diversas portas.

```

8540# show switch fabric
swc_presence_mask: 0x5
Switch mode: NR_20G
Number of Switch Cards present in the Chassis: 2

SWC_SLOT          SWC_TYPE          SWC_STATUS
=====
5                  EVEN              ACTIVE
6                  NOT-PRESENT      NOT-PRESENT
7                  ODD              ACTIVE

```

MMC Switch Fabric (idb=0x6244FE24)

Key: Rej. Cells - # cells rejected due to lack of resources  
                  or policing (16-bit)  
Inv. Cells - # good cells that came in on a non-existent conn.  
Mem Buffs - # cell buffers currently in use  
RX Cells - # rx cells (16-bit)  
TX Cells - # tx cells (16-bit)  
Rx HEC - # cells Received with HEC errors  
Tx PERR - # cells with memory parity errors

| MSC# | Rej. Cells | Inv. Cells | Mem. Buffs | Rx Cells | Tx Cells | r      | -----  | ----- |
|------|------------|------------|------------|----------|----------|--------|--------|-------|
| 0    | 0          | 0          | 75085      | 37787    | 0        | MSC 0: |        |       |
| 0    | 0          | 0          | 0          | 0        | 0        | MSC 1: | 0      |       |
| 0    | 0          | 0          | 0          | 0        | 0        | MSC 2: | 0      |       |
| 0    | 0          | 0          | 0          | 0        | 0        | MSC 3: | 0      |       |
| 0    | 0          | 0          | 0          | 0        | 0        | MSC 4: | 0      |       |
| 5    | 0          | 0          | 0          | 0        | 987      | MSC 5: | 989    | 0 MSC |
| 6:   | 0          | 0          | 0          | 220      | 220      | 0      | MSC 6: |       |
| 0    | 0          | 0          | 2677       | 23606    | 0        | MSC 7: |        |       |

Switch Fabric Statistics  
Rejected Cells: 0

Invalid Cells: 0  
Memory Buffers: 0  
Rx Cells: 78969  
Tx Cells: 62607  
RHEC: 0  
TPE: 0

[Information Deleted] **Etapa 2** Verifique o **MSC-**, **Rej. Pilhas**, e **Inv.** Campos das **pilhas**. Indicam as células rejeitadas pelo MSC- ou o grupo de harmonização de portas física.

**Etapa 3** Verifique a seção das **estatísticas do Switch Fabric** para ver se há os campos das **células rejeitadas** e das **pilhas inválidas**. Indicam o número total de células rejeitadas.

**Etapa 4** Use o comando **show mmc ports** determinar que portas física usam o MSC particular.

```
8540# show mmc ports
int a0/0/0: msc#: 0 port#: 12
int a0/0/1: msc#: 0 port#: 8
int a0/0/2: msc#: 0 port#: 4
int a0/0/3: msc#: 0 port#: 0
int a0/0/4: msc#: 0 port#: 14
int a0/0/5: msc#: 0 port#: 10
int a0/0/6: msc#: 0 port#: 6
int a0/0/7: msc#: 0 port#: 2
int a0/0/8: msc#: 1 port#: 12
int a0/0/9: msc#: 1 port#: 8
int a0/0/10: msc#: 1 port#: 4
int a0/0/11: msc#: 1 port#: 0
int a0/0/12: msc#: 1 port#: 14
int a0/0/13: msc#: 1 port#: 10
int a0/0/14: msc#: 1 port#: 6
int a0/0/15: msc#: 1 port#: 2
```

[output omitted] **Etapa 3** Use o comando `show mmc msc_reg all` ver detalhes das pilhas inválidas. O valor para “m” é o número MSC. O seguinte exemplo de saída foi tomado de um interruptor com as pilhas inválidas no MSC- 1: `Switch# show mmc msc_reg all 1` gcr0[1] = 0x0000A112

```
...
icc[0] = 0x00000026
...
ich[1] = 0x00000D00 0x00640064
vci:64 pti:0 clp:0 vpi:64 ssp:0 sp:D
...
```

**Etapa 4** Verifique o campo `icc`. Todo o valor diferente de zero indica pilhas inválidas.

Verificação da **etapa 5** o campo do `ich` e o seguintes `vci`, `vpi`, e valores `sp`:

- **vci** — identifica o VCI que recebe a última pilha inválida.
- **vpi** — identifica o VPI que recebe a última pilha inválida.
- **sp** — identifica a porta (p) recebendo a pilha inválida.

O uso da **etapa 6** o comando `show atm vc interface atm` confirmar a conexão existe no sistema.

**Nota:** O registro de células inválidas pode mencionar os números de porta e valores VPI/VCI que não correspondem a números de porta reais e VCs. A razão é que o chip da porta de interface (PIF) em alguns módulos considera as células ansiosas em algumas portas como células inválidas. O chip de interface realmente altera o VPI padrão de 0, para células ociosas, para um valor diferente. Por exemplo, VPI/VCI 0/16 na porta 1 será alterado para VPI/VCI 4/16 no chip do PIF. O chip da interface elimina as baterias ociosas dessas portas e aumenta o contador de baterias inválidas. Nas portas 0 e 6, o chip de interface não altera o valor da célula ociosa padrão de VPI/VCI 0/0 uma vez que o VPI físico é o mesmo que o VPI no chip de interface.

## Invaldar células em interfaces de Ethernet

As interfaces Ethernet podem igualmente experimentar as gotas da pilha devido às pilhas inválidas em um roteador de switch ATM. As interfaces Ethernet derivam muita de sua inteligência local de um PIF ASIC, que segmenta frames da Ethernet para a transmissão através da tela interna do switch ATM do roteador do interruptor. Um PIF verifica se um quadro ou pacote recebido veio de um protocolo para o qual a interface está configurada. Então procura a tabela de memória de conteúdo endereçável (CAM) e determina o valor do `vpi/vci` de saída para a porta do destino. Finalmente, o PIF segmenta o quadro em pilhas, aplica um cabeçalho de cinco byte com a informação apropriada do `vpi/vci` de saída, e envia às pilhas para fora o Switch Fabric. Se o PIF precisa descartar um quadro, ele etiqueta todas as células do quadro com um VPI/VCI =0/0, e o Switch Fabric descarta essas células.

Um PIF de Ethernet elimina as células e aumenta o contador de células inválidas devido a um dos seguintes motivos:

- A filtração da camada 2 do MAC endereça alcançável para fora a mesma relação que o frame de Ethernet recebido. O Catalyst 8500 filtra tais endereços “locais” MAC enviando frames recebidos no Switch Fabric no 0/0 VPI/VCI. Essas quedas são equivalentes ao contador em descarte no Catalyst 5000.
- Descarte de pacote de informação em um gigabit ethernet line card (MUX-baseado)



multiplexar-baseado. Em tais cartões, quando um pacote recebido tem um NON-forwardable ou um protocolo irreconhecível e deve ser rejeitado, o interruptor põe o pacote sobre o 0/0 VPI/VCI.

- O microcódigo põs um pacote sobre um VPI/VCI que não fosse estabelecido realmente no núcleo do interruptor.

## Células rejeitadas e descartadas

Em alguns casos, o interruptor rejeita pilhas e relata estas gotas na saída de um dos comandos seguintes, segundo a plataforma:

- **Switch Fabric da mostra** - Catalyst 8540MSR
- **show controller atm 2/0/0** ou **atm0** - LightStream 1010 ou Catalyst 8510 no chassi independente
- **show controller atm 13/0/0** - LightStream 1010 ou Catalyst 8510 em entalhes da parte inferior cinco do Catalyst 5500

Um roteador de switch ATM Cisco incrementa o contador rejeitada ou de células rejeitadas quando deixa cair um célula devido a uma das seguintes razões:

- [O espaço inadequado de buffer](#)
- [Excesso do limite máximo de filas](#)
- [violações de controle de parâmetro de uso \(UPC\)](#)
- [Descarte de CLP \(prioridade de perda de célula\)](#)
- [Descarte de pacote traseiro inteligente\) \(ITPD/descarte de pacote anterior \(EPD\)](#)

A finalidade destas seções é rever cada um das razões acima e fornecer pontas em como pesquisar defeitos porque você está vendo valores diferentes de zero para células rejeitadas. Mas antes que você comece, olhe [compreendendo a arquitetura do switch](#).

## Entendendo a arquitetura do Switch

O LightStream 1010 e o Catalyst 8510 usam uma arquitetura que difira do Catalyst 8540.

No LightStream 1010 e nos 8510, use o **show controller atm 2/0/0** (ou **13/0/0** se usado no Catalyst 5500) ou **mostre o controlador atm0** para ver estatísticas para o CPU e o ATM Switch Processor:

```
ls1010# show controller atm 2/0/0
MMC Switch Fabric (idb=0x60AD7B20)  ls1010# show controller atm 2/0/0
MMC Switch Fabric (idb=0x60AD7B20)  discarded cells = 0
invalid cells = 184027
memory buffer = 0 garbage cells to cpu = 0 unexpected marker intrs = 0
```

O campo das **células descartada** indica o contagem total das células descartada através de todas as portas.

No Catalyst 8540, use o **comando show switch fabric** indicar o número de células rejeitadas. Note que esta saída difere do LightStream 1010 output que mostra células rejeitadas pelo número do Modular Switching Component (MSC). Os circuitos integrados do aplicativo específicos MSC (ASIC) formam o Switch Fabric para um conjunto definido de módulo e porta.

```
8540MSR# show switch fabric
```

```

swc_presence_mask: 0x5
Switch mode: NR_20G
Number of Switch Cards present in the Chassis: 2

```

```

SWC_SLOT          SWC_TYPE          SWC_STATUS
=====
5                 EVEN             ACTIVE
6                 NOT-PRESENT     NOT-PRESENT
7                 ODD             ACTIVE

```

```
MMC Switch Fabric (idb=0x6244FE24)
```

```

Key: Rej. Cells - # cells rejected due to lack of resources
                or policing (16-bit)
Inv. Cells     - # good cells that came in on a non-existent conn.
Mem Buffs      - # cell buffers currently in use
RX Cells       - # rx cells (16-bit)
TX Cells       - # tx cells (16-bit)
Rx HEC         - # cells Received with HEC errors
Tx PERR        - # cells with memory parity errors

```

| MSC#   | Rej. Cells | Inv. Cells | Mem. Buffs | Rx Cells | Tx Cells | r |
|--------|------------|------------|------------|----------|----------|---|
| MSC 0: | 0          | 0          | 0          | 82678    | 28733    | 0 |
| MSC 1: | 0          | 0          | 0          | 0        | 0        | 0 |
| MSC 2: | 0          | 0          | 0          | 0        | 0        | 0 |
| MSC 3: | 0          | 0          | 0          | 0        | 0        | 0 |
| MSC 4: | 0          | 0          | 0          | 0        | 5        | 0 |
| MSC 5: | 0          | 0          | 0          | 987      | 989      | 0 |
| MSC 6: | 0          | 0          | 0          | 220      | 220      | 0 |
| MSC 7: | 0          | 0          | 0          | 2677     | 28138    | 0 |

```
Switch Fabric Statistics
```

```

Rejected Cells: 0
Invalid Cells: 0
Memory Buffers: 0
Rx Cells: 86562
Tx Cells: 58085
RHEC: 0
TPE: 0

```

[Information Deleted] **Etapa 2** Verifique o **MSC-**, **Rej. Pilhas**, e **Inv.** Campos das **pilhas**. Indicam as células rejeitadas pelo MSC- ou o grupo de harmonização de portas física.

**Etapa 3** Verifique a seção das **estatísticas do Switch Fabric** para ver se há os campos das **células rejeitadas** e das **pilhas inválidas**. Indicam o número total de células rejeitadas.

Cada um dos dois processadores de switch requerido nos 8540 contém quatro MSC ASIC, que constroem a Switch Fabric interna para a metade das portas em um sistema. Use o **comando show mmc ports** determinar que portas física usam um MSC- particular.

```
8540#show mmc ports
```

```
int a0/0/0: msc#: 0 port#: 12
int a0/0/1: msc#: 0 port#: 8
int a0/0/2: msc#: 0 port#: 4
int a0/0/3: msc#: 0 port#: 0
int a0/0/4: msc#: 0 port#: 14
int a0/0/5: msc#: 0 port#: 10
int a0/0/6: msc#: 0 port#: 6
int a0/0/7: msc#: 0 port#: 2
int a0/0/8: msc#: 1 port#: 12
int a0/0/9: msc#: 1 port#: 8
int a0/0/10: msc#: 1 port#: 4
int a0/0/11: msc#: 1 port#: 0
int a0/0/12: msc#: 1 port#: 14
int a0/0/13: msc#: 1 port#: 10
int a0/0/14: msc#: 1 port#: 6
int a0/0/15: msc#: 1 port#: 2
```

[output omitted] Com cada entalhe, a primeira metade das portas usa um MSC- uniforme, e o uso da segunda metade um MSC- impar. Contudo, ao usar os módulos port adapter originais do LightStream 1010 (PAM) com um módulo de acesso de portador do módulo de superportador (SuperCAM), todas as portas em um único SuperCAM traçam a um SP e a um MSC uniformes ASIC. Por exemplo, a primeira metade das portas no slot 0 conecta normalmente ao MSC0 do SP0, quando a segunda metade das portas no slot 0 conectar ao MSC1 do SP1. No entanto, com um SuperCAM, os dois conjuntos de portas se conectam ao MSC0 de SP0.

## Espaço inadequado de buffer

Os switch ATM do campus de Cisco usam uma arquitetura de memória compartilhada que armazene até 65,536 pilhas. O uso de um projeto de memória compartilhada fornece as seguintes vantagens:

- Suporta mais conexões ou cargas maiores.
- Oferece suporte a uma quantidade maior de tráfego de transmissão múltipla, pois apenas uma cópia de qualquer célula de transmissão múltipla é armazenada na memória de célula comum.
- Oferece compartilhamento completo com um nível máximo de compartilhamento de buffer estatístico.

Como todas as portas podem usar a memória completa, é importante que o processo de gerenciamento de buffers assegure a distribuição justa entre as portas, assegurando que uma única porta ou pequeno subconjunto de portas não possa ocupar todos os buffers.

**Nota:** O oposto de uma arquitetura de memória compartilhada é uma arquitetura de buffer de saída por porta, em que cada porta tem buffers de memória dedicados que não podem ser acessados por outras portas. O catalizador 6000 e o catalizador 5000 são Switches saída-protegido.

Em um LightStream 1010, use o **comando sh controller atm 2/0/0** ver o número de bufferes de memória atualmentes em uso.

```
ls1010# show controller atm 2/0/0
MMC Switch Fabric (idb=0x60AD7B20) ls1010# show controller atm 2/0/0
MMC Switch Fabric (idb=0x60AD7B20) discarded cells = 0 invalid cells = 184027 memory buffer = 0
garbage cells to cpu = 0
unexpected marker intrs = 0
```

Verifique o campo do **buffer de memória**. Deve indicar um valor diferente de zero em um switch de produção ocupado.

Você pode usar os seguintes objetos gerenciado do [CISCO-RHINO-MIB](#) para votar seu roteador de switch ATM para o número de buffer livre e de células descartada:

| Objeto gerenciado          | Descrição   |
|----------------------------|---|
| ciscoAtmSwitchTotalBuffer  | Contagem total de buffer de célula na memória compartilhada do interruptor. |
| ciscoAtmSwitchFreeBuffer   | Contagem de buffer de célula livre na memória compartilhada do interruptor. |
| ciscoAtmSwitchDiscardCells | Células total descartada do interruptor.                                    |

## Excedendo limites máximos de fila

Os roteadores de switch ATM usam limites de fila e pontos iniciais configuráveis para controlar o Enfileiramento no sistema. Os processos e os valores configurável do Enfileiramento variam com a placa de recurso instalada no ATM Switch Processor (ASP) ou no processador de switch multisserviço (MSP):

|                                      | Placa de recurso por enfileiramento de classe (FC-PCQ) | Enfileiramento de placa de recurso por fluxo (FC-PFQ) e 8540 |
|--------------------------------------|--|--|
| Limite de categoria de serviço       | Sim  | Não  |
| Tamanho máximo de fila por interface | Sim  | Não  |
| Grupos de limiar                     | Não  | Sim  |

O Catalyst 8510 e o LightStream 1010 com limites de uma categoria de serviço de assistência FC-PCQ, que restringem o número de pilhas admitiram no interruptor como determinado pelo tipo de filas de saída. Use o **comando show atm resource** indicar estes limites. Use o **comando atm service-category-limit** configurar um valor fora de padrão.

```
discarded cells = 0 invalid cells = 184027 memory buffer = 0
garbage cells to cpu = 0
unexpected marker intrs = 0Switch# show atm resource Switch# show atm resource Over-
subscription-factor 16Sustained-cell-rate-margin-factor 1% Abr-mode: relative-rate Atm service-
category-limit (in cells): 64544 cbr 64544 vbr-rt 64544 vbr-nrt 64544 abr-ubr
Resource state:
Cells per service-category:
```

0 cbr 0 vbr-rt 0 vbr-nrt 0 abr-ubr **Nota:** No exemplo anterior todas as classes de serviço ATM têm o acesso à maioria da memória compartilhada à revelia.

O Catalyst 8510 e o LightStream 1010 com um FC-PCQ igualmente apoiam os tamanhos das filas máxima, que determinam o número de pilhas que podem ser programadas para a transmissão pela classe de serviço ATM pela relação. Use o comando **atm output-queue** configurar um valor fora de padrão.

| Comando  | Descrição   |
|--|---|
| Switch(config-if)# <b>atm output-queue</b> [force] {cbr   vbr-rt   vbr-nrt   abr-ubr} <b>max-size</b> number     | Configura o o tamanho máximo de fila da fila de saída.                                  |
| Switch> <b>show atm interface resource</b> atm {card/subcard/port}   | Indica o estado e as estatísticas da configuração da interface da gerência de recursos. |
| Switch(config-if)# Switch(config)# <b>atm threshold-group</b> service {cbr   vbr-rt   vbr-nrt   abr   ubr}group# | Configura uma categoria de serviço a um grupo de limiares.                              |

Como nem todos os valores de tamanho de fila são suportados pelo Switch Fabric, o valor instalado é exibido, bem como o valor de configuração solicitado. O valor instalado é sempre superior ou igual a que pediu. Use o comando **show atm interface resource atm** indicar ambos os valores.

Switch> **show atm interface resource atm 3/0/0** Switch> **show atm interface resource atm 3/0/0**  
 Switch> **show atm interface resource atm 3/0/0** **Nota:** Sistemas com um FC-PFQ colocam as células em fila na entrada, e não na saída; assim, os comandos atm output-queue não se aplicam.

Os sistemas do Catalyst 8510 e do LightStream 1010 com um FC-PFQ e o Catalyst 8540s apoiam a característica dos grupos de limiares. Cada grupo consiste nos caminhos virtuais (VP) e nos circuitos virtuais (VC) que pertencem à mesma categoria de serviço ATM, tal como o VBR-NRT ou o UBR. À revelia, um grupo de limiares guarda pilhas para uma classe de serviço ATM. Use o comando **atm threshold-group** atribuir mais de uma categoria de serviço a um grupo de limiares e atribuir uma categoria de serviço a um número do grupo não-padrão. Use o comando **show atm resource** confirmar suas mudanças.

No seguinte exemplo de saída, o roteador de switch ATM está usando as configurações padrão. Uma classe de serviço ATM é atribuída a um grupo de limiares.

```

Ls1010# show atm resource
Resource configuration:
  Over-subscription-factor 8 Sustained-cell-rate-margin-factor 1%
  Abr-mode: EFCI
  Hierarchical Scheduling Mode : disabled
  Service Category to Threshold Group mapping:
  cbr 1 vbr-rt 2 vbr-nrt 3 abr 4 ubr 5 Threshold Groups: Group Max Max Q Min Q Q
thresholds Cell Name cells limit limit Mark Discard count instal
instal instal -----
767 25 % 62 % 0 cpu-switched-tg 2 65535 127 127 25 % 87 %
0 vbr-rt-default-tg 3 65535 511 31 25 % 87 % 0 vbr-nrt-default-tg
  
```

```

4      65535  511   511   25 %  87 %    0      ipc-tg      5      61439  511   31   25 %
62 %    0      switching-tg      6      65535  4095  1023  25 %  87 %    0      well-known-vc-
tg Ls1010#

```

**Nota:** Cada grupo combina a uma categoria de serviço ATM à revelia.

Cada grupo de limiares consiste em oito regiões, com cada região que tem um grupo de pontos iniciais. Um grupo de limiares congestionada quando seu membro VC tem um grande número pilhas armazenadas na memória de célula compartilhada. Como o número cumulativo de células enfileiradas para o membro os VC aproximam “as pilhas máximas instalam” o valor, o número máximo de células em cada um por vc e psiquiatras da fila per-vc do max-queue-limit ao Min-queue-limit. Refira “o limite máximo Q instalam” e “o limite mínimo Q instala” colunas no **recurso atm da mostra** output para os valores de tamanho de fila.

Quando o congestionamento está no intervalo de 0 células (sem congestionamento) a 1/8 preenchido, as filas de conexão são limitadas ao tamanho máximo da fila. Geralmente, como você se transporta de uma região a outra, você faz o ponto inicial novo máximo (previous-threshold/2, Min-queue-threshold). Quando a congestão está na escala de 7/8ths completamente a completamente completamente, as filas de conexão estão limitadas ao Min-queue-size. Note que o funcionamento do interruptor para grupos de limiares nas regiões superior ocorre somente se o grupo congestionada indo acima de 1/8th completo. Entretanto, os comandos maximum size e threshold position são efetivos mesmo para grupos de limiar na região mais inferior.

Os comandos a seguir ajustam os valores do grupo limiar.

| Comando  | Descrição  |
|--|--|
| <code>atm threshold-group group max-cells number</code>          | Configura o número máximo de células enfileirado para <i>todos os VC</i> no grupo. Veja “as pilhas máximas instalar” o valor no <b>recurso atm da mostra</b> .   |
| <code>atm threshold-group group max-queue-limit number</code>    | Configura o limite máximo da fila por VC aplicado a todos os VCs do grupo. Consulte o valor "Max Q limit install" em show atm resource.  |
| <code>atm threshold-group group min-queue-limit number</code>    | Configura o <i>limite de fila per-vc</i> o menor aplicado a todos os VC no grupo. Veja “o limite mínimo Q instalar” o valor no <b>recurso atm da mostra</b> .  |
| <code>atm threshold-group group marking-threshold percent</code> | Determina o ponto em que uma fila por voz é considerada “completa”, e o interruptor começa a ajustar o bit da indicação de congestionamento adiante explícito (EFCI) ou executa a marcação de taxa relativa da taxa de bits disponível (CBR). Veja o valor "marca de limiares q" no <b>recurso atm da mostra</b> . |
| <code>atm threshold-group group discard-threshold percent</code> | Determina o ponto em que uma fila por voz é considerada “completa”, e o interruptor começa a rejeitar as pilhas com a prioridade de perda da célula (CLP) mordidas a uma e executa o descarte de pacote anterior (EPD). Veja o valor "descarte de limiares q" no <b>recurso atm da mostra</b> .                    |

O comando show atm vc exibe os dois contadores a seguir, relacionados às células rejeitadas ou descartadas pelo fato de os valores de limiar da fila terem sido excedidos:

- Número de células enfileiradas por grupo de limiar
- Número de gotas devido à fila cheia através dos contadores “gotas completas RX Clp0 q” e “de qthresh RX Clp1 gotas”

Nota: A saída das mudanças do comando **show atm vc** no que diz respeito aos contadores de queda segundo se o descarte de pacote de informação está permitido no VC.

```
switch# show atm vc int atm 12/0/3 0 100 Interface: ATM12/0/3, Type: oc3suni
VPI = 0 VCI = 100
Status: UP
Time-since-last-status-change: 00:18:09
Connection-type: PVC
Cast-type: point-to-point
Packet-discard-option: disabled
Usage-Parameter-Control (UPC): pass
Wrr weight: 2
Number of OAM-configured connections: 0
OAM-configuration: disabled
OAM-states: Not-applicable
Cross-connect-interface: ATM12/0/0, Type: oc3suni
Cross-connect-VPI = 0
Cross-connect-VCI = 100
Cross-connect-UPC: pass
Cross-connect OAM-configuration: disabled
Cross-connect OAM-state: Not-applicable
Threshold Group: 1, Cells queued: 63 Rx cells: 2010095, Tx cells: 0 Tx Clp0:0, Tx Clp1: 0 Rx
Clp0:2010095, Rx Clp1: 0 Rx Upc Violations:0, Rx cell drops:148 Rx Clp0 q full drops:148, Rx
Clp1 qthresh drops:0
```

[output omitted] **Nota:** A categoria de serviço CBR é atribuída ao grupo1 à revelia.

Verifique os números que seguem as gotas Clp0 q e os campos completos das gotas do qthresh Clp1.

Você também pode obter estas contagens através da sondagem de SNMP.

| Objeto gerenciado                | Descrição   |
|----------------------------------|---|
| ciscoAtmVclClp0VcqFullCellDrops  | O número total de células recebidas nesse link de canal virtual (VCL) com o bit CLP limpo foi descartado, pois o limite de fila per-VC foi excedido. Esse contador é válido somente se o EPD estiver desativado no VCL. No LightStream 1010s, este contador é válido somente quando o processador de switch é equipado com um FC-PFQ. |
| ciscoAtmVclVcqClpThreshCellDrops | Número total de células recebidas neste VCL, descartadas porque o limite de descarte (em oposição ao limite da fila) é excedido na fila por VC, e o bit CLP é definido. Esse contador é válido somente se o EPD estiver desativado no VCL. No   |

|                              |   |
|------------------------------|---|
|                              | LightStream 1010s, este contador é válido somente quando o processador de switch é equipado com um FC-PFQ.  |
| ciscoAtmVclLsPerVcQThreshGrp | Grupo de limiares a que a pilha-fila para as pilhas recebidas por este VC é enfileirada. Observe que esse valor não é válido até que o VCL esteja em uma conexão cruzada ativa. No LightStream 1010s, este contador é válido somente quando o processador de switch é equipado com um FC-PFQ. |

## violações de controle de parâmetro de uso (UPC)

Quando configurado, um switch ATM no lado da rede de uma interface de rede de usuário (UNI) policia o fluxo das pilhas (na rede) no sentido dianteiro de uma conexão virtual. Estes mecanismos de policiamento são sabidos como o controle de parâmetro de uso (UPC). Determinam se as células recebidas estão seguindo com os valores de gerenciamento de tráfego negociado, e tomam então uma das seguintes ações em células de violação , segundo a configuração:

- Pressione a célula sem alterar o bit de CLP (prioridade de perda de células) no cabeçalho da célula.
- Identifique a célula com um bit CLP de valor de 1.
- Rejeite a pilha. Se você permite a opção do descarte, nós recomendamos que você igualmente permite a característica do descarte de pacote traseiro (TPD) discutida no [descarte de pacote traseiro inteligente/descarte de pacote anterior da](#) seção mais tarde neste documento.

Use o parâmetro **upc** no [comando atm pvc](#) especificar a ação de violação. A sintaxe completa do comando é:

| Comando  | Descrição   |
|--|---|
| <code>atm pvc vpi-A [vci-A   any-vci] [upc upc-A] [pd pd] interface atm card-B/subcard-B/port-B[.vpt#] vpi-B [vci-B   any-vci] [upcupc-B]</code> | Configura um PVC. Veja “as pilhas máximas instalar” o valor no <b>recurso atm da mostra</b> . |

O parâmetro **upc** não pode ser configurado para tag ou drop na porta do processador (ATM 0).

Normalmente, o UPC policia somente a extremidade de origem de um VC macio. Use o **comando atm svc-upc-intent drop** permitir à revelia o UPC para todos os VC de terminação na extremidade de destino de um VC macio.

Use o comando `show atm vc` para exibir a ação de UPC configurada e os mecanismos inteligentes de descarte de pacote, assim como o número de células descartadas devido a violações de UPC.



```

Switch# show atm vc interface atm 0/0/1.51 51 16 Interface: ATM0/0/1.51, Type: oc3suni
VPI = 51 VCI = 16
Status: DOWN
Time-since-last-status-change: 2w0d
Connection-type: PVC
Cast-type: point-to-point
Packet-discard-option: enabled
Usage-Parameter-Control (UPC): pass
Wrr weight: 32
Number of OAM-configured connections: 0
OAM-configuration: disabled
OAM-states: Not-applicable
Cross-connect-interface: ATM2/0/0, Type: ATM Swi/Proc
Cross-connect-VPI = 0
Cross-connect-VCI = 73
Cross-connect-UPC: pass
Cross-connect OAM-configuration: disabled
Cross-connect OAM-state: Not-applicable
Encapsulation: AAL5ILMI
Threshold Group: 6, Cells queued: 0 Rx cells: 0, Tx cells: 0 Tx Clp0:0, Tx Clp1: 0 Rx Clp0:0, Rx
Clp1: 0 Rx Upc Violations:0, Rx cell drops:0
Rx pkts:0, Rx pkt drops:0
Rx connection-traffic-table-index: 6
Rx service-category: UBR (Unspecified Bit Rate)
Rx pcr-clp01: 424
Rx scr-clp01: none
Rx mcr-clp01: none
Rx cdvt: 1024 (from default for interface)
Rx mbs: none
Tx connection-traffic-table-index: 6
Tx service-category: UBR (Unspecified Bit Rate)
Tx pcr-clp01: 424
Tx scr-clp01: none
Tx mcr-clp01: none
Tx cdvt: none
Tx mbs: none
No AAL5 connection registered

```

**Verifique a Pacote-descarte-opção e o ajuste de controle de parâmetro de uso. Igualmente verifique as violações de Upc colocam para o número de violações.**

Você também pode obter estas contagens através da sondagem de SNMP. Use o objeto gerenciado dos ciscoAtmVclUpcViolations no CISCO-ATM-CONN-MIB.

**Nota:** Em avaliar a taxa de chegada de célula, o roteador de switch ATM conta ambas as pilhas do Operation, Administration, and Maintenance (OAM) assim como com células de dados desde que o protocolo de sinalização atual não permite que um usuário especifique explicitamente parâmetros de tráfego para o OAM flui.

## Descarte de CLP (prioridade de perda de célula)

O cabeçalho padrão de células ATM inclui o bit de prioridade de perda de célula (CLP), que indica explicitamente que houve congestionamento na célula durante a transmissão para o final do

destino. Um valor CLP de um significa que a pilha tem uma baixa prioridade e é assim mais provável ser deixada cair em período da congestão. Assim, é possível utilizar o bit CLP para gerar fluxos de célula de prioridades diferentes.

Os roteadores de switch ATM usam um mecanismo de descarte seletivo ponto-baseado CLP que imponha um ponto inicial no número de buffers de célula a ser compartilhados pelas pilhas CLP=0 e CLP=1. Quando o manutenção da fila da porta de switch alcança um nível de limiar configurável de usuário, simplesmente as pilhas CLP=0 estão permitidas entrar o sistema, e as pilhas CLP=1 são rejeitados.

O comando `show atm resource` exibe a porcentagem de limiar da fila, depois que as células estiverem elegíveis para descarte CLP ou descarte de pacote anterior. Este valor é a coluna etiquetada "descarte."

```
NewLs1010# show atm resource
```

```
Resource configuration:
```

```
Over-subscription-factor 8 Sustained-cell-rate-margin-factor 1%
```

```
Abr-mode: EFCI
```

```
Hierarchical Scheduling Mode : disabled
```

```
Service Category to Threshold Group mapping:
```

```
cbr 1 vbr-rt 2 vbr-nrt 3 abr 4 ubr 5
```

```
Threshold Groups:
```

| Group | Max cells | Max Q limit | Min Q limit | Q thresholds | Cell Mark | Name |
|-------|-----------|-------------|-------------|--------------|-----------|------|
|-------|-----------|-------------|-------------|--------------|-----------|------|

| Group | Max cells | Max Q limit | Min Q limit | Q thresholds | Cell Mark | Name               |
|-------|-----------|-------------|-------------|--------------|-----------|--------------------|
| 1     | 16447     | 767         | 767         | 25 % 62 %    | 0         | cpu-switched-tg    |
| 2     | 65535     | 127         | 127         | 25 % 87 %    | 0         | vbr-rt-default-tg  |
| 3     | 65535     | 511         | 31          | 25 % 87 %    | 0         | vbr-nrt-default-tg |
| 4     | 65535     | 511         | 511         | 25 % 87 %    | 0         | ipc-tg             |
| 5     | 61439     | 511         | 31          | 25 % 62 %    | 0         | switching-tg       |
| 6     | 65535     | 4095        | 1023        | 25 % 87 %    | 0         | well-known-vc-tg   |

```
NewLs1010#Ajuste o valor do limiar de descarte com o comando atm threshold-group [module-id module] group discard-threshold percent .
```

Observe também que há dois valores de limiar:

- Marca - Limite no qual o bit de indicação de congestionamento adiante explícito (EFCI) é definido.
- Descarte - Limite no qual as células podem sofrer descarte de CLP ou Descarte de Pacote Anterior (EPD).

Opcionalmente, você pode habilitar o descarte de pacotes residual em cada VC para uso com descarte seletivo de CLP. Com a opção TPD, o "goodput" (ritmo de transferência utilizável) do sistema é avançado. Você permite o descarte de pacote traseiro (TPD) especificando o "paládio" ou o parâmetro de descarte de pacote no comando `atm pvc`. O parâmetro "pd" permite o descarte de pacote traseiro e descarte de pacote anterior.

A sintaxe do comando é:

| Comando   | Descrição  |
|---|--|
| <code>atm pvc vpi vci [pd pd] [rx-cttrindex] [tx-cttr index]</code>   | Configura um PVC.                                  |
| <code>atm soft-vc source-vpi source-vci dest-address<br/>atm-address dest-vpi dest-vci [pd pd] [rx-cttr index] [tx-cttr index]</code> | Configura um PVC macio no roteador do interruptor. |

Use o comando `show atm interface resource` para exibir as porcentagens de limiar de descarte.

```
LS1010# show atm interface resource atm 4/1/0
Resource Management configuration:
  Output queues:
    Max sizes(explicit cfg): none cbr, none vbr-rt, none vbr-nrt, none abr-r
    Max sizes(installed): 256 cbr, 512 vbr-rt, 4096 vbr-nrt, 11776 abr-ubr
    Efc threshold: 25% cbr, 25% vbr-rt, 25% vbr-nrt, 25% abr, 25% ubr
    Discard threshold: 87% cbr, 87% vbr-rt, 87% vbr-nrt, 87% abr, 87% ubr      Abr-
relative-rate threshold: 25% abr      CAC Configuration to account for Framing Overhead :
Disabled      Pacing: disabled      0 Kbps rate configured, 0 Kbps rate installed      overbooking :
disabled      Service Categories supported: cbr,vbr-rt,vbr-nrt,abr,ubr      Link Distance: 0
kilometers      Controlled Link sharing:      [Information Deleted]
```

**Verifique os valores de limiar de descarte.**

Com UPC, é possível implementar a queda ou caractere como política UPC. Não é possível configurar uma política de caractere e queda em que você identifica a taxa de célula mantida (SCR) acima e deixa sobre a taxa de célula de pico (PCR).

A saída de exemplo seguinte foi gerada em uns Circuitos Virtuais Permanentes (PVC) com o descarte de pacote de informação (paládio) permitido, o UPC de ajustar-se para passar, e os parâmetros de modelagem de tráfego ajustados ao 10 MB SCR e ao 20 MB PCR. O envio de 25 MB pelo PVC produz violações de UPC em aproximadamente 60% das células.

```
switch# show atm vc int a0/1/3 2 122
Interface: ATM0/1/3, Type: oc3suni
VPI = 2 VCI = 122
Status: UP
Time-since-last-status-change: 00:56:47
Connection-type: SoftVC
Cast-type: point-to-point
Soft vc location: Source
Remote ATM address: 39.840f.8011.4126.0002.fd98.0001.4000.0c80.1010.00
Remote VPI: 2
Remote VCI: 122
Soft vc call state: Active
Number of soft vc re-try attempts: 0
First-retry-interval: 5000 milliseconds
Maximum-retry-interval: 60000 milliseconds
Aggregate admin weight: 5040
TIME STAMPS:
Current Slot:2
Outgoing Setup March 12 11:45:31.180
Incoming Connect March 12 11:45:31.188
  Packet-discard-option: enabled
  Usage-Parameter-Control (UPC): tag
```

```
Wrr weight: 2
Number of OAM-configured connections: 0
OAM-configuration: disabled
OAM-states: Not-applicable
Cross-connect-interface: ATM0/1/2, Type: oc3suni
Cross-connect-VPI = 0
Cross-connect-VCI = 112
Cross-connect-UPC: pass
Cross-connect OAM-configuration: disabled
Cross-connect OAM-state: Not-applicable
Threshold Group: 2, Cells queued: 0
  Rx cells: 3706784, Tx cells:0 Tx Clp0:0, Tx Clp1: 0 Rx Clp0:3706784, Rx Clp1: 0 Rx Upc
Violations:2257061, Rx cell drops:0
  Rx pkts:115837, Rx pkt drops:0
Rx connection-traffic-table-index: 3020000
Rx service-category: VBR-RT (Realtime Variable Bit Rate)
Rx pcr-clp01: 20000
Rx scr-clp01: 10000
Rx mcr-clp01: none
Rx cdvt: 1024 (from default for interface)
Rx mbs: 1024 (from default for interface)
```

**Verifique a Pacote-descarte-opção e o ajuste de controle de parâmetro de uso.**

Verifique os campos das pilhas RX e das pilhas de Tx mais campos das gotas da pilha das violações de Upc RX e RX.

Com Circuitos Virtuais Comutados (SVC), os switch ATM do campus de Cisco usam o elemento de informação AAL5 (IE) para indicar mesmo se permitir o descarte de pacote de informação; a presença do AAL5 IE diz o interruptor para permitir o paládio. Com interfaces ATM usando UNI 4.0 que sinaliza, Switches ATM pode usar os bit do descarte de frame no campo das opções de gerenciamento de tráfego do descritor IE do tráfego ATM.

## **Descarte de pacote traseiro inteligente/Descarte de pacote anterior (ITPD/EPD)**

A maioria de frames de dados são segmentados e transmitidos através de um nuvem ATM como células múltiplas. Se umas ou várias pilhas são deixadas cair pela rede, o pacote resultante falha a verificação CRC na extremidade de recepção e deve ser retransmitido. Essas retransmissões levaram a um ritmo de transferência ou goodput pouco eficiente, o qual é definido como o número de células entregues que não fazem parte de uma retransmissão ou um pacote incompleto.

Para maximizar completamente o número de pacotes entregue, seu roteador de switch ATM executa um esquema original ITPD/EPD que rejeite inteligentemente e seletivamente pilhas pertencer aos mesmos pacotes a fim minimizar os efeitos da fragmentação. Trabalhando junto, o ITPD/EPD pode impedir excessos de buffer frequente despejando pacotes completos ou corrompidos dos buffers rapidamente de enchimento. Soltando um pequeno número de pacotes em vez de células de uma grande quantidade de pacotes, sobrecargas ocasionais de buffer não terão efeitos negativos sérios no tráfego útil do sistema de ponta a ponta.

O ITPD trabalha para minimizar a fragmentação enquanto está ocorrendo. O ITPD atua em resposta às gotas da pilha devido a uma das seguintes razões:

- Ação de reforço UPC ao ocorrer violação
- Saturação do buffer
- Excedendo qualquer dos limites de buffer
- Descarte seletivo de CLP

Quando de uma célula de um pacote foi rejeitado pelo roteador de switch ATM, ITPD rejeita todas as células subseqüente do mesmo pacote. Dependendo da placa do recurso, a última célula (também conhecida como a EOP [célula final do pacote]) também pode ser retirada.

Switches ATM identifica a célula de EOP através de um bit no campo do identificador de tipo de virulência (PTI) de um cabeçalho de célula. O FC-PCQ não deixa cair a última célula do quadro quando faz EPD, enquanto o FC-PCQ deixa.

O EPD trabalha para impedir a fragmentação antes que ocorra. Com EPD, o roteador de switch ATM começa a rejeitar todas as pilhas exceto a célula de EOP dos pacotes que chegam mais recentemente quando as filas do buffer do interruptor alcançam um nível de limiar configurável de usuário. Se a primeira célula de um pacote de informações tiver entrada no buffer, todas as células restantes do pacote também poderão entrar se houver espaço suficiente no buffer. Caso contrário, TPD será habilitado.

Use o **comando atm threshold-group group discard-threshold percent** configurar o ponto inicial em que ponto a fila é considerada completamente e EPD começa a derrubar célula. Veja o valor "descarte de limiares q" na saída do **recurso atm da mostra** para o porcentagem de descarte padrão.

A colocação do limiar de EPD determina com que eficiência o buffer é utilizado e com qual freqüência as células são soltas. O limiar de EPD funciona essencialmente como o tamanho efetivo do buffer. A capacidade de buffer em excesso acima do limiar de EPD é usada para acomodar as células dos pacotes que já possuíam células no buffer ou na transmissão na linha.

A configuração do limiar depende de diversos fatores, incluindo:

- Distribuição de tamanhos de pacote
- Distribuição de tráfego
- Duração do período de congestionamento
- A proporção das células recebidas durante o período de congestionamento pertencentes a pacotes notáveis e que, como resultado, devem ser colocadas em buffer.
- A interação com outro nível de ATM ou nível de transporte flui e congestionam os mecanismos de controle.

Além disso, a capacidade total de buffer de excesso necessária depende da forma como o buffer é compartilhado com um tráfego que não seja TPD/EPD. Você pode permitir o TPD especificando o "paládio" ou o parâmetro de descarte de pacote no **comando atm pvc**. O parâmetro "pd" permite o descarte de pacote traseiro e descarte de pacote anterior. O descarte de pacotes pode ser ativado somente para conexões AAL5. Veja como o comportamento de queda se altera com UPC e a opção PD:

- Se o UPC está configurado para deixar cair e o paládio está desabilitado, então o interruptor deixa cair células de violação somente.
- Se o UPC está configurado para deixar cair e o paládio está permitido, a seguir o interruptor executa o ITPD e deixa cair todas as pilhas que seguem a violação uma (exceto a última pilha).

- Se o paládio é permitido e as pilhas estão enfileiradas a um buffer que já exceda seu limiar de EPD, então o interruptor deixa cair o pacote (AAL5) completo.

Ou seja, o PD é aplicado como EPD sempre que possível (filas grandes, por exemplo) e como ITPD em todos os outros casos, incluindo quedas de UPC e excesso de buffer.

---

## Informações Relacionadas

- [Pesquisando defeitos conexões de interface de roteador ATM do interruptor](#)
  - [O ATM e mergulha o guia de instalação de módulo 3](#)
  - [Tráfego e gerência de recursos](#)
  - [Configurando o gerenciamento do recurso](#)
  - [Páginas de Suporte da Tecnologia ATM](#)
  - [Suporte Técnico e Documentação - Cisco Systems](#)
-