

Troubleshooting Guide for Synchronous Digital Hierarchy (Guia de Solução de Problemas para Hierarquia Digital Síncrona)

Índice

[Introdução](#)

[Monitoramento de desempenho na rede SDH](#)

[Caminhos e seleções de SDH](#)

[Erro ao monitorar na rede SDH](#)

[Parâmetros de desempenho](#)

[Gerenciamento de desempenho](#)

[Teste de fora de serviço](#)

[Alarmes de SDH](#)

[Alarmes básicos](#)

[Alarmes típicos do caminho do tráfego SDH](#)

[Alarmes de rede](#)

[Respostas](#)

[Informações Relacionadas](#)

[Introdução](#)

Este documento discute os princípios de parâmetros de medição de desempenho em redes Synchronous Digital Hierarchy (SDH). Este documento fornece uma descrição dos alarmes básicos associados às redes SDH e, também, os processos de sinal envolvidos em um Multiplexador ADM (Add/Drop). Alguns dos alarmes do ADM mais significativos que são gerados em vários pontos na rede SDH são ilustrados.

Depois que lendo este documento, você poderá indicar:

- As indicações de erro do relacionamento a vários níveis na rede SDH.
- Os parâmetros de desempenho principais disponíveis do equipamento de SDH.
- O efeito no tráfego às taxas de erro dadas.
- O significado de alguns da maioria de alarmes significativos gerados no equipamento de SDH.
- Alguns da maioria de alarmes significativos gerados em pontos dados em uma rede SDH.

[Monitoramento de desempenho na rede SDH](#)

Esta seção descreve trajetos e seleções SDH.

Caminhos e seleções de SDH

A figura 1 indicadores como as sobrecargas da seção de geradores (RSOH) terminam em cada fim do RS, e como as sobrecargas da multiplex section (MSOH) terminam em cada extremidade da Senhora trajeto OHs (POH) terminam na extremidade do trajeto, e será o Higher Order (HO) ou uma mais baixa ordem (LO).

Figura 2 mostra o transporte síncrono Module-1 (STM-1) SOH e um VC-4 POH:

Nota: Os bytes vazios são Z marcado, e não têm atualmente nenhuma função especificada.

As tabelas nesta seção descrevem os vários tipos de bytes.

Bytes de RSOH

Byte	Descrição
A1, A2	Palavras de alinhamento de frame (FAW). Estes bytes produzem um teste padrão fixo que identifique o começo de cada quadro STM-1.
C1 (J0)	O C1 identifica o quadro STM-1 dentro de um sinal do Module-n do transporte síncrono (Stm-n). Isto poderia ser substituído nas liberações futuras do equipamento por um byte J0, que fosse o byte de rastreamento RS.
B1	O bit intercalou (BIP-8) o byte de verificação de erro Parity-8, para verificar erros no sinal STM-1 completo no fim de um RS.
D1 ao D3	Data Communications Channel (DCC) a monitorar e funções de controle entre o equipamento de terminação do regenerator.
E1	O E1 é usado para fornecer um canal de alto-falante. Não é usado por alguns vendedores.
F1	O F1 fornece um canal de dados para usuários opcionais variados.

Bytes MSOH

Byte	Descrição
B2	Bytes de verificação de erro BIP-24 para verificar um sinal STM-1 (menos o RSOH) no fim do MS.
K1 e K2	Estes são usados controlando o switching de proteção MS, sinalizando alarmes do sinal de indicação do alarme (AIS), do Far End Remote Failure (FERF), e do Automatic Protection Switching (APS), quando executados.
D4 ao D12	DCC a monitorar e funções de controle entre o equipamento de terminação MS.
S1	Synchronization Status Message Byte (SSMB), usado sinalizando a qualidade do origem de

	sincronização atualmente de trabalho a um network element (NE) a jusante.
M1	O M1 é usado para sinalizar a informação de erro à extremidade origem do MS.
E2	O E2 é usado para fornecer um canal de alto-falante. Não é usado por alguns vendedores.

Bytes OH do trajeto VC-4

Byte	Descrição
J1	O rastreamento de caminho VC-4 pode ser usado para levar um teste padrão atribuído operador para identificar VC-4 específicos.
B3	Byte de verificação de erro BIP-8 usado verificando erros através de um trajeto VC-4 fim-a-fim.
C2	Descreve os índices e a estrutura do payload.
G1	Envia dados de erro e alarmes FERF à extremidade origem do trajeto VC-4.
F2	Canal do usuário.
H4	Identificador de Multiframe. Um Tributary Unit (TU) é distribuído através de quatro frames consecutivos conhecidos como um multiframe. Este byte é usado para assegurar a sequência correta dos quadros dentro do multiframe.

Bytes OH do trajeto VC-12

Byte	Descrição
J2	Rastreamento de caminho LO.
N2	Byte da monitoração da conexão em tandem.
K4	O telecontrole aumentado detecta a indicação e o APS.

O trajeto principal OH LO é o byte V5.

A estrutura é como esta:

Bits	Descrição
Bit 1 e 2	Estes são usados para detectar erros no trajeto LO fim-a-fim.
3 mordidos	Remote Error Indicator (REI), anteriormente um alarme do trajeto do erro do bloco à distância (FEBE).
4 mordidos	Alarme RFI.
Bit 5 a 7	Rótulo de sinal (SL). Descreve a composição

	de carga útil VC-12. Por exemplo: 000= 001= o equipamento não equipado 010= não específico 011= assíncrono mordeu o virtual circuit (VC) 111= síncrono do byte 100= síncrono - AIS
8 mordido s	Indicação de defeito remoto, anteriormente um alarme FERF.

Erro ao monitorar na rede SDH

Até agora, este documento discutiu estes pontos:

- um byte B1 é usado para verificar para ver se há erros no RS.
- um byte B2 é usado para verificar para ver se há erros no MS.
- um byte B3 é usado para verificar para ver se há erros no trajeto VC-4.
- um byte V5 é usado para verificar para ver se há erros no trajeto VC-12.

Figura 3 representa o mesmo módulo que discutido mais cedo, mas o equipamento foi etiquetado à F. O STM-1 Multiplexer (MUX) é configurado para multiplexar 63 x 2 Mbit/s.

Usando os princípios discutidos, e a informação no OHs, assegure-se de que você conheça as respostas a estas perguntas antes de continuar com este documento:

Pergunta 1

Uma falha em um cartão do tributário no STM-1 MUX A introduz erros em um único VC-12. Verifique onde os erros serão indicados ao operador de rede.

UM C D E F B

Pergunta 2

Uma falha está corrompendo o VC-4. Estes erros seriam descritos geralmente como os erros B3. Verifique onde os erros serão indicados ao operador de rede.

UM C D E F B

Pergunta 3

O equipamento de terminação de linha do STM-n MUX (LTE) em B está indicando os erros B1 em uma entrada tributária. A falha deve estar entre o _e o _.

Pergunta 4

Verifique todos os outros lugar onde você pensa que os erros o B1 estará indicado para esta falha.

UM C D E F B

Pergunta 5

Quanto 2M sinaliza será afetados? _.

Pergunta 6

O STM-n MUX em E está indicando os erros B2 no sinal ótico do B. A falha deve estar entre o _e o _.

Pergunta 7

Haveria uma indicação de erro B2 em F?

Pergunta 8

Haveria a indicação de erro B3 em F?

Clique [aqui](#) para rever as respostas correta às perguntas acima.

Parâmetros de desempenho

Nós vimos como os bytes B1, B2, B3, e V5 podem ser usados para detectar erros em seções e em trajetos específicos. Os mecanismos de verificação de erro são baseados na detecção de erro de BIP. Isto trabalha considerando os erros B1, que são BIP-8.

O quadro STM-1 consiste em uma série de bytes de 8 bits. O primeiro bit de cada byte através do todo frame é examinado. Se o número total do 1s binário é ímpar, o primeiro bit do byte B1 no frame seguinte está ajustado ao binário 1 para fazer o número total de 1s mesmo. Se o número total de 1s é já uniforme, o primeiro bit do byte B1 está ajustado ao binário 0. Isto é sabido como a paridade por igual.

O segundo bit de cada byte através do quadro é examinado. O segundo bit no byte B1 no frame seguinte é ajustado para produzir a paridade por igual. Este processo é repetido para cada um das oito sequências possíveis do bit.

As violações de paridade são registradas como as violações de código (CV). O processo é similar para os erros B2. O mecanismo é BIP-24, isto é, o quadro STM-1 menos o RSOH, é dividido nas unidades 24-bit. Há três bytes B2. Os bit são ajustados para produzir a paridade por igual como antes, mas sobre de 24 fluxos de bit possíveis. O B3 (BIP-8) verifica o VC-4 somente, e V5 (BIP-2) verifica o VC-11/12 somente. Os CV podem ser relatados como uma contagem direta, ou ser processados para calcular um número outros de parâmetros de desempenho. A tabela a seguir alista os parâmetros o mais geralmente monitorados no equipamento de SDH.

Acrônimo	Parâmetro	Descrição
CV	Violações de código	Número de violações de paridade do Bip-n no quadro precedente.
EBER	Taxa de erro binária equivalente	A taxa equivalente em que o cliente experimentará erros como uma relação. Por exemplo, 1 em 10 ^{ee-3} .

ES	Segundos errôneos	Pelo menos intervalo do segundo durante que pelo menos um erro ocorreu.
SES	Segundo com erro grave	Um intervalo do segundo durante que o EBER excedeu 1 em 10 EE-3.
UA	Segundos indisponíveis	O número de segundos durante que o sinal é alarmado ou de experimentação um EBER que excede 1 em 10 EE-3 pelos segundos 10 consecutivos.

A maioria de equipamento de SDH pode ser ajustado para relatar parâmetros de desempenho. , Podem ser ajustados para relatar durante um período de pré-ajuste de 24 horas, 15 minutos por encomenda em que um limiar predefinida foi excedido. Além, os alarmes adicionais do erro podem ser levantados quando a taxa de uma entidade dada (B1, B2, B3, e assim por diante) excede 1 em 10 e-3. Isto conduzirá aos AIS que substituem o tráfego corrompido. Os alarmes da redução de sinal (SD) podem ser levantados quando a taxa de erro de uma entidade dada (B1, B2, B3, e assim por diante) excede 1 em 10 e-6. Esta taxa pode causar o switching de proteção se o equipamento foi configurado apropriadamente.

Gerenciamento de desempenho

O monitoramento de desempenho em objetos específicos, por exemplo, os erros B3 em um trajeto VC-4 especificado ou os erros V5 no circuito de um cliente (fuga VC-12), pode ser iniciado uma base ad-hoc, e nos resultados examinados como necessário. Contudo, seria pouco prático aplicar geralmente este processo manual. Uma plataforma do Gerenciamento de desempenho foi desenvolvida para recolher e relatar parâmetros de desempenho em um formulário, que pudesse ser usado por unidades de negócio apropriadas. Por exemplo, poderiam ser usados por pessoais do Network Operations Center (NOC) para identificar problemas de rede, ou por pessoais de marketing para produzir relatórios para clientes principais.

Teste de fora de serviço

(V5) os erros VC-12 verificam somente para ver se há erros entre onde o POH é adicionado, à extremidade da fuga onde é examinada. O mecanismo não verifica o circuito completo de uma interface de cliente a outra. As circunstâncias podem elevar onde o cliente insiste que o circuito é defeituoso, mas nós não temos nenhuma indicação deste. Nesta situação, o circuito é tomado geralmente fim-a-fim fora de serviço, e testado. A técnica é enviar um padrão de bit conhecido de uma extremidade do circuito, e examina-o no extremo oposto para erros.

O sinal de teste o mais de uso geral é sabido como pseudo--aleatório. Este é um teste padrão internacionalmente concordado, que simule padrões de bit aleatórios. os testes padrões Pseudo--aleatórios estão disponíveis em uma variedade de comprimentos, isso são o número de bit enviados antes que o teste padrão esteja repetido. O comprimento do teste padrão usado é relacionado à taxa de bits do circuito. Um verificador na extremidade de recepção lê o teste padrão entrante. Cada bit incorreto é registrado como um erro de bit. Os erros de bit podem ser relatados como um contagem de erro direto, ou podem mais ser processados para calcular os tipos de parâmetros mencionados na tabela acima.

Alarmes de SDH

Alarmes básicos

Agora, nós examinamos alguns alarmes básicos que são comuns à maioria de equipamento de SDH. Para ilustrar o significado destes alarmes, deixe-nos rever a sequência das operações que um NE deve executar, a fim de selecionar um sinal tributário do específico 2 Mbit/s dentro de um sinal STM-1. O processo é ilustrado em figura 4.

Embora nós mostremos convencionalmente o quadro de 2430 bytes SDH em 270 colunas e em nove fileiras, um NE que recebe um sinal SDH vê realmente Dados em série. Os Dados em série consistem nos quadros STM-1. A maioria de problema fundamental que poderia ocorrer é que há um sem sinal na interface física. Esta circunstância levantará um alarme de perda de sinal (LOS). Supor o sinal esta presente, a primeira tarefa do NE é identificar onde os quadros STM-1 estão dentro dos Dados em série. Faz esta identificando o FAW que é contido nos primeiros seis bytes do RSOH. Se não pode identificar o FAW, uma perda de alarme de frame (LOF) estará levantada.

A próxima etapa é encontrar onde os VC-4 são ficados situados relativo ao FAW. Isto é estabelecido lendo o ponteiro do Admin Unit (AU) para encontrar o byte j1 no VC-4 POH. Se um ponteiro sensível não pode ser encontrado, um alarme da perda de ponteiro (LOP) está levantado a nível AU. Isto é referido geralmente como um AU-LOP, embora se ver enquanto o VC-4 PODA, que não está restritamente correto. A próxima etapa é encontrar e ler o ponteiro da Unidade Tributária (TU) para o TU especificado. Se um ponteiro sensível não pode ser encontrado, a seguir um alarme PODAR está levantado a nível TU.

Alarmes AIS e FERF

O LOS, LOF, e PODA alarmes tornará o sinal inteiro inusável. Neste caso, os desaparecidos ou o sinal corrompido são substituídos por um AIS que consiste no binário contínuo 1s. Isto produzirá alarmes AIS em todo o downstream de equipamento da falha. O NE que detecta a falha igualmente envia uma indicação à extremidade (de emissão) distante que um alarme esteve levantado. Isto levanta um alarme FERF a nível apropriado no NE transmissor. Assim, uma falha a nível MS produzirá um MS-FERF. A nível VC-4, produzirá um VC-4 FERF ou, em algum equipamento, HO-FERF. Alguns elementos de SDH referem uma indicação de alarme remoto a alguns níveis na hierarquia.

Se a falha está no LO, por exemplo, o nível TU-12, o sinal apropriado (dados de cliente) ao tributário afetado está substituído por AIS e por FERF (RAI) que estão sendo enviados ao elemento de transmissão distante apropriado. Este processo é ilustrado na figura 6.

Indicações de erro distantes

Os erros detectados em um sinal recebido podem ser indicados ao elemento de origem distante de forma semelhante. Neste caso, a indicação é um alarme de febe, e é indicada no NE transmissor a nível em que os erros são detectados. Por exemplo, MS para os erros B2, o nível VC-4 para os erros B3, e o V5 para os erros VC-11/12. O termo FEBE foi substituído pelo Remote Error Indication (REI).

Alarmes típicos do caminho do tráfego SDH

A figura 7 representa um STM-1 típico ADM. Os cartões físicos envolvidos com o processamento dos sinais são o cartão, a placa de switch, e a placa de linha STM-1 do tributário. Cada cartão é mostrado com os processos apropriados quais ocorrem nesse cartão. Os processos para ambos sentidos da transmissão são mostrados também. Fora das caixas é uma lista de alarmes típicos associados com o processo a que cada alarme se relaciona.

Se o sinal de entrada tributária não está atual, um alarme de LOS está levantado, e um AIS será injetado para substituir o sinal ausente. O sinal de entrada tributária é examinado para os erros de código HDB-3. Os alarmes podem ser levantados se o EBER excede pontos iniciais preconfigured.

Um alarme SD é levantado em 1.10-6, e um EBER é aumentado em 1.10-3. O sinal de entrada tributária de 2 Mbit/s é usado travar um circuito travado fase da recuperação de cronometragem de loop. Este relógio recuperado é usado para cronometrar os dados em um buffer transmitir. O sinal é então HDB-3 decodificado. A porta de entrada em algum equipamento pode ser configurada para examinar (30chan PCM) a estrutura de frame G704 do sinal de entrada tributária, e levanta alarmes como apropriada. Estes alarmes são como segue:

- **LOF:** o FAW não pode ser encontrado.
- **I/P AIS:** o sinal de entrada tributária consiste em todo o 1s.
- **Distante:** um alarme é levantado no acessório na rota de recepção.
- **Má combinação da redundância cíclica Check-4 (CRC-4):** um dispositivo da verificação de erro para verificar a integridade da estrutura G704.

Os dados do tributário são traçados em uma classe 12 do recipiente (C12), e os POH são adicionados para formar um VC-12. Os bit VC-12 OH são ajustados apropriadamente como segue:

- O mensagem de rastreamento de caminho pode ser ajustado pelo operador se esta facilidade é exigida.

O rótulo de sinal (SL) é ajustado para descrever os índices do VC-12, como segue:

- As entradas G703 serão ajustadas normalmente a assíncrono ou ao específico equipar-NON.
- (Estruturado) as portas G704 serão ajustadas ao byte síncronos.
- As portas não utilizadas serão ajustadas automaticamente a não equipado.
- Se há um alarme associado com o lado de recepção do TU, um FERF estará ajustado no trajeto OH.

Enquanto o sinal tributário é lido do buffer transmitir, um ponteiro TU está adicionado para formar um TU-12. Se o buffer se enche ou se esvazia além dos limites pré-ajustados, um alarme de contenção de buffer da transmissão está levantado.

O TU-12 é agora transversal conectado na placa de switch a um timeslot na placa de linha STM-1, e multiplexado no payload VC-4. Os bytes de POH VC-4 são ajustados apropriadamente como segue:

- O byte SLL (C2) é ajustado para descrever a estrutura do VC-4.
- O byte do ID de multiframe (H4) é ajustado para descrever a posição do VC-4 na sequência do multiframe do quatro-quadro.

Um mensagem de rastreamento de caminho pode ser ajustado pelo operador no byte j1 se esta facilidade é exigida. O byte B3 é ajustado para produzir a paridade por igual através de todas as sequências BIP-8 no VC-4 do quadro precedente. Se um alarme é levantado a nível VC-4 na rota de recepção, um FERF está enviado à ponta oposta no byte G1.

Um ponteiro é adicionado ao VC-4 para formar um AU-4. Os MSOH são adicionados e ajustados como segue:

- Os bytes B2 são ajustados para produzir a paridade por igual através de todas as sequências BIP-24 no quadro STM-1 precedente, menos seu RSOH. O SSMB é ajustado ao estado da fonte atualmente usada. O K1 e os bytes K2 são ajustados para enviar um MS-FERF à extremidade distante se apropriado, e Multiprotocol iniciado sobre o server do Asynchronous Transfer Mode (ATM) (MP) /APS quando usados.

Os RSOH então são adicionados e ajustados como segue:

- O byte B1 é ajustado para produzir a paridade por igual através de todas as sequências BIP-8 no todo do quadro STM-1 precedente. O FAW é adicionado.

Nós temos agora um quadro STM-1. Contudo, se nós enviamos este sinal alinhar neste formulário, haveria uma grande possibilidade que conteria sequências longas de 1s binário e/ou de 0s binário, isto é, transições de sem sinal. Isto significaria que os circuitos da extração de cronometragem (laços fechados da fase) no equipamento de downstream não poderiam recuperar o sincronismo do sinal.

Previamente, os sinais de linha foram codificados em um código de linha proprietário. Isto significou que o ambas as extremidades do sistema teve que ser fornecido pelo mesmo fabricante. Com SDH, nós já não usamos tais códigos de linha, mas o sinal (menos o FAW) scrambled. Isto significa que um teste padrão complexo internacionalmente concordado (algoritmo scrambling) está sobreposto no sinal de tráfego. Isto assegura-se de que haja sempre umas transições suficientes no sinal garantir um componente utilizável de sincronização independente de testes padrões de bit de tráfego. O teste padrão é removido por um de-aparelho de interferência no outro extremo do RS.

A fase seguinte é adaptar o sinal à interface física, referida frequentemente como a interface de nó de rede (NNI). Se o cartão tem uma interface elétrica, o sinal STM-1 está codificado no Cisco Messaging Interface (CMI). Se a relação é Ótica, o sinal STM-1 está usado modular um laser (interruptor ele sobre e fora de acordo com os dados 1s e 0s binários).

Os parâmetros de laser estão monitorados e os alarmes são levantados se os limites são excedidos. Os alarmes incluem geralmente o seguinte:

- Alta potência laser: a potência emissora ótica aumentou (geralmente por 1 a 3 dBm).
- Potência baixa laser: a potência emissora ótica diminuiu (geralmente por 1 a 3 dBm).
- Laser BIAs alto: geralmente uma indicação que o laser está aproximando o fim de sua vida.

Rota de recepção

O sinal recebido podia ser Ótica ou bonde. Se é uma interface ótica, o sinal ótico está convertido a bonde por meio de um detector ótico. Se a potência ótica cai a um nível predeterminado (geralmente dBm aproximadamente -35), um alarme de LOS está levantado.

O sinal STM-1 bonde é aplicado a um dispositivo travado fase da recuperação de cronometragem de loop extrair um pulso de disparo, que seja usado para cronometrar o resto do processamento para esta direção da transmissão (que pode geralmente ser feita disponível em um conector externo para os outros aplicativos do tempo de rede.)

Se um pulso de disparo não pode ser extraído, uma perda de alarme do Receive Clock (LRC)

estará levantada. Isto é referido igualmente como a perda de relógio recuperado. Se o NNI é bonde, o sinal CMI STM-1 está usado à phase lock o circuito da recuperação de cronometragem. Se um pulso de disparo não pode ser extraído, um alarme LRC estará levantado. O sinal CMI é decodificado então.

O ADM está olhando agora um córrego dos Dados em série anônimos que representam realmente um córrego dos quadros STM-1. O ADM deve conseqüentemente encontrar os FAW dentro destes Dados em série. Se não pode os encontrar, um alarme LOF estará levantado. Encontrando os FAW, o restante do sinal de-scrambled. O ADM conhece agora o lugar de todos os bytes OH. No RSOH, o byte B1 pode ser examinado para medir o desempenho de erro do RS que está terminando. Os alarmes da limie de erros podiam igualmente ser fornecidos em algum equipamento.

Examinando o MSOH

A próxima etapa é examinar o MSOH. Se os bytes de carga adicionais contêm todo o 1s binário, um alarme MS-AIS está levantado. O K1 dos bytes e o K2 são examinados, e um alarme FERF é levantado caso necessário, indicando a presença de um alarme ativo na extremidade distante do interruptor da Senhora protocolo multiplexed switch (MSP), e/ou o Automatic Protection Switching (APS) seria iniciado neste momento em resposta aos ajustes K1/K2 se foram executados, que não são neste momento.

O S1 SSMB é examinado. Se o nível de qualidade é menos do que exigida, o nível preconfigured, o ADM comutará ao origem de prioridade seguinte, e um alarme de incompatibilidade SSMB será levantado. O SSMB não é executado em todo o equipamento de SDH. Os bytes B2 são examinados em colaboração com o quadro precedente. Se a verificação BIP-24 mostra violações de paridade, os alarmes estarão levantados. Uma taxa de erro de $1 \cdot 10^{-6}$ levantará um alarme SD. Uma taxa de erro de 10^{-3} levantará um alarme EBER. Estes pontos iniciais são geralmente configuráveis, mas estes são muito valores típicos. O processo seguinte é identificar e ler o ponteiro AU. Se o ADM não pode fazer o sentido do valor de ponteiro, um alarme AU-LOP está levantado. Se o ponteiro contém somente 1s binário, um alarme AU-AIS estará levantado.

Identificando e lido o ponteiro AU, o VC-4 POH pode agora ser examinado. O byte SLI C2 é comparado com a estrutura real encontrada no VC-4. Se isto não combina a estrutura descrita no byte C2, um alarme da má combinação do rótulo de sinal (SLM) estará levantado. Siemens descreve este como um alarme do Wrong Signal Label (WSL). O processo da comparação é automático em Guam-Filipinas-Taiwan (GPT) e no equipamento Siemens. Em Marconi e em equipamento Ericsson, o valor C2 previsto é configurado manualmente.

Bytes da sequência do multiframe H4 os 1234) (são examinados. Se a sequência é violada, uma perda de alarme multiframe TU está levantada.

O byte G1 é examinado e um alarme FERF de caminho HO é levantado caso necessário, indicando a presença de um alarme ativo na extremidade distante ou no trajeto VC-4.

O byte j1 é examinado. Se a facilidade de rastreamento de caminho foi permitida, a mensagem na sequência do byte j1 está comparada com o valor pré-configurado esperado. Se são diferentes, um alarme de incompatibilidade de rastreamento de caminho HO está levantado.

O byte B3 é examinado em colaboração com o quadro precedente. Se a verificação BIP-8 mostra violações de paridade, os alarmes SD (10^{-6}) ou EBER (10^{-3}) estarão levantados.

Se os bytes de POH consistem em todo o 1s binário, o alarme AIS do trajeto HO está levantado.

O VC-4 de-é multiplexado agora.

Examinando o TU-12

O TU-12 deve ser examinado também. Se um ponteiro TU-12 apreciável não pode ser encontrado, um alarme TU-LOP está levantado. Se o ponteiro consiste em todo o 1s binário, um alarme TU-AIS está levantado.

O byte de POH V5 VC-12 é examinado em colaboração com o quadro precedente. Se a verificação BIP-2 mostra violações de paridade, os alarmes SD (10-6) ou EBER (10-3) estarão levantados.

O TU-12 é agora transversal conectado pela placa de switch a uma porta tributária no cartão do tributário. Enquanto o TU chega no cartão do tributário, o ponteiro está reexaminado. Se um ponteiro sensível não pode ser encontrado, um alarme TU-LOP está levantado.

Examinando o VC-12

Os bytes do Path Overhead VC-12 são examinados igualmente.

Se a facilidade de rastreamento de caminho foi permitida, a mensagem na sequência do rastreamento de caminho está comparada com o valor pré-configurado esperado. Se são diferentes, um alarme de incompatibilidade de rastreamento de caminho LO está levantado.

O SL é comparado com a estrutura real encontrada no VC-12. Se isto não combina a estrutura descrita nos bit SL do V5, um alarme LO SLM estará levantado.

O bit FERF no byte V5 é examinado e um alarme ferf de caminho LO é levantado caso necessário, indicando a presença de um alarme ativo na extremidade distante do trajeto VC-12.

Os bit BIP-2 do byte V5 são examinados. Se a verificação BIP-8 mostra violações de paridade, o trajeto SD LO (10-6) ou os alarmes EBER (10-3) estarão levantados.

Se os bit POH consistem em todo o 1s, um alarme AIS mais baixo do caminho do ordem está levantado.

Os dados são cronometrados em um buffer da recepção, onde de-sejam justificados.

Se o buffer se enche ou se esvazia além dos limites predeterminados, um alarme de contenção de buffer da recepção está levantado. O sinal é cronometrado fora do buffer exatamente na taxa que foi dentro na ponta oposta do circuito. Uma falha do sinal de saída levantará um alarme de LOS da saída do tributário.

Alarmes de rede

Agora que nós encontramos e compreendemos inteiramente os alarmes associados com um ADM típico, nós podemos considerar que alarmes você pôde esperar ver em virtualmente qualquer tipo de SDH NE, em qualquer lugar na rede. Isto é porque são todos que executam funções similares da mesma forma a cada nível na hierarquia de SDH. Por exemplo, todos os

processos e alarmes mencionados neste documento aplicam-se à cruz síncrono conectam (XC) com as portas tributárias STM-1 e LO 2 Mbit/s. Há outros processos e os alarmes envolvidos como você puderam esperar, mas as tampas deste documento somente os princípios.

Figura 8 mostra uma rede SDH hipotética com Conectividade similar como em um tronco do concerto GMP-2.

Respostas

Pergunta 1

Uma falha em um cartão do tributário no STM-1 Mux A introduz erros em um único VC-12. Verifique onde os erros serão indicados ao operador de rede.

Resposta: F

Pergunta 2

Uma falha está corrompendo o VC-4. Estes erros seriam descritos geralmente como os erros B3. Verifique onde os erros serão indicados ao operador de rede.

Resposta: F

Pergunta 3

O STM-n MUX (LTE) em B está indicando os erros B1 em uma entrada tributária. A falha deve estar entre A e B.

Pergunta 4

Verifique todos os outros lugar onde você pensa que os erros o B1 estará indicado para esta falha.

Resposta: Nenhum - Os erros B1 são limitados ao RS individual.

Pergunta 5

Quanto os sinais 2 M serão afetados?

Resposta: Todos

Pergunta 6

O STM-n MUX em E está indicando os erros B2 no sinal ótico do B. A falha deve estar entre B e E.

Pergunta 7

Haveria uma indicação de erro B2 em F?

Resposta: Não Os erros B2 são limitados ao MS individual.

Pergunta 8

Haveria a indicação de erro B3 em F?

Resposta: Sim. O payload deve ser afetado se o módulo de transporte é corrompido.

Informações Relacionadas

- [Página de suporte à tecnologia óptica](#)
- [Suporte Técnico - Cisco Systems](#)