

Sincronismo e sincronização no Cisco ONS 15454

Índice

[Introdução](#)

[Pré-requisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenções](#)

[Informações de Apoio](#)

[Arquitetura cronometrando](#)

[Distribuição cronometrando](#)

[Circuitos cronometrando](#)

[Qualificação e falha da referência](#)

[Laço fechado da fase](#)

[Apoio nivelado da sincronização do cartão](#)

[Placas ótica](#)

[Cartões DS1/DS3](#)

[Cartões DS3XM](#)

[Modos de cronometragem](#)

[Cronometragem externa](#)

[Cronometragem de linha](#)

[Sincronismo misturado](#)

[Modos do relógio](#)

[Modo normal](#)

[Modo da inicialização rápida](#)

[Modo remanescente do período anterior](#)

[modo Livre-sendo executado](#)

[Diretrizes para planejar a sincronização](#)

[Características de bom cronometrando o projeto](#)

[Informações Relacionadas](#)

[Introdução](#)

Este documento fornece diretrizes para planejar o sincronismo e a sincronização no Cisco ONS 15454.

[Pré-requisitos](#)

Requisitos

A Cisco recomenda que você tenha conhecimento destes tópicos:

- Cisco ONS 15454

Componentes Utilizados

As informações neste documento são baseadas nestas versões de software e hardware:

- Cisco ONS 15454

As informações neste documento foram criadas a partir de dispositivos em um ambiente de laboratório específico. Todos os dispositivos utilizados neste documento foram iniciados com uma configuração (padrão) inicial. Se a sua rede estiver ativa, certifique-se de que entende o impacto potencial de qualquer comando.

Convenções

Consulte as [Convenções de Dicas Técnicas da Cisco](#) para obter mais informações sobre convenções de documentos.

Informações de Apoio

O produto contém:

- A plataforma /Síncrona do abastecimento da rede ótica do American National Standards Institute (ANSI/SONET)
- O instituto dos padrões de telecomunicação europeia/a plataforma /Síncrona do abastecimento hierarquia digital do International Telecommunications Union (ETSI/ITU/SDH)
- A plataforma do transporte, Dense Wavelength Division Multiplexing (DWDM)

A informação de tempo neste documento aplica-se às duas Plataformas do abastecimento. Os usos da plataforma do transporte com o sincronismo. No sincronismo direto, o sinal recebido do “leste” cronometra o sinal transmitido do “oeste”, e o sinal recebido do “oeste” cronometra o sinal transmitido do “leste”.

Arquitetura cronometrando

Os cartões do sincronismo, das comunicações e do controle (TCC) e os cartões do Cross Connect (XC) controlam a função cronometrando no ONS15454 baseado em padrões para indústria para o equipamento SONET/SDH. Use cartões redundantes TCC e XC para fornecer o hardware de sistema comum tolerante da falha.

Nota: Este documento usa o TCC genericamente para referir genericamente todas as variações do cartão TCC, e o XC para referir todas as variações do cartão XC.

O chassi ANSI contém o montagem de suprimento integrado de cronometragem (BITS) dois nas portas. Ambas as portas terminam na proteção auxiliar da relação (AIP). A terminação no AIP permite que o active e as placas TCC em standby monitorem os BIT, e assegura a terminação

apropriada de bits mesmo se o backplane é danificado devido a uma oscilação de energia. Para a plataforma ETSI, as relações dos BIT são ficadas situadas no painel dianteiro da conexão elétrica da montagem (FMEC).

Todas as interfaces síncrona (portas óticas) derivam a sincronização da transmissão da referência do sincronismo do sistema que o cartão TCC controla. Os cartões XC fornecem a sincronização da transmissão a cada porta. O TCC executa estas funções da sincronização:

- Para monitorar, qualifique e selecione a referência.
- Para filtrar e travar à referência ativa.
- Para controlar a distribuição do relógio de sistema.
- Para terminar duas entradas dos BIT.
- Para gerar duas saídas de bits.
- Para processar e gerar o mensagem de status de sincronização (SS).
- Para comutar a referência para a manutenção.
- Para gerar relatórios do alarme da sincronização.

Distribuição cronometrando

[Figura 1](#) indica como cronometrar é distribuído dentro de um sistema ANSI. A versão SDH é similar mas com mudanças menores da terminologia. Esta seção usa a versão ANSI como um exemplo.

Nota: As linhas contínuas representam a distribuição ativa de sincronização, e as linhas tracejadas representam a distribuição de sincronização de standby.

Figura 1 – Seleção cronometrando e distribuição em ONS15454 ANSI

Cada sistema pode tomar formulários múltiplos das entradas ou dos relógios de referência, com base no abastecimento do sincronismo. As entradas cronometrando disponíveis são os BIT 1 e 2, as linhas ótica, e o oscilador interno. Todas estas entradas são alimentadas a ambos os cartões TCC somente que o sincronismo da placa de TCC ativa é usado embora. Você pode usar o abastecimento para designar até três entradas como relógios de referência. Os circuitos do sincronismo dentro de cada cartão TCC independentemente qualificam e selecionam uma referência ativa entre as três referências e fechamentos nessa referência. O pulso de disparo resultante é chamado o relógio de sistema ou pulso de disparo NE.

Nota: Ambos os cartões TCC não travam em se.

O relógio de sistema de cada cartão TCC é distribuído a ambos os cartões XC, que alimentam o pulso de disparo em todos os cartões do OCn. O pulso de disparo do cartão ativo XC é selecionado.

Nota: Em plataformas SDH, cronometrar é distribuído dos cartões TCC diretamente às placas de linha sobre um barramento interno.

A fim conduzir outros pulsos de disparo, os cartões TCC podem igualmente gerar pulsos de disparo dos BIT das linhas.

Nota: Dos BIT os pulsos de disparo para fora não podem diretamente ser derivados dos BIT nos pulsos de disparo para impedir loop de sincronização dos BIT.

Circuitos cronometrando

Os circuitos do sincronismo em cartões TCC seguram todas as funções relativas sincronismo. [Figura 2](#) mostra um fluxo de nível elevado. A fim determinar a integridade, cronometrar o Field Programmable Gate Array (FPGA) processa as entradas do sincronismo. O relógio de sistema é usado como uma referência para a comparação. A referência ativa selecionada é alimentada na fase que segue o laço, que produz o relógio de sistema (pulso de disparo NE). Os sinais dos BIT podem igualmente ser gerados para os sinais que vêm das linhas fornecer o sincronismo aos dispositivos externos (BIT para fora). Dos BIT as portas para fora fornecem duas relações metálicas que suportam uma variedade de sinais.

Figura 2 – Circuitos cronometrando no TCC

Qualificação e falha da referência

Há duas maneiras de influenciar a seleção da referência ativa:

- Aprovisionamento
- Qualificação da referência

Somente os relógios de referência fornecida são candidatos para o processo de seleção. Uma exceção é o relógio interno, que é sempre o pulso de disparo do padrão quando todas referências restantes falham. Contudo, uma referência fornecida não é selecionada necessariamente como a referência ativa. Toda a referência selecionada deve passar o processo de qualificação.

Cada referência é votada cada cinco milissegundos para mudanças de estado. Durante um período 30-second, o TCC computa a frequência e vagueia para cada referência. Uma referência está qualificada (para a aceitação) quando o deslocamento de frequência é dentro do ± 12.9 ppm. Uma referência é mau marcado (rejeitado) quando a frequência é fora dos limites válidos da frequência (± 15 ppm para BIT ativos, ± 16 ppm para linhas ativa, e ± 13.1 ppm para referências NON-ativas) e vagueia é além do ponto inicial (2 ppm). Uma referência é mau igualmente marcado quando um alarme está recebido, ou se há um sem sinal. O alarme pode ser perda de sinal (LOS), perda do frame (LOF) ou sinal de indicação do alarme (AIS). A falha da referência do active alerta a seleção de e o interruptor à melhor referência seguinte.

Um cartão IO fornecida para fornecer a linha referência da sincronização monitora constantemente seu sinal recebido. Se a porta está em um estado LOS, LOF, ou AIS, o cartão desliga a referência ao TCC. Em consequência, o TCC declara a referência da porta como o mau. Se esta referência é a referência ativa atual, a melhor referência seguinte transforma-se a referência ativa.

Se um pulso de disparo entrante tem o SS associado com ele, o SS está usado para a seleção da referência. O pulso de disparo o mais de alta qualidade, mesmo se o SS está usado, é selecionado sempre como o relógio ativo. Quando há mais de um provê que tem a mesma qualidade, essa com a prioridade mais alta (baseada no abastecimento) é selecionado como a referência ativa.

Em resumo, uma referência não é aceita se qualqueras um circunstâncias são verdadeiras:

- A entrada Ótica ou dos BIT recebe um LOS, um LOF, ou um alarme AIS, ou a relação é fora de serviço.
- O SS está no estado do fazer-não-uso (DUS), ou o SS indica que o pulso de disparo é de

uma mais má qualidade (ou seja a qualidade de SSM da referência é mais ruim do que aquela do TCC).

- A frequência da entrada é fora por mais do que o ± 15 ppm para BIT ou o ± 16 ppm para linhas durante um período 30-second (fora dos limites).
- O pulso de disparo da entrada é instável (que significa que o pulso de disparo vagueia em mais de 2 ppm).
- Não é qualificado no mínimo 30 segundos.

Laço fechado da fase

No centro dos circuitos do sincronismo no TCC encontra-se o bloco do gerador de pulso de disparo gerado pelo phase-locked-loop (PLL). [Figura 3](#) representa um PLL simplificado no TCC.

Figura 3 – Laço fechado da fase

O detector da fase compara o relógio de referência ativo com o relógio de sistema (já dividido através do divisor). Se há um offset da fase, um nível de tensão proporcional ao offset está gerado. Se não há nenhum offset, nenhuma saída está gerada. O filtro alisa para fora ou calcula a média do sinal da tensão durante algum período, e alimenta a média no oscilador de cristal controlado tensão (VCXO). A tensão ajusta a fase e a frequência do VCXO. A saída do VCXO é relógio de sistema (ou pulso de disparo NE). A saída é alimentada parte de novo no laço para repetir o processo. Quando as trilhas de relógio de sistema a referência ativa, o pulso de disparo são travadas e o TCC incorpora o modo do relógio normal.

O VCXO é estabilizado mais por um PLL menor entre o oscilador de cristal controlado forno (OCXO) e o relógio de referência filtrado.

Nota: A fim simplificar o diagrama, este PLL menor não é mostrado aqui.

O resultado é que o relógio de sistema é mais estável. Observe que o OCXO usado no TCC está avaliado no estrato 3 para suas estabilidade remanescente do período anterior e precisão livre.

Carde o apoio nivelado da sincronização

Placas ótica

- O relógio de sistema cronometra todas as interfaces de transmissão SONET.
- Use ajustes de ponteiro para resolver diferenças entre o sincronismo da entrada e saída.

Cartões DS1/DS3

- A taxa de entrada de DSx do original determina a taxa de dados da saída. A taxa de dados é completamente independente do pulso de disparo NE para o modo de cronometragem direto.
- Use bit do material no mapeamento e nos ajustes de ponteiro iniciais na rede de SONET para resolver diferenças entre a taxa NE e a taxa de dados.

Cartões DS3XM

- A taxa da linha de saída é travada ao pulso de disparo NE.

- O DS1s individual dentro do DS3 retém sua frequência da entrada.

Modos de cronometragem

O ONS15454 apoia estes modos de cronometragem:

- Externo
- Linha
- Misto

Os cartões TCC têm um pulso de disparo interno do estrato 3 disponível para fornecer a conservação e o apoio Livre-sendo executado do sincronismo.

Nota: Com o sincronismo e a cronometragem de loop da porta per. são os modos de cronometragem adicionais. Contudo, as Plataformas do abastecimento ONS15454 não apoiam estes modos.

Nota: Os interface assíncrono bondes são através-programados e não proveem o sincronismo do sistema. Para estes portos assíncronos, a sincronização da transmissão é derivada do sincronismo recebido para esse sinal assíncrono.

Cronometragem externa

Este modo deriva o sincronismo de um dispositivo de cronometragem externo, por exemplo, dos BIT ou do sincronismo DS-1/E1. O nível de qualidade do dispositivo de cronometragem externo é melhor do que o pulso de disparo interno do estrato 3.

Cronometragem de linha

A cronometragem de linha deriva a referência de cronometragem de umas ou várias interfaces ótica. As placas ótica com interfaces ótica múltiplas podem somente provision uma relação como uma porta da referência de cronometragem. O relógio recuperado entrante é convertido a um sinal 19.44MHz, transmitido aos cartões TCC e qualificado como uma referência de cronometragem. No modo da cronometragem de linha, as referências de cronometragem disponíveis são interfaces ótica e o relógio interno.

Nota: Quando as portas óticas forem fornecida como 1+1, simplesmente a porta em funcionamento é fornecida como uma referência de cronometragem. A porta da proteção é selecionada automaticamente durante um interruptor sobre.

Sincronismo misturado

O sincronismo misturado do modo permite ambo o externo (BITS1/BITS2) e a linha (interfaces ótica) referências de cronometragem a ser selecionados assim como o relógio interno. Seja cuidadoso quando você usa sincronismo misturado do modo, porque os loop de sincronização podem facilmente ocorrer. , Planeie consequentemente com cuidado antes que você use sincronismo misturado do modo. Alternativamente, o uso deu laços em BIT.

Modos do relógio

Modo normal

No modo de operação normal, o TCC é travado em uma fonte da cronometragem externa.

Modo da inicialização rápida

Um oscilador usa o modo da inicialização rápida para rápido “tração-em” de um relógio de referência cuja a frequência seja distante independentemente daquela do oscilador. A inicialização rápida está referida às vezes enquanto “adquire o estado”. Se o TCC muda a uma referência que seja próxima à taxa em que o cartão TCC já é executado, o modo muda diretamente ao Normal.

Modo remanescente do período anterior

No modo remanescente do período anterior, todas as referências externos ou da cronometragem de linha são perdidas e os dados do sincronismo dos usos do pulso de disparo forem providos quando no modo operacional normal para controlar seu sinal de saída. Contudo, as trações de frequência remanescente do período anterior ao longo do tempo até uma referência de cronometragem tornam-se disponíveis. Se a referência de cronometragem precedente estava disponível para menos de 140 segundos antes que esteve perdida, o TCC entrou no modo Livre- sendo executado quando a referência de cronometragem é perdida.

Este modo é melhor do que o modo Livre-sendo executado porque usa a média de 140 segundos dos dados da última referência de cronometragem qualificada para aumentar seu relógio interno. O TCC permanece neste modo até que uma referência se torne disponível para comutar ou a tração for fora dos limites. O tráfego é garantido para ser ininterrupto por uma transição ao modo remanescente do período anterior para as primeiras 24 horas.

modo Livre-sendo executado

o modo Livre-sendo executado provê somente o relógio interno no cartão TCC. Este modo é igualmente o modo padrão quando outras referências estão perdidas, mesmo quando não é especificamente fornecida como uma referência. Assegure-se de que sua rede não se opere com o relógio interno do cartão TCC como o único ou o origem de sincronização principal.

Diretrizes para planejar a sincronização

Características de bom cronometrando o projeto

Bom projeto cronometrando:

- Incorpora uma hierarquia de sincronismo lógico.
- Fornece a sincronização eficiente.
- Evita loop de sincronização.
- Recupera das falhas do sincronismo rapidamente.

É sempre o melhor ter fontes redundantes e exatas da cronometragem externa para uma rede maior do que alguns Nós. Nas redes reais, isto não é sempre possível ou exigido.

A cronometragem interna não é pretendida para o uso como o origem de sincronização principal

durante a operação normal. Cisco recomenda que você use uma fonte mais de alta qualidade (preferivelmente pulsos de disparo do pulso de disparo do origem da referência principal/referência principal (PRS/PRC)) para o sincronismo de rede principal com o relógio interno disponível pelas épocas em que todos origens de cronometragem restantes falham.

Para o rastreabilidade alta, minimize o número dos Nós ONS15454 alinhados programado em uma forma da interligação de equipamentos em cascata de um nó mestre. Como uma diretriz geral, você pode ter até sete Nós para a direção principal e 13 Nós para a direção secundária. Planeie com cuidado a cronometragem de linha em um anel a fim evitar loop de sincronização.

Os loops de sincronização podem causar grandes erros de frequência como o nó tenta seguir seu próprio pulso de disparo, que por sua vez pode conduzir aos Nós ONS15454 para incorporar repetidamente a conservação, inicialização rápida, ou modos de cronometragem da execução livre. Frequentemente não há nenhum alarme para indicar que um loop de sincronização existe.

[Informações Relacionadas](#)

- [Suporte Técnico e Documentação - Cisco Systems](#)