HSSI(High-Speed Serial Interface) 설계 사양

목차

[소개](#)
[사전 요구 사항](#)
[요구 사항](#)
[사용되는 구성 요소](#)
[표기 규칙](#)
[알림 및 작성자](#)
[알림](#)
[공동 작성자](#)
[HSSI 부칙 제1호](#)
[부칙 #1](#)
[부칙 #2](#)
[부칙 #3](#)
[1.0 사용 용도](#)
[1.1 문서 조직](#)
[1.2 기존 표준과의 비교](#)
[2.0 용어 및 정의](#)
[3.0 전기 사양](#)
[3.1 신호 정의](#)
[3.2 전기 특성](#)
[3.3 Fail Safe 작업](#)
[3.4 시기](#)
[4.0 물리적 사양](#)
[4.1 물리적](#)
[4.2 전기](#)
[4.3 커넥터](#)
[4.4핀 할당](#)
[부록 C:소음 내성](#)
[관련 정보](#)

소개

이 문서에서는 고속 라우터 또는 유사 데이터 디바이스와 같은 DTE 간에 존재하는 물리적 레이어 인터페이스와 DS3(44.736Mbps) 또는 SONET STS-1(51.84Mbps) DSU 등의 DCE 간에 존재하는 물리적 레이어 인터페이스를 지정합니다.

사전 요구 사항

요구 사항

이 문서에 대한 특정 요건이 없습니다.

사용되는 구성 요소

이 문서는 특정 소프트웨어 및 하드웨어 버전으로 한정되지 않습니다.

표기 규칙

문서 규칙에 대한 자세한 내용은 Cisco 기술 팁 표기 규칙을 참고하십시오.

알림 및 작성자

알림

Cisco Systems, Incorporated 및 T3plus Networking, Incorporated는 사양의 어떠한 정보도 명시하지 않고 보증하지 않지만, 신의와 지식 및 능력을 최대한 제공합니다.전술한 사항의 일반성을 제한하지 않고, cisco Systems 및 T3plus Networking은 특정 목적을 위한 적합성에 대한 진술이나 보증을 하지 않으며, 사양의 정보를 사용할 경우 타인의 특허나 기타 권리를 침해할 수 있는지에 대해서도 어떠한 진술이나 보증도 하지 않습니다.수신자는 수신자가 해당 정보 또는 그로부터 얻은 제품을 사용하여 Cisco Systems 또는 T3plus Networking에 대해 발생할 수 있는 모든 청구를 면합니다.

제공된 이 사양을 재현하고 배포할 권한이 부여되었습니다.

- cisco Systems, Inc. 및 T3plus Networking, Inc. 이름은 authors,
- 이 공지의 사본이 모든 복사본에 나타나며
- 이 문서의 내용은 변경되거나 수정되지 않습니다.

cisco Systems 및 T3plus Networking의 명시적인 서면 승인 없이는 이 문서의 내용을 변경하거나 수정할 수 없습니다.이 문서는 고속 직렬 인터페이스 사양 역할을 하며 업계 표준으로 발전하기 위한 것입니다.이러한 목적으로 이 사양은 향후 추가적인 요구 사항 또는 국내 또는 국제 표준의 준수 여부를 반영하도록 개정될 것으로 예상됩니다.cisco Systems 및 T3plus Networking은 이 사양 또는 해당 사양이 관련된 장비를 예고 없이 책임 없이 언제든지 변경하거나 수정할 수 있는 권한을 보유합니다.

공동 작성자


```
John T. Chapman
cisco Systems, Inc.     jchapman@cisco.com
1525 O'Brien Drive        TEL: (415) 688-7651
Menlo Park, Ca 94025
```

Mitri Halabi T3plus Networking, Inc. mitri@t3plus.com 2840 San Tomas Expressway TEL:(408) 727-4545 캘리포니아 산타클라라, 95051 팩스:(408) 727-5151

이 사양의 업데이트된 사본을 받으려면 cisco Systems 또는 T3plus Networking의 HSSI Specification 메일 목록에 추가하도록 요청하는 것이 좋습니다.

HSSI 부칙 제1호

이것은 2.11 릴리스 이후 HSSI 사양에 대한 추가 및 설명 문서화 및 DCE(Data Circuit-Terminating Equipment) 및 DSU(Data Service Unit)에 대한 운영 및 진단 기능을 향상하기 위해 HSSI 사양에 대한 3가지 부칙입니다.

부칙 #1

"clock에 대한 모든 참조는 마지막 유효한 데이터 이후 n 주기에 대해 유지 관리되어야 합니다." 이는 HSSI가 레이어 1 사양인 것과 동일하므로 데이터 유효성을 전혀 알지 못합니다.

다음 구로 대체합니다.

"다양한 비트/바이트/프레임 DCE 멀티플렉서 구현을 용이하게 하기 위해 클럭을 매핑하여 프레이밍 펄스를 삭제하고 HSSI의 대역폭 제한을 허용할 수 있습니다.

최대 제한 간격을 지정하지 않았습니다.그러나 클럭 소스 ST와 RT는 일반적으로 TA와 CA가 모두 어설션될 때 계속됩니다.가핑 간격은 동일한 기울기의 연속된 두 클럭 모서리 사이의 시간으로 측정됩니다.

즉각적인 데이터 전송 속도는 52Mbps를 초과할 수 없습니다."

부칙 #2

1.5koh 저항기는 모든 수신기에서 풀업 및 풀다운 기능을 위해 10kohm 저항기 대신 사용됩니다.이렇게 하면 110ohms의 종료 저항기에서 적절한 150mv의 최소값을 개발할 수 있습니다.

부칙 #3

선택적 신호인 LC가 DCE에서 예약된 신호 쌍 핀 5(+) 및 30(-)의 DTE(Data Terminal Equipment)에 추가되었습니다.LC는 DCE에서 DTE로의 루프백 요청 신호로서 DTE가 DCE에 대한 루프백 경로를 제공하도록 요청합니다.더 구체적으로, DTE는 TT=RT 및 SD=RD를 설정합니다.이러한 상황에서 ST는 사용되지 않으며 유효한 클럭 소스로 사용할 수 없습니다.

그러면 DCE/DSU 네트워크 관리 진단 프로그램이 DTE와 독립적으로 DCE/DTE 인터페이스를 테스트할 수 있습니다.DCE와 DTE는 모두 인텔리전트 독립 피어이며 DCE는 자체 데이터 통신 채널을 유지 관리할 수 있으며 책임을 진다는 HSSI 철학을 따릅니다.

DTE와 DCE가 루프백 요청을 모두 어설션할 경우 DTE에 기본 설정이 지정됩니다.

1.0 사용 용도

이 문서에서는 고속 라우터 또는 유사 데이터 디바이스와 같은 DTE 간에 존재하는 물리적 레이어 인터페이스와 DS3(44.736Mbps) 또는 SONET STS-1(51.84Mbps) DSU 등의 DCE 간에 존재하는 물리적 레이어 인터페이스를 지정합니다.이 사양에 대한 향후 확장에는 최대 SONET STS-3(155.52Mbps)의 속도 지원이 포함될 수 있습니다.

1.1 문서 조직

섹션 1은 HSSI를 소개하고 이를 다른 사양과 연결합니다.섹션 2에는 이 사양에 사용된 용어 및 정의 목록이 포함되어 있습니다.섹션 3은 신호 이름, 정의, 특성, 작동 및 타이밍을 포함한 전기 사양을 정의합니다.섹션 4는 커넥터 유형, 케이블 유형 및 핀 할당을 포함한 물리적 속성에 대해 설명합니다.부록 A는 시간 관계를 그래픽으로 나타냅니다.부록 B는 극성 표기 규칙을 그래픽으로 정의합니다.부록 C에서는 ECL 노이즈 내성에 대한 자세한 분석을 제공합니다.

1.2 기존 표준과의 비교

ANSI/EIA Series 표준, EIA-232-D, EIA-422-A, EIA-423-A, EIA-449 및 EIA-530과 관련하여 이 사양은 다음과 같이 구분됩니다.

- 최대 52Mbps의 시리얼 비트 속도 지원
- 에서는 ECL(Emitter Composing Logic) 전송 레벨을 사용합니다.
- 타이밍 신호를 가감할 수 있습니다. 즉, 연속적이지 않게
- 간소화된 제어 신호 프로토콜 사용
- 보다 자세한 루프백 신호 프로토콜 사용
- 다른 커넥터 사용

2.0 용어 및 정의

이 사양은 다음 정의를 준수합니다.

아날로그 루프백:

DCE의 선 측에 연결된 어느 방향이든 루프백입니다.

어설션:

지정된 신호의 (+측면)은 잠재적 Voh에 있는 반면 같은 신호의 (-측면)은 잠재적 Vol에 있는 것입니다.(참조:섹션 3.2 및 부록 B)

어설션 해제:

지정된 신호의 (+side)는 잠재적 Vol에 있는 반면 같은 신호의 (-side)는 잠재적 Voh에 있는 것입니다.

데이터 통신 채널:

DCE 간 정보 전송과 관련된 전송 미디어 및 중간 장비이 사양에서는 데이터 통신 채널이 전이중으로 간주됩니다.

DCE:

데이터 통신 장비.데이터 통신 채널을 최종 장치(DTE)와 연결하는 통신 네트워크의 장치 및 연결. CSU/DSU를 설명하는 데 사용됩니다.

디지털 루프백:

DCE의 DTE 포트와 연결된 어느 방향이든 루프백입니다.

DS3:

디지털 신호 레벨 3. T3라고도 합니다. 28T1의 대역폭에 해당합니다.비트 전송률은 44.736Mbps입니다.

DSU:

데이터 서비스 장치.DTE에서 디지털 통신 시설에 대한 액세스를 제공합니다.

DTE:

데이터 터미널 장비.데이터 소스, 목적지 또는 둘 다 역할을 하며 프로토콜에 따라 데이터 통신 제어 기능을 제공하는 데이터 스테이션의 일부입니다.라우터 또는 유사한 디바이스를 설명하는 데 사용됩니다.

Gapped 시계:

임의의 시간 동안 임의의 간격으로 클럭 펄스가 누락될 수 있는 명목상 비트 속도의 클록 스트림입니다.

OC-N:

STS-N 신호의 광학 변환에서 발생하는 옵티컬 신호.

SONET:

동기식 광 네트워크.옵티컬 통신 시스템 사용을 표준화하기 위한 ANSI/CCITT 표준.

STS-N:

Synchronous Transport Signal level n(여기서 n = 1,3,9,12,18,24,36,48). STS-1은 SONET의 기본 논리적 빌딩 블록 신호이며 속도가 51.84Mbps입니다.STS-N은 바이트 인터리빙 N STS-1 신호와 함께 N배 51.84Mbps의 속도로 얻습니다.

3.0 전기 사양

3.1 신호 정의

```
+-------+                  +-------+
|       |<------ RT -------|       |
|       |<------ RD -------|       |
|       |                  |       |
|       |<------ ST -------|       |
|       |------- TT ------>|       |
|       |------- SD ------>|       |
|  DTE  |                  |  DCE  |
|       |------- TA ------>|       |
|       |<------ CA -------|       |
|       |------- LA ------>|       |
|       |------- LB ------>|       |
|       |                  |       |
|       |------- SG -------|       |
|       X------- SH -------X       |
+-------+                  +-------+
```

RT:수신 시간

방향:DCE에서

RT는 최대 비트 전송률이 52Mbps인 매핑된 클럭이며 RD에 대한 수신 신호 요소 타이밍 정보를 제공합니다.

RD:데이터 수신

방향:DCE에서

원격 데이터 스테이션에서 수신한 데이터 채널 회선 신호에 대한 응답으로 DCE에서 생성된 데이터 신호는 이 회로에서 DTE로 전송됩니다.RD는 RT와 동기화됩니다.

ST:시간 보내기

방향:DCE에서

ST는 최대 비트 속도가 52Mbps인 매핑된 클럭이며 DTE에 전송 신호 요소 타이밍 정보를 제공합니다.

TT:터미널 타이밍

방향:DCE로

TT는 DCE에 전송 신호 요소 타이밍 정보를 제공합니다.DTE가 DCE에 다시 ST 신호를 올립니다.TT는 DTE에서만 버퍼링해야 하며, 다른 신호와 함께 제어해서는 안 됩니다.

SD:데이터 보내기

방향:DCE로

데이터 신호는 DTE에서 시작되어 데이터 채널을 통해 원거리 데이터 스테이션으로 전송됩니다.SD는 TT와 동기화됩니다.

TA:데이터 터미널 장비 사용 가능

방향:DCE로

DTE가 DCE에서 데이터를 보내고 받을 준비가 되면 TA는 CA와 독립적으로 DTE에 의해 어설션됩니다.데이터 전송은 DCE에서 CA를 어설션할 때까지 시작해서는 안 됩니다.

DTE의 연결이 끊어질 때 데이터 통신 채널에 연결 유지 데이터 패턴이 필요한 경우 DCE는 TA가 해제되는 동안 이 패턴을 제공해야 합니다.

CA:데이터 통신 장비 사용 가능

방향:DCE에서

DCE가 DTE에서 데이터를 보내고 받을 준비가 되면 TA와 독립적으로 DCE에서 CA를 어설션합니다.이는 DCE가 유효한 데이터 통신 채널을 획득했음을 나타냅니다.데이터 전송은 DTE에서 TA를 어설션할 때까지 시작해서는 안 됩니다.

LA:루프백 회선 A

LB:루프백 회로 B

방향:DCE로

DTE는 DCE 및 관련 데이터 통신 채널이 3가지 진단 루프백 모드 중 하나를 제공하도록 LA 및 LB를

어설션합니다.특히

- LB = 0, LA = 0:루프백 없음
- LB = 1, LA = 1:로컬 DTE 루프백
- LB = 0, LA = 1:로컬 회선 루프백
- LB = 1, LA = 0:원격 회선 루프백

1은 어설션을, 0은 어설션을 나타냅니다.

로컬 DTE(디지털) 루프백은 DCE의 DTE 포트에서 발생하며 DTE와 DCE 간의 링크를 테스트하는 데 사용됩니다.로컬 회선(아날로그) 루프백은 DCE의 라인 측 포트에서 발생하며 DCE 기능을 테스트하는 데 사용됩니다.원격 DCE의 라인 포트에서 원격 회선(아날로그) 루프백이 발생하며 데이터 통신 채널의 기능을 테스트하는 데 사용됩니다.이 세 루프백은 이 시퀀스에서 시작됩니다.원격 DCE는 로컬 루프를 원격으로 수행하여 테스트됩니다.LA와 LB는 EIA 신호 LL(로컬 루프백) 및 RL(원격 루프백)의 직접 대체입니다.

로컬 DCE는 세 가지 루프백 모드 모두에서 CA를 계속 어설션합니다.원격 루프백이 적용되면 원격 DCE는 CA를 거부합니다.원격 DCE가 로컬 DCE에서 로컬 루프백을 탐지할 수 있는 경우 원격 DCE는 해당 CA를 거부합니다.그렇지 않으면 로컬 DCE에 로컬 루프백이 있는 경우 원격 DCE는 해당 CA를 어설션합니다.

DCE는 명령 DTE로만 루프백을 구현합니다.데이터 통신 채널에서 데이터 수신은 무시됩니다.데이터 통신 채널로 데이터를 전송하면 데이터 통신 채널의 특정 요구 사항에 따라 명령 DTE의 전송 데이터 스트림 또는 연결 유지 데이터 패턴으로 채워집니다.

DCE가 루프백 모드를 시작했음을 나타내는 명시적 하드웨어 상태 신호가 없습니다.DTE는 루프백이 유효하다고 가정하기 전에 LA 및 LB를 어설션한 후 적절한 시간을 기다립니다.적절한 시간은 애플리케이션에 따라 달라지며 이 사양의 일부가 아닙니다.

루프백 모드는 타이밍 및 데이터 신호 모두에 적용됩니다.따라서 DTE - DCE 링크에서 동일한 타이밍 신호가 ST와 같은 세 번, TT로, 마지막으로 RT로 링크를 세 번 통과할 수 있습니다.

SG:신호 접지

방향:해당 없음

SG는 양쪽 끝에서 회로 접지에 대한 연결을 나타냅니다.SG는 전송 신호 레벨이 수신기의 공통 모드 입력 범위 내에 있는지 확인합니다.

SH:실드

방향:해당 없음

실드는 EMI를 위해 케이블을 캡슐화하며 암시적으로 신호 반환 전류를 전달하는 것은 아닙니다.실드는 DTE 프레임 접지에 직접 연결되어 있으며 DCE 프레임 접지에서 두 옵션 중 하나를 선택할 수 있습니다.첫 번째 옵션은 실드를 DCE 프레임 접지에 직접 연결하는 것입니다.두 번째 옵션은 470옴, +/- 10%, 1/2와트 저항기, 0.1uF, +/- 10%, 50볼트, 모놀리식 콘덴서 및 0.01uF, +/- 10%, 50볼트, 모놀리식 세라믹 콘덴서를 병렬로 조합하여 DCE 프레임 접지에 실드를 연결하는 것입니다.다음은 다음과 같습니다.

```
+-------+                        +-------+
|  DTE  |        shield          |  DCE  |
```

```
|       +---------------------- |       |
|   X======== signal path ==========X   |
|       +----------------+----- |       |
|       |              C +--||--+       |
|       |              C +--||--+       |
|       |              R +-/\/\-+       |
|       |                       |       |
+-------+                       +-------+
```

R-C-C 네트워크는 최대한 실드/섀시 접합 가까이에 위치해야 합니다.실드가 DTE 및 DCE 섀시에 직접 종료되므로, 실드에는 커넥터 내에 핀 할당이 제공되지 않습니다.연결 케이블 간의 실드 연속성은 커넥터 하우징에 의해 유지됩니다.

3.2 전기 특성

모든 신호는 표준 ECL 레벨에서 균형, 차등 제어 및 수신됩니다.ECL 음수 공급 전압, V는 양쪽 끝에서 -5.2Vdc +/- 10% 또는 -5.0Vdc +/- 10%일 수 있습니다.상승 시간과 낙하 시간은 20%에서 80% 임계값 레벨로 측정됩니다.

```
TRANSMITTER:
             driver type:  ECL 10KH with differential outputs
                           (MC10H109, MC10H124 or equivalent)
           signal levels:  minimum      typical         maximum
                     Voh:   -1.02        -0.90           -0.73    Vdc
                     Vol:   -1.96        -1.75           -1.59    Vdc
                   Vdiff:    0.59         0.85            1.21    Vdc
                   trise:    0.50           -             2.30     ns
                   tfall:    0.50           -             2.30     ns
       transmission rate:  52 Mbps maximum
             signal type:  electrically balanced with Non Return to Zero
                           (NRZ) encoding.
             termination:  330 ohms low inductance resistance from each side
                           to Vee.
RECEIVER:
           receiver type:  ECL 10KH differential line receiver
                           (MC10H115, MC10H116, MC10H125, or equivalent)
             termination:  110 ohms (carbon composition) differential,
                           5 Kohms common-mode (optional)
       min. signal level:  150 mvolts peak-to-peak differential
       max. signal level:  1.0 volt peak-to-peak differential
 common mode input range:  -2.85 volts to -0.8 volts (-0.5 volts max)
```

값은 0~75도의 주변 온도 범위에 적용되며 더 넓은 Ve 범위에 맞게 조정되었습니다.

3.3 Fail Safe 작업

인터페이스 케이블이 없는 경우 차등 ECL 수신기는 기본적으로 알려진 상태여야 합니다.이를 보장하려면 10H115 또는 10H116을 사용하여 10 kohm, +/-1%, 풀업 저항기를 수신기의 (-측)에 추가하고 10 kohm, +/-1%, 풀다운 저항기를 수신기의 (+측면)에 추가해야 합니다.이렇게 하면 종단 종료 5kg이 생성됩니다.모든 인터페이스 신호의 기본 상태는 설정 해제됩니다.

10H125를 사용할 때는 외부 저항기를 사용할 필요가 없습니다. 내부 바이어스 네트워크가 있기 때문에 입력이 떠 있을 때 출력 저하를 강제로 발생시키기 때문입니다.

핀 조합에서 열린 회로 또는 단락 연결로 인해 인터페이스가 손상되어서는 안 됩니다.

3.4 시기

소스 타이밍은 송신기에서 생성되는 타이밍 파형으로 정의됩니다.대상 타이밍은 수신기에서 타이밍 파형 인시던트로 정의됩니다.펄스 너비는 최종 펄스 진폭의 50%포인트 사이에서 측정됩니다.타이밍 펄스의 행간 모서리는 어설션과 어설션 사이의 경계로 정의됩니다.타이밍 펄스의 후행 모서리는 어설션과 설정 해제 사이의 경계로 정의됩니다.RT, TT 및 ST 최소 양의 소스 타이밍 펄스 폭은 7.7ns입니다.이를 통해 +/- 10%의 소스 듀티 사이클 허용이 가능합니다.이 값은 다음에서 가져옵니다.

```
          10% = ((9.61 ns - 7.7 ns)/19.23 ns) x 100%
where:
          19.23 ns = 1 / (52 Mbps)
           9.61 ns = 19.23 ns * 1/2 cycle
```

데이터는 소스 타이밍 펄스의 최고 가장자리 +/- 3ns 내에서 새 상태로 변경됩니다.

RT, TT 및 ST 최소 양의 대상 타이밍 펄스 폭은 6.7ns입니다.데이터는 대상 타이밍 펄스의 선행 가장자리에서 +/- 5ns 이내에 새 상태로 변경됩니다.이러한 숫자를 사용하면 펄스 너비 왜곡이 1.0ns이고 클럭이 2.0ns에서 데이터 왜곡이 발생할 수 있습니다.그러면 수신기 설정 시간에 1.7ns가 남습니다.

데이터는 후행 모서리에서 유효한 것으로 간주됩니다.따라서 송신기는 선행 에지에서 데이터를 클럭하고, 수신기는 후행 에지에서 클럭 데이터를 클럭합니다.클럭 데이터 기울이기 오류에 대한 수락 창을 사용할 수 있습니다.

DTE 내의 TT 포트로의 ST 포트 지연 시간은 25ns 미만이어야 합니다.DCE는 ST 포트와 TT 포트 간의 지연 시간을 100ns 이상 허용할 수 있어야 합니다.이렇게 하면 15미터 케이블의 경우 75ns 지연이 가능합니다.

RT와 ST는 핑될 수 있습니다.DCE에 의해 비활성화되는 경우 RT는 RD에서 마지막 유효한 데이터 이후에 23시간 클록 펄스가 끝날 때까지 비활성화되지 않아야 하며, ST 비활성화는 SD에서 마지막 유효한 데이터 이후에 1시계 펄스가 경과해야 합니다.유효한 데이터의 정의는 응용 프로그램에 종속적이며 이 사양의 주제가 아닙니다.

CA와 TA는 서로 비동기적입니다.CA의 어설션에 따라 신호 ST, RT 및 RD는 최소 40ns 동안 유효한 것으로 간주되지 않습니다.TA의 어설션에 따라 TT 및 SD는 40ns 이상 유효한 것으로 간주되지 않습니다.이는 수신 종료 설정 시간이 충분하도록 하기 위한 것입니다.

SD의 마지막 유효한 데이터 비트가 전송된 후 최소 1개의 클럭 펄스가 전송될 때까지 TA를 해제해서는 안 됩니다.데이터가 DCE에 투명하므로 CA에는 적용되지 않습니다.

4.0 물리적 사양

DCE와 DTE를 연결하는 케이블은 25개의 꼬임 쌍으로 구성되며 전체적인 포일/브레이드 실드가 있습니다.케이블 커넥터는 모두 남성 커넥터입니다.DTE와 DCE에는 여성 수용기가 있습니다.치수는 m(미터) 및 ft(피트)로 지정됩니다.

4.1 물리적

cable type:	multi-conductor cable, consisting of 25 twisted pairs cabled together with an overall double shield and PVC jacket
gauge:	28 AWG, 7 strands of 36 AWG, tinned annealed copper, nominal 0.015 in. diameter
insulation:	polyethylene or polypropylene; 0.24 mm, .0095 in. nominal wall thickness; 0.86 mm +/- 0.025 mm, .034 in. +/- 0.001 in. outside diameter
foil shield:	0.051 mm, 0.002 in. nominal aluminum/polyester/ aluminum laminated tape spiral wrapped around the cable core with a 25% minimum overlap
braid shield:	braided 36 AWG, tinned plated copper in accordance with 80% minimum coverage
jacket:	75 degrees C flexible polyvinylchloride
jacket wall:	0.51 mm, 0.020 in. minimum thickness
dielectic strength:	1000 VAC for 1 minute
outside diameter:	10.41 mm +/- 0.18 mm, 0.405 in. +/- 0.015 in.
agency complience:	CL2, UL Subject 13, NEC 725-51(c) + 53(e)
manufacturer p/n:	QUINTEC (Madison Cable 4084) ICONTEC RTF-40-25P-2 (Berk-tek, C&M)

4.2 전기

maximum length:	15	m	50	ft
nominal length:	2	m	6	ft
maximum DCR at 20 C:	23	ohms/km	70	ohms/1000ft
differential impedance at 50 MHz:				
nominal: (95% or more pairs)	110	ohms	(+/- 11	ohms)
maximum:	110	ohms	(+/- 15	ohms)
signal attenuation at 50 MHz:	0.28	dB/m	0.085	dB/ft
mutual capacitance within pair,				
minimum:	34	pF/m	10.5	pF/ft
nominal: (95% or more pairs)	41	pF/m	12.5	pF/ft (+/- 10%)
maximum:	48	pF/m	15.0	pF/ft
capacitance, pair to shield,				
maximum:	78	pF/m	24	pF/ft
delta:	2.6	pF/m	0.8	pF/ft
propagation delay,				
maximum: (65% of c)	5.18	ns/m	1.58	ns/ft
delta:	0.13	ns/m	0.04	ns/ft

4.3 커넥터

plug connector type:	2 row, 50 pin, shielded tab connectors AMP plug part number 749111-4 or equivalent AMP shell part number 749193-2 or equivalent
receptacle type:	2 row, 50 pin, receptical header with rails and latch blocks. AMP part number 749075-5, 749903-5 or equivalent

4.4핀 할당

Signal Name	Dir.	Pin # (+side)	Pin # (-side)
SG - Signal Ground	---	1	26
RT - Receive Timing	<--	2	27
CA - DCE Available	<--	3	28
RD - Receive Data	<--	4	29
- reserved	<--	5	30
ST - Send Timing	<--	6	31
SG - Signal Ground	---	7	32
TA - DTE Available	-->	8	33
TT - Terminal Timing	-->	9	34
LA - Loopback circuit A	-->	10	35
SD - Send Data	-->	11	36
LB - Loopback circuit B	-->	12	37
SG - Signal Ground	---	13	38
5 ancillary to DCE	-->	14 - 18	39 - 43
SG - Signal Ground	---	19	44
5 ancillary from DCE	<--	20 - 24	45 - 49
SG - Signal Ground	---	25	50

핀 쌍은 5 및 30, 14 및 30 - 18 및 43, 20&45 - 24 및 49를 향후 사용할 수 있도록 예약되어 있습니다 .향후 이전 버전과의 호환성을 위해 어떤 종류의 신호나 수신기도 이러한 핀에 연결되지 않아야 합니다.

(부록 A&B를 사용할 수 없음)

부록 C:소음 내성

이 부록에서는 이 인터페이스의 소음 내성을 계산합니다.10KH ECL에 대해 지정된 일반 150mv의 노이즈 내성은 차등 입력이 내부 ECL 바이어스 Vbb를 사용하지 않으므로 여기에 적용할 수 없습니다.

10H115 및 10H116 차등 라인 수신기의 공통 모드(NMcm) 및 차등 모드(NMdiff) 노이즈 여백은 다음과 같습니다.

```
NMcm+  =  Vcm_max - Voh_max  =  -0.50 Vdc - (-0.81 Vdc)  =  310 mVdc


NMcm-  =  Vol_min - Vcm_min  =  -1.95 Vdc - (-2.85 Vdc)  =  900 mVdc

NMdiff =  Vod_min * length * attenuation/length - Vid_min

       =  10^((20log(.59) - 50(.085))/20) - 150 mv       =  361 mv
in dB:
       =  20log(.361) - 20log(.15)
```

전압은 섭씨 25도이다.Vcm_max는 Vih = -0.4V의 채도 지점 아래에 100mv로 선택되었습니다.

10H125 차등 리시버는 +5Vdc 공급 장치를 가지며 입력 시 더 큰 양의 소진을 처리할 수 있습니다 .10H125의 노이즈 여백 성능은 다음과 같습니다.

```
NMcm+  =  Vcm_max - Voh_max  =   1.19 Vdc - (-0.81 Vdc)
```

NMcm 및 NMdiff는 모든 부품에 대해 동일합니다.모든 수신기를 사용할 수 있도록 하려면 수신기의 최악의 일반 모드 노이즈가 310mvdc로 제한되어야 합니다.

공통 모드 범위 Vcm_max에서 Vcm_min까지 적용된 차등 전압과 상관없이 수신기의 입력에 적용할 수 있는 절대 전압의 최대 범위로 해석합니다.신호 전압 범위인 Voh_max에서 Vol_min까지의 범위는 송신기가 생성하는 절대 전압의 최대 범위를 나타냅니다.이 두 범위의 차이는 일반 모드 노이즈 여백인 NMcm+와 NMcm-을 나타내며, NMcm+는 추가 일반 모드 노이즈의 최대 유속이 되고, NMcm은 빼기 공통 모드 노이즈를 위한 최대 유속이 됩니다.

5개의 50피트 트위스트 페어 그라운드의 경우 공통 모드 노이즈 여백을 사용하는 데 필요한 접지 루프 전류의 양은 다음과 같습니다.

```
I_ground  =  NMcm+ / (cable_resistance/5 pairs)

          =  (310 mVdc) / (70 mohms/foot x 50 feet / 10 wires)

          =  0.9 amps dc
```

이 양의 전류는 정상적인 작동 조건에서 절대 없어야 합니다.

일반 모드 노이즈는 차등 노이즈 여백인 Vdf_app에 거의 영향을 미치지 않습니다.대신 Vdf_app은 송신기에 있는 전원 레일의 한 쪽에서 발생하는 소음의 영향을 받습니다.ECL Vcc는 PSRR(Power Supply Reject Ratio)이 0dB이고, ECL V는 PSRR이 38dB입니다.따라서 차등 노이즈를 최소화하기 위해 Vcc는 접지되고 Vb는 음수 전원 공급 장치에 연결됩니다.

관련 정보

- IP 라우팅 프로토콜 지원 페이지
- IP 라우팅 지원 페이지
- 기술 지원 및 문서 – Cisco Systems