



プロセッサ

・プロセッサ (1 ページ)

プロセッサ

次の表は、BIOS ポリシーまたはデフォルトの BIOS 設定を介して行うことができるプロセッサの BIOS 設定を示しています。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[隣接キャッシュ行のプリフェッチ (Adjacent Cache Line Prefetcher)]	プロセッサで必要な行のみを取得するのではなく、偶数または奇数のペアのキャッシュ行を取得するかどうか設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効 <ul style="list-style-type: none"> • 無効：このオプションは無効です。 • 有効：このオプションは有効です。 	この値を指定するには、[CPU Performance] を [Custom] に設定する必要があります。[Custom] 以外の値の場合は、このオプションよりも、選択された CPU パフォーマンスプロファイルの設定が優先されます。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[高度 (Altitude)]	物理サーバがインストールされている地点のおよその海拔 (m 単位)。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、300、 900、1500、 3000 <ul style="list-style-type: none"> • [Auto] : 物理的な 高度を CPU に よって判 別しま す。 • n M (n が 300、 900、 1500、 3000 の場 合) : サーバー は海拔約 n メートル です。 	
[自律コア C 状態 (Autonomous Core C state)]	HALT 命令を MWAIT 命令に変換する CPU 自律 C-state を有効にします。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[CPU 自律 C 状態 (CPU Autonomous C State)]	これにより、CPU 自律状態が有効または無効になります。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[ブートパフォーマンスモード (Boot Performance Mode)]	オペレーティング システム のハンドオフ前に設定される BIOS パフォーマンス状態を選択できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
バーストリフレッシュおよび遅延リフレッシュ	メモリがアクティブで、指定されたウィンドウ内でリフレッシュを実行するときに、メモリコントローラがリフレッシュサイクルを延期できるようにします。遅延リフレッシュサイクルは、複数のリフレッシュサイクルのバーストで実行される場合があります。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	Rowhammer スタイルの攻撃を軽減するために、この設定は無効のデフォルト状態のままにすることを推奨します。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
APBDIS	SMU の APBDIS (アルゴリズム パフォーマンス ブースト (APB) 無効化) 値を選択できます。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	自動、0、1 <ul style="list-style-type: none"> • 自動 : SMU の自動 ApbDis を設定します。これがデフォルトのオプションです。 • 0 : SMU への ApbDis をクリアします。 • 1 : SMU への ApbDis をセットします。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
ダウンコア制御	<p>1つ以上のコアの動作を停止する機能を提供します。シリコン回路でサポートされています。OSの制限、またはシステムの電力削減要件により、コア数を減らすことが望ましい場合があります。この項目により、実行中のコアの数を制御できます。この設定では、プロセッサで使用可能なコアの数を減らすことしかできません。</p>	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6		このトークンは、7xx2 および 7xx3 モデルのプロセッサを搭載したサーバーにのみ適用されます。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				自動、2 (2+0)、2 (1+1)、3 (3+0)、6 (3+3)、4 (2+2)、4 (2+0)	
				<ul style="list-style-type: none"> • 自動 : 有効化する必要のあるコアの数を CPU で判断します。これがデフォルトのオプションです。 • 2 (2+0) / (1+1) : 片方の CPU コンプレックスで 2 つのコアを有効にします。 • 3 (3+0) : 1 つの CPU コンプレックスで 3 つのコアを有効にします。 • 4 (4+0) / (2+2) : 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				1つのCPUコンプレックスで4つのコアを有効にします。 • 6 (3+3) : 1つのCPUコンプレックスで6つのコアを有効にします。	
ストリーミングストア制御	ストリーミングストア機能を有効にします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	自動、無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
固定された SOC P-State	このオプションは、APBDIS (アルゴリズム パフォーマンス ブースト (APB) 無効化) が設定されている場合のターゲット P ステートを定義します。 P-x は、取り付けられているプロセッサの有効な P ステートを指定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、P0、 P1、P2、P3 <ul style="list-style-type: none"> • 自動：プロセッサに適した有効な P 状態を設定します。これがデフォルトのオプションです。 • P0 ~ P3：最高の SOC P 状態から最低の SOC P 状態。 	
DF C-State	システムで長時間のアイドル状態が予想される場合、この制御により、システムは、システムをさらに低電力状態に設定できる DF C ステートに移行できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、無効、 有効	
CCD制御	システムで有効にしたい電荷結合デバイス CCD の数を指定できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、無効、 有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[CPUダウンコア制御 (CPU Downcore control)]	<p>1つ以上のコアの動作を停止する機能を提供します。シリコン回路でサポートされています。</p> <p>OSの制限、またはシステムの電力削減要件により、コア数を減らすことが望ましい場合があります。この項目により、実行中のコアの数を制御できます。この設定では、プロセッサで使用可能なコアの数を減らすことしかできません。</p>	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、無効、 有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[CPU SMT モード (CPU SMT Mode)]	同時マルチスレッド化 (SMT) は、複数の命令ストリーム (スレッド) を同じ物理プロセッサ上で同時に実行できるようにするプロセッサテクノロジーであり、全体的なスループットを向上させます。	4.2(1)	C225 M6, C245 M6	無効、有効	
NUMAドメインとしての ACPI SRAT L3キャッシュ	各CCXがそのオンドメインにあると宣言されている物理ドメインの上に仮想ドメインのレイヤーを作成します。	4.2(1)	C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、無効、 有効	
[チャンネルインターリーブ (Channel Interleaving)]	CPUがメモリブロックを分割して、インターリーブされたチャンネル間にデータの連続部分を分散し、同時読み取り動作を有効にするかどうか設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべてのM5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、片道か ら四方	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
Cisco xGMIの最大速度	このオプションは、18 Gbps XGMI リンク速度を有効にします。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[クローズドループサーマルスロットリング (Closed Loop Thermal Throttling)]	クローズドループサーマルスロットリングを構成するには	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[プロセッサ CMCI (Processor CMCI)]	CMCI の生成を有効にします。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[TDP 構成 (Config TDP)]	TDP を構成するには。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
設定可能な TDP レベル	熱設計出力 (TDP) のカスタマイズされた値を設定できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	通常、レベル 1、レベル 2	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
Core Multi Processing	パッケージ内の CPU ごとの論理プロセッサコアの状態を設定します。値として [すべて (All)] を選択すると、Intel ハイパースレッディングテクノロジーも有効になります。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、 4.2(1)、 5.0(1)、5.0(2)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6、 B200 M6、 X210C M6	すべて、1 ~ 64 <ul style="list-style-type: none"> • [All] : すべての論理プロセッサコアの多重処理を有効にします。 • 1 ~ 64 : サーバーで実行可能な CPU あたりの論理プロセッサコアの数を指定します。マルチプロセッシングを無効にして、サーバーで動作する CPU ごとの論理プロセッサコアを 1 つのみにするには、[1] を選択します。 	オペレーティングシステムがこの機能をサポートするかどうかについては、オペレーティングシステムのベンダーに問い合わせることを推奨します。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[エネルギーパフォーマンス (Energy Performance)]	システムパフォーマンスまたはエネルギー効率がこのサーバで重要かどうかを決定できるようにします。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	パフォーマンス、バランスの取れたパフォーマンス、バランスの取れたエネルギー、エネルギー効率	電源テクノロジーをカスタムに設定する必要があります。そのようにしない場合、このパラメータの設定は無視されます。
[周波数フロアオーバーライド (Frequency Floor Override)]	アイドル状態のときに CPU を最大非ターボ周波数未満にすることができかどうかを設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[CPUパフォーマンス プロファイル (CPU Performance)]	サーバー設定を自動的に調整することによる CPU パフォーマンス。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[電源テクノロジー (Power Technology)]	Enhanced Intel Speedstep Technology、Intel ターボブーストテクノロジー、およびプロセッサ パワーステート C6 の CPU 電源管理設定を構成できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、エネルギー効率、カスタム、パフォーマンス	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[スクラブを要求 (Demand Scrub)]	CPU または I/O から読み取り要求があった時に発生したシングルビットメモリエラーを、システムで修正するかどうか設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[ダイレクトキャッシュアクセスのサポート (Direct Cache Access Support)]	プロセッサで、データを I/O デバイスから直接プロセッサ キャッシュに入れることにより、I/O パフォーマンスを向上させることができます。この設定はキャッシュミスが減らすのに役立ちます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、無効、有効	
[DRAM クロック スロットリング (DRAM Clock Throttling)]	メモリ帯域幅と消費電力に関してシステム設定を調整できます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	自動、バランス、パフォーマンス、エネルギー効率	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[エネルギー効率ターボ (Energy Efficient Turbo)]	エネルギー効率の高いターボが有効になっている場合、CPU の最適なターボ周波数は、CPU 使用率に基づいてダイナミックになります。パワー/パフォーマンスのバイアス設定も、エネルギー効率の高いターボに影響します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[エネルギーパフォーマンスチューニング (Energy Performance Tuning)]	BIOS または OS によってエネルギーパフォーマンスのバイアス調整をオンにできるかどうかを指定します。オプションは [BIOS] と [OS] です。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[拡張 Intel Speedstep テクノロジー (Enhanced Intel Speedstep\ (R)\ Technology)]	プロセッサで拡張版 Intel SpeedStep テクノロジーを使用するかどうか設定します。このテクノロジーでは、プロセッサの電圧やコア周波数をシステムが動的に調整できます。このテクノロジーにより、平均電力消費量と平均熱発生量が減少する可能性があります。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
プロセッサ EPPの有効化	システムパフォーマンスまたはエネルギー効率がこのサーバで重要かどうかを決定できるようにします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
[EPP プロファイル (EPP Profile)]	システムパフォーマンスまたはエネルギー効率がこのサーバで重要かどうかを決定できるようにします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
Execute Disable Bit	<p>サーバーのメモリ領域を分類し、アプリケーションコードを実行可能な場所を指定します。この分類の結果、悪意のあるワームがバッファにコードを挿入しようとした場合、プロセッサでコードの実行を無効化します。この設定は、損害、ワームの増殖、および特定クラスの悪意のあるバッファオーバーフロー攻撃を防止するのに役立ちます。</p>	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[ローカル X2 Apic (Local X2 Apic)]	<p>Application Policy Infrastructure Controller (APIC) アーキテクチャタイプを設定できます。</p>	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効、 X2APIC、 XAPIC	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[ハードウェアプリフェッチ (Hardware Prefetcher)]	プロセッサで、インテルハードウェアプリフェッチャが必要に応じてデータおよび命令ストリームをメモリから取得し、統合2次キャッシュに入れることを許可するかどうかが設定します。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
[CPU ハードウェア パワー管理 (CPU Hardware Power Management)]	プロセッサの Hardware Power Management (HWPM) を有効にします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、HWPM ネイティブモード、HWPM OOB モード	
[IMC インターリーブ (IMC Interleaving)]	この BIOS オプションは、Integrated Memory Controller (IMC) 間のインターリーブを制御します。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	自動、1 方向インターリーブ、2 方向インターリーブ	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
Intel Dynamic Speed Select	Intel ダイナミック速度選択モードでは、ユーザーは自動モードで異なる速度とコアを使用してCPUを動作させることができます。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、 5.0(1)、5.0(2)	すべての M5 サーバー、 B200 M6、 X210C M6	無効、有効	
[インテルハイパースレッディングテクノロジー (Intel HyperThreading Tech)]	プロセッサでインテルハイパースレッディングテクノロジーを使用するかどうか設定します。このテクノロジーでは、マルチスレッドソフトウェアアプリケーションのスレッドを各プロセッサ内で並列に実行できます。	4.0(2)、 4.0(4)、 4.1(1)、4.1(3)	すべての M5 サーバー	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[インテルターボブーストテクノロジー (Intel Turbo Boost Tech)]	プロセッサでインテルターボブーストテクノロジーを使用するかどうかが設定されます。このテクノロジーでは、仕様よりも低い電力、温度、または電圧でプロセッサが動作していると、自動的にそのプロセッサの周波数が上がります。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、	すべての M5 サーバー	無効、有効	
Intel(R) VT	Intel Virtualization Technology for Directed I/O (VT-R) をプロセッサで使用するかどうかを設定します。	4.0(2)、4.0(4)、4.1(1)、4.1(3)	すべての M5 サーバー	無効、有効	
[DCU IP プリフェッチ (DCU IP Prefetcher)]	プロセッサで DCU IP プリフェッチメカニズムを使用して履歴キャッシュアクセスパターンを分析し、L1 キャッシュ内で最も関連性の高い行をプリロードします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)	すべての M5 サーバー	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[KTI プリフェッチ (XPT Prefetch)]	KTI プリフェッチは、DDR バス上でメモリ読み込みが早期に開始されるようにするメカニズムです。	4.0(2)、 4.0(4)、 4.1(1)、4.1(3)	すべての M5 サーバー	無効、有効	
LLC プリフェッチ (LLC Prefetch)	プロセッサが LLC プリフェッチメカニズムを使用してデータを LLC にフェッチするかどうかを設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー	無効、有効	
Intelメモリインターリーブ	メモリの更新中に別のメモリにアクセスできるように、CPU が物理メモリをインターリーブするかどうかを設定します。	4.0(2)、 4.0(4)、 4.1(1)、4.1(3)	すべての M5 サーバー	無効、有効	
[パッケージ C State リミット (Package C State Limit)]	アイドル時にサーバーコンポーネントが使用できる電力量を設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	パッケージ C の状態制限 を変更する場合は、 電源テクノロジー がカスタムに設定されていることを確認します。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[パトロールスクラブ (Patrol Scrub)]	フルメモリスキャンの間隔を設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6		間隔が短いほど、スクラブにより多くのメモリ帯域幅が使用されます。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				<p>無効、有効</p> <ul style="list-style-type: none"> 有効：システムは定期的にメモリを読み書きして ECC エラーを探します。エラーが見つかる場合、システムは修復を試みます。このオプションにより、単一ビットエラーは複数ビットエラーになる前に修正される場合がありますが、パトロールスクラブの実行時にパフォーマンスが低下する場合があります。 無効：CPU がメモリアド 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				レスの読み取りまたは書き込みを行うときのみ、システムはメモリのECCエラーをチェックします。	
[パトロールスクラブ間隔 (Patrol Scrub Interval)]	システムに、5～23時間間隔でサーバーのメモリ（未使用部分も含む）における単一ビットメモリエラーを検出させて修復させるかどうかを設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	プラットフォームのデフォルト	
[プロセッサ C1E (Processor C1E)]	C1に入ってからプロセッサが最低周波数に遷移できるようにします。この設定は、サーバをリブートするまで有効になりません。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[プロセッサ C3 レポート (Processor C3 Report)]	プロセッサからオペレーティングシステムに C3 レポートを送信するかどうか。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効、 ACPI C2、 ACPI C3	
[プロセッサ C6 レポート (Processor C6 Report)]	プロセッサからオペレーティングシステムに C6 レポートを送信するかどうか。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
[CPU C State]	AMD プロセッサが IO ベースの C ステートジェネレーションおよび DFC ステートを制御するかどうかです。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	C225 M5、 C245 M5、 C225 M6、 C245 M6	自動、無効、 有効	
[P-State の調整 (P-STATE Coordination)]	BIOS がオペレーティングシステムに P-state サポートモデルを伝達する方法を定義できません。Advanced Configuration and Power Interface (ACPI) 仕様では、次の 3 つのモデルが定義されています。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	SW All、HW All、SW Any	電源テクノロジーをカスタムに設定する必要があります。そのようにしない場合、このパラメータの設定は無視されます。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[電力パフォーマンス調整 (Power Performance Tuning)]	BIOS または OS によってエネルギーパフォーマンスのバイアス調整をオンにできるかどうかを指定します。オプションは [BIOS] と [OS] です。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	BIOS、OS、PECI	
UPI Link Frequency Select	拡張 APIC サポートをイネーブ爾またはディセーブルにできます。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)、5.0(1)、5.0(2)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6、B200 M6、X210C M6	自動、9.6GT/S、10.4GT/S、11.2GT/S、12.8GT/s、14.4GT/s、16.0GT/s	
[ランク インターリーブ (Rank Interleaving)]	1つのランクを更新中に別のランクにアクセスできるよう、CPU がメモリの物理ランクをインターリーブするかどうかを設定します。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	自動、1 方向、2 方向、4 方向、8 方向	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[SMT モード (SMT Mode)]	プロセッサで AMD 同時マルチスレッディング (Simultaneous MultiThreading) テクノロジーを使用するかどうかを指定します。このテクノロジーでは、マルチスレッドソフトウェアアプリケーションのスレッドを各プロセッサ内で並列に実行できます。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
[サブ NUMA クラスタリング (Sub Numa Clustering)]	CPU がサブ NUMA クラスタリングをサポートするかどうかを設定します。そのクラスタリングでは、タグディレクトリとメモリチャネルは常に同じ領域になります。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効、SNC2、SNC4	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[DCU ストリーマ プリフェッチ (DCU Streamer Prefetch)]	プロセッサで DCU IP プリフェッチメカニズムを使用して履歴 キャッシュ アクセスパターンを分析し、L1 キャッシュ内で最も関連性の高い行をプリロードします。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
[SVM モード (SMT Mode)]	プロセッサが AMD セキュア 仮想マシン テクノロジーを使用するかどうか設定します。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	無効、有効	
非コア周波数 スケーリング	プロセッサの非コア部分の周波数のスケーリングを設定できます。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)、5.0(1)、5.0(2)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6、B200 M6、X210C M6	無効、有効	
[ワークロード設定 (Workload Configuration)]	この機能を使用すると、ワークロードを最適化できます。	4.0(2)、4.0(4)、4.1(1)、4.1(3)、4.2(1)	すべての M5 サーバー、C220 M6、C240 M6、C225 M6、C245 M6	平衡化、I/O 重視、NUMA、UMA	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[XPT プリフェッチ (XPT Prefetch)]	XPT プリフェッチを使用して、最後のレベルのキャッシュに読み取り要求を送信できるようにして、その要求のコピーをメモリコントローラのプリフェッチャに発行するかどうか設定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、4.2(1)	すべての M5 サーバー、 C220 M6、 C240 M6、 C225 M6、 C245 M6	無効、有効	
X2APICオプトアウトフラグ	OS が x2APIC で動作していないときに、OS が拡張 xAPIC (x2APIC) モードを有効にしないようにします。	4.2(3)	C220M6、 C240M6、 B200M6、 X210C M6	無効、有効	

翻訳について

このドキュメントは、米国シスコ発行ドキュメントの参考和訳です。リンク情報につきましては、日本語版掲載時点で、英語版にアップデートがあり、リンク先のページが移動/変更されている場合がありますことをご了承ください。あくまでも参考和訳となりますので、正式な内容については米国サイトのドキュメントを参照ください。