



メモリ

- [メモリ \(1 ページ\)](#)

メモリ

次の表に、BIOS ポリシーまたはデフォルトの BIOS 設定を介して設定できるメモリの BIOS 設定の一覧を示します。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
強力なメモリテスト	システムの起動中に拡張メモリテストを有効にします。メモリ量に応じて起動時間は長くなります。	4.0 (1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M5、 C240 M5、 B200 M6、 C240 M6、 C225 M6、 C245 M6、 X210C M6	無効、有効、自動 • 無効：オプションは無効です。 • 有効：オプションは有効です。 • 自動：オプションは自動モードです。	この設定は、デフォルト状態の自動のままにしておくことをお勧めします。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[BME DMA 緩和 (BME DMA Mitigation)]	不正な外部 DMA からの脅威を緩和するため、PCI BME ビットを無効にできません。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 C240 M6、 C225 M6、 C245 M6、 X210C M6	有効、無効 <ul style="list-style-type: none"> 無効：オプションは制限されていません。 有効：オプションは制限されています。 	
バーストリフレッシュおよび遅延リフレッシュ	メモリがアクティブで、指定されたウィンドウ内でリフレッシュを実行するときに、メモリコントローラがリフレッシュサイクルを延期できるようにします。遅延リフレッシュサイクルは、複数のリフレッシュサイクルのバーストで実行される場合があります。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 C240 M6、 C225 M6、 C245 M6、 X210C M6	有効、無効 <ul style="list-style-type: none"> 無効：オプションは制限されていません。 有効：オプションは制限されています。 	
[CPU SMEE]	プロセッサで、メモリの暗号化サポートを実現するセキュアメモリ暗号化有効 (SMEE) 機能を使用するかどうかを指定します。	4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	C125 M6、 C225 M6、 C245 M6	無効、有効、自動 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[IOMMU]	<p>出入力メモリ管理ユニット (IOMMU) により、AMD プロセッサが物理アドレスへ仮想アドレスをマッピングすることが可能です。</p>	4.0(2)、4.0(4)、4.1(1)、4.2(1)	C125 M6、C225 M6、C245 M6	<p>無効、有効、自動</p> <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	
[バンクグループスワップ (Bank Group Swap)]	<p>物理アドレスをアプリケーションに割り当てる方法を決定します。</p>	4.0(1)、4.0(4)、4.1(1)4.2(10)	C125 M5、C225 M6、C245 M6	<p>無効、有効、自動</p> <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	
チップセットインターリーブ	<p>ノード 0 に選択した DRAM チップ経由でメモリブロックがインターリーブされるかどうかを設定します。</p>	4.2(1)	C225 M6、C245 M6	<p>無効、有効、自動</p> <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
SNPメモリカバレッジ	このオプションは、Secured Nested Paging (SNP) メモリトリバースマップテーブル (RMP) の動作モードを選択します。RMPは、システムの物理アドレスとゲストの物理アドレス間の1対1のマッピングを保証するために使用されます。	4.2(1)	C225 M6, C245 M6	無効、有効、自動 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	
[カバーされる SNP メモリ サイズ (MiB) (SNP Memory Size to Cover in MiB)]	SNP メモリ サイズを設定できます。	4.2(1)	C225 M6, C245 M6	無効、有効、自動 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
ソケットごとのNUMAノード	4GBを超えるMMIOが有効か無効か。	4.2(1)	C225 M6, C245 M6	自動、NPS0、NPS1、NPS2、NPS4 <ul style="list-style-type: none"> • NPS0：ソケットごとのNUMAノード数を0にします。 • NPS1：ソケットごとのNUMAノード数を1にします。 • NPS2：ソケットごとのNUMAノード数を2にします。 • NPS4：ソケットごとのNUMAノード数を4にします。 • 自動：チャンネル数を自動的に設定します。 	
AMDメモリインターリーブ	インターリーブされるメモリブロックを決定します。また、インターリーブの開始アドレス（ビット8、9、10、11）も指定します。	4.0(2)、4.0(4)、4.1(1)	C125 M5	自動、チャンネル、Die、なし、ソケット	
AMDメモリインターリーブサイズ	インターリーブされるメモリブロックのサイズを決定します。また、インターリーブの開始アドレス（ビット8、9、10、11）も指定します。	4.0(2)、4.0(4)、4.1(1)	C125 M5	1 KB、2 KB、256 Bytes、512 Bytes、自動	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
SEV-SNPサポート	セキュアネスティッドページング機能を有効にできます。	4.2(1)	C225 M6, C245 M6	無効、有効 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 	
CR QoS	同時DCPMMBW飽和スレッドの存在下でのDRAMおよびシステム全体のBWドロップを防止し、同種のDDRTのみの使用への影響を最小限に抑えます。マルチテナントの使用例、VMなどに適していますが、メモリモードも向上します。「ワーストケース」の低下をターゲットにします。	4.1(2)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M5、 C240 M5、 C220 M6、 C240 M6 サーバー、 B200 M6、および X210C M6	無効、レシピ 1、レシピ 2、レシピ 3、モード 0、モード 1、モード 2 <ul style="list-style-type: none"> 無効：この機能が無効になります。 レシピ 1：6 モジュール、最適化されたソケットあたり 4 モジュール レシピ 2：最適化されたソケットあたり 2 モジュール レシピ 3：最適化されたソケットあたり 1 モジュール モード 0：PMem QoS 機能を無効にする モード 1：M2M QoS Enable;CHA QoS Disable モード 2：M2M QoS Enable;CHA QoS Enable 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
CR FastGo設定	CR FastGo Config は、FastGOが無効になっている場合の DDRT 非一時書き込み帯域幅を改善します。FastGOを有効にすると、アンコアへの NT 書き込みのフローが高速になります。FastGOを無効にすると、CPU アンコアの NT 書き込みキューが減少し、DCPMM で連続して改善され、帯域幅が向上します。	4.1(2)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M5、 C240 M5、 C220 M6、 C240 M6	自動、オプション 1 ~ 5、最適化を有効にする、最適化を無効にする	
[DCPMM ファームウェアのダウングレード (DCPMM Firmware Downgrade)]	DCPMM ファームウェアのダウングレードを構成するには	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	すべての M5 サーバー	無効、有効 • 無効：オプションは無効です。 • 有効：オプションは有効です。	
[DRAM リフレッシュレート (DRAM Refresh Rate)]	内部メモリ用のリフレッシュ間隔レートを構成するには	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	C125 M5	自動、1x、2x、3x、4x	
DRAMSWのサーマルスロットリング	DRAM SW サーマルスロットリングを構成するには	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)	C125 M5	[ディセーブル (Disabled)]、[イネーブル (Enabled)] • 無効：オプションは無効です。 • 有効：オプションは有効です。	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
eADRサポート	拡張非同期 DRAM リフレッシュ (eADR) により、データを含む CPU キャッシュラインが適切なタイミング、必要な順序でフラッシュされます。電源障害から保護されたドメインにも含まれます。	4.2(1)、 5.0(1)、 5.0(2)	B200 M6、 X210C M6	無効、有効、自動 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 自動：オプションは自動モードです。 	
[低電圧 DDR モード (Low Voltage DDR Mode)]	低電圧と高周波数のどちらのメモリ動作をシステムで優先するかを設定します。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)	すべての M5 サーバー	自動、省電力モード、パフォーマンスモード <ul style="list-style-type: none"> 自動：CPUが低電圧メモリ動作または高周波メモリ動作のどちらを優先するかを決定します。 [Power Saving Mode]：低電圧のメモリ動作が高周波数のメモリ動作よりも優先されます。このモードでは、電圧を低く維持するために、メモリの周波数が低下する可能性があります。 パフォーマンスモード：高周波数の動作が低電圧の動作よりも優先されます。 自動：オプションは自動モードです。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
メモリ帯域幅ブースト	メモリ帯域幅を増やすことができます。	4.2(1)、 5.0(1)、 5.0(2)	C220 M6 および C240 M6、 B200 M6、 X210C M6	[ディセーブル (Disabled)]、[イネーブル (Enabled)] <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 	
メモリのリフレッシュレート	メモリコントローラのリフレッシュレートを制御し、メモリ構成とワークロードに応じて、メモリのパフォーマンスと電力に影響を及ぼせるようにします。	4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 C240 M6、 C225 M6、 C245 M6、 X210C M6	1x リフレッシュ、 2x リフレッシュ	
メモリサイズの制限 (GiB)	部分的なメモリのミラーモードの容量を、合計メモリ容量の 50% に制限します。メモリサイズは、0 GB ~ 65535 GB の範囲で 1GB ずつ増加します。	4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 C240 M6、 C225 M6、 C245 M6、 X210C M6	0 : 65535 (ステップサイズが 1)	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
メモリのサーマルスロットリングモード	メモリの温度が制限内にあることを保証する保護メカニズムを提供します。温度が最高しきい値を超えると、メモリアクセスレートが下げられ、Baseboard Management Controller (BMC) がファンを調整してメモリを冷却し、過熱によるDIMMの損傷を防ぎます。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)	すべてのM5サーバー	PECI を使用した CLTT、無効 <ul style="list-style-type: none"> 無効：オプションは無効です。 PECI を使用した CLTT：プラットフォーム環境制御インターフェイス (PECI) を使用してクローズドループサーマルスロットリング (CLTT) を有効にします。 	このトークンは、C125 M5サーバーではサポートされていません。
[ミラーリングモード (Mirroring Mode)]	メモリのミラーリングは、メモリに2つの同じデータイメージを保存することにより、システムの信頼性を向上させます。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)	すべてのM5サーバー	ソケット間、ソケット内 <ul style="list-style-type: none"> ソケット間：メモリは、CPUソケット間にまたがる2つの Integrated Memory Controller (IMC) 間でミラーリングされます。 ソケット内：1つの IMC が同じソケット内の別の IMC とミラーリングされます。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
NUMA最適化	BIOS で NUMA をサポートするかどうかを設定します。	4.0(1)、 4.0(2)、 4.0(4)、 4.1(1)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 X210C M6	有効、無効 <ul style="list-style-type: none"> • [Disabled] : BIOS で NUMA をサポートしません。 • [Enabled] : NUMA に対応したオペレーティングシステムに必要な ACPI テーブルを BIOS に含めます。このオプションを有効にする場合は、一部のプラットフォームでシステムのソケット間メモリーインターリーブを無効にする必要があります。 	
NVMパフォーマンス設定	NVMパフォーマンス設定により、DDR チャンネル上の DDR と DDRT トランザクション間の効率的なメジャーモード調停が可能になり、チャンネル BW と DRAM の遅延が最適化されます。	4.0(2)、 4.0(4)、 4.1(1)	C220 M5、 C240 M5、 B200 M6、 S3260 M5、 X210C M6	BW 最適化 、レイテンシー最適化、バランシングプロファイル <ul style="list-style-type: none"> • BW 最適化 : DDR および DDRT BW 用に最適化されています。これがデフォルトのオプションです。 • 遅延最適化 : DDRT BW が存在する場合 DDR 遅延が改善します。 • バランシングプロファイル : メモリーモード用に最適化されています。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
オペレーションモード	このオプションを使用すると、操作モードを構成できます。	4.2(1)、 4.2(2)	C225 M5、 C245 M5	テスト専用、テストと修復	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
パニックと高水準点	メモリコントローラの遅延リフレッシュ機能を制御します。	4.2(1)	C240 M6、 C225 M6、 C245 M6		Rowhammer スタイル の攻撃を 軽減する ために、 この設定 はデフォ ルト状態 ([低 (Low)]) のまま にすること を推奨 します。

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				高、低 <ul style="list-style-type: none"> • [高 (High)] : メモリコントローラは、最大8つのリフレッシュコマンドを延期できます。メモリコントローラはリフレッシュ間隔内で延期されたすべてのリフレッシュを実行します。9番目のリフレッシュコマンドについては、リフレッシュの優先順位をパニックにします。メモリコントローラは、延期されたすべてのリフレッシュコマンドが実行されるまで、通常のメモリトランザクションを一時停止します。 • 低 : メモリコントローラは、リフレッシュコマンドを延期することはできません。 (注) Rowhammerスタイルの攻撃を軽減するために、この設定はデフォルト状態 ([低 (Low)]	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
) のままにすることを推奨します。	
部分的なキャッシュの節約	パーシャル キャッシュラインスペアリング (PCLS) は、メモリ コントローラーのエラー防止メカニズムです。PCLS は、メモリ アクセス中に置換できるように、ビットの欠陥のあるニブルの場所を、対応するデータ コンテンツとともにスペアディレクトリに静的にエンコードします。	4.2(1)、5.0(1)、5.0(2)	B200 M6、 C240 M6、 C220 M6、 C225 M6、 C245 M6、 X210C M6	無効、有効 <ul style="list-style-type: none"> 無効：オプションは無効です。 有効：オプションは有効です。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
メモリパーシャルミラーモード	メモリパーシャルミラーモードを使用すると、GB単位またはメモリ容量の割合によって部分的にミラーリングすることができます。ここで選択したオプションに応じて、使用可能なフィールドで、部分的なミラーの割合または部分的なミラー容量をGB単位で定義できます。メモリ容量の最大50%を部分的にミラーリングできます。	4.1(1)	B200 M5、 B480 M5、 C220 M5、 C240 M5、 C480 M5、 S3260 M5、 C125 M5		

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				無効、パーセンテージ、GB 単位の値 <ul style="list-style-type: none"> • 無効：オプションは無効です。 • 容量：部分メモリモードでミラーリングされるメモリの量は、合計メモリの割合として定義されます。 • 値 (GB): 部分的なメモリモードでミラーリングされるメモリの合計は GB で定義されます。 (注) 部分的なメモリミラーモードは標準のミラーリングモードに対して相互に排他的です。部分的な	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				ミラー1~4は、関連オプションでGBまたは割合で設定されている容量制限を超えない限り、任意の数または設定で使用できます。	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
パーシャルミラー率	使用可能なメモリの総量を、合計メモリの割合として制限します。これは、0.000.01%から50.00%まで、0.01%単位で増加させられます。	4.1(1)	B200 M5、 B480 M5、 C220 M5、 C240 M5、 C480 M5、 S3260 M5、 C125 M5	0.00 : 50.00 (0.01のステップサイズ)	
[パーシャルミラー n GB 単位のサイズ (Partial Mirror n Size in GB)]。 n の範囲は 1 ~ 4 です。	パーシャルミラー n のメモリの量を GB 単位で制限します。これは、0 GB ~ 65535 GB の範囲で 1 GB ずつ増加します。	4.1(1)	B200 M5、 B480 M5、 C220 M5、 C240 M5、 C480 M5、 S3260 M5、 C125 M5	0 : 65535 (ステップサイズが 1)	
PCIe RAS サポート	PCIe RAS ポートが有効か、無効かどうか。	4.0 (1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)	すべての M5 サーバー	無効、有効、自動 <ul style="list-style-type: none"> 無効：このオプションは無効です。 有効：このオプションは有効です。 自動：PCIe RAS サポートは自動モードです。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
ポストパッケージ修復	Post Package Repair (PPR) は、スペアセルに置き換えて、障害のあるメモリセルを修復する機能を提供します。	4.2(1)	B200 M6、 C240 M6、 C220 M6、 C225 M6、 C245 M6、 X210C M6	無効、ハード PPR <ul style="list-style-type: none"> 無効：このオプションは無効です。 ハード PPR：これにより、破損したストレージセルが永続的に再マッピングされることとなります。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
メモリRAS設定	サーバに対するメモリのRAS（信頼性、可用性、有用性）の設定方法です。	4.0 (1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M5、 C240 M5、 C240 M6、 C220 M6		

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				最大パフォーマンス、ミラーリング、ロックステップ、ミラーモード 1LM、パーシャルミラーモード 1LM、スペアリング、 ADDDC スペアリング <ul style="list-style-type: none"> • 最大パフォーマンス：システムパフォーマンスを最適化し、すべての高度な RAS 機能を無効にします。 • [Mirroring]：システムのメモリの半分をバックアップとして使用することにより、システムの信頼性が最適化されます。このモードは UCS M4 以前のブレードサーバーに使用します。 • [Lockstep]：サーバー内の DIMM ペアが、同一のタイプ、サイズ、および構成を持ち、SMI チャネルにまたがって装着されている場合、ロックステップモードをイネーブルにすることで、メモリアクセス遅延の最小化およびパフォーマンスの向上を図ることがで 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				<p>きます。B440サーバーでは [lockstep] がデフォルトで有効になっています。</p> <ul style="list-style-type: none"> • ミラーモード ILM : ミラーモード ILM は、ミラーリングされるシステム内の ILM メモリ全体を設定し、結果的にメモリ容量を半減させます。このモードは UCS M5 および M6 ブレードサーバーに使用します。 • [部分的なミラーモード ILM (Partial Mirror Mode ILM)] : 部分的なミラーモード ILM は、ミラーリングされるシステム内の ILM メモリの一部全体を設定し、結果的にメモリ容量を半減させます。このモードは UCS M5 および M6 ブレードサーバーに使用します。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
				<ul style="list-style-type: none"> • スペアリング：システムの信頼性は、他のDIMMが故障した場合に使用できるように、メモリを予備に保持することによって最適化されます。このモードは、メモリの冗長性を実現しますが、ミラーリングほどの冗長性は提供されません。 • ADDDC スペアリング：システムの信頼性は、他のDIMMが故障した場合に使用できるように、メモリを予備に保持することによって最適化されます。このモードは、メモリの冗長性を実現しますが、ミラーリングほどの冗長性は提供されません。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
PPRタイプ	Post Package Repair (PPR) は、スเปアセルに置き換えて、障害のあるメモリセルを修復する機能を提供します。	4.1(1)、 4.2(1)	C220 M5、 C240 M5、 B200 M5、 S3260 M5、 B200 M6、 C240 M6、 C220 M6、 C225 M6、 C245 M6	無効、ハード PPR <ul style="list-style-type: none"> 無効：オプションは無効です。 ハード PPR：これにより、破損したストレージセルが永続的に再マッピングされることになります。 	
Secure Encrypted Virtualization	VM のコードとデータが分離された、暗号化仮想マシン (VM) の実行を有効にします。	4.2(1)	C125 M5、 C225 M6、 C245 M6	253 ASID、509 ASID、 自動 <ul style="list-style-type: none"> 253 ASID 509 ASID 自動 <p>(注) Rowhammer スタイルの攻撃を軽減するために、この設定は [自動 (Auto)] のデフォルト状態のままにすることを推奨します。</p>	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
[SMEE]	プロセッサで、メモリの暗号化サポートを実現するセキュアメモリ暗号化有効 (SMEE) 機能を使用するかどうかを指定します。	4.0(4)、 4.1(1)、 4.1(3)、 4.2(1)	C125 M5、 C225 M6、 C245 M6	無効、有効 <ul style="list-style-type: none"> 無効：このオプションは無効です。 有効：このオプションは有効です。 	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
2LMのSnoopyモード		4.0 (1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、 4.2(1)	すべてのM5サーバー	無効、有効 <ul style="list-style-type: none">無効：このオプションは無効です。有効：このオプションは有効です。	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
	<p>すべての DRAM アクセスでディレクトリを維持しながら、DCPMM アクセスのスヌーピングモードを有効にします。スヌープは、ソケット間のキャッシュの一貫性を維持します。ディレクトリは、リモートノード情報をローカル（メモリ内）に保持することでスヌープを削減します。ディレクトリのルックアップと更新により、メモリトラフィックが追加されます。</p> <p>ディレクトリは、DRAM には適していますが、DCPMM には必ずしも適していません。非 NUMA ワークロードの場合、この機能を有効にすると、DCPMM に対するディレクトリの更新が排除されるため、DDRT の帯域幅が制限されたワークロードに役立ちます。ディレクトリは、ファームメモリアクセスに対して無効になっており、代わりにリモートソケットをスヌーピングして所有権を確認します。ディレクト</p>				

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
	リは DRAM (メモリの近く)にのみ使用されます。				

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
ADのSnoopyモード		4.0 (1)、 4.0(2)、 4.0(4)、 4.1(1)、 4.1(3)、 4.2(1)	すべての M5 サー バー	無効、有効 • 無効：このオプションは無効です。 • 有効：このオプションは有効です。	

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
	<p>すべてのDRAMアクセスでディレクトリを維持しながら、DCPMM アクセスのスヌーピングモードを有効にします。スヌープは、ソケット間のキャッシュの一貫性を維持します。ディレクトリは、リモートノード情報をローカル（メモリ内）に保持することでスヌープを削減します。ディレクトリのルックアップと更新により、メモリトラフィックが追加されます。</p> <p>ディレクトリは、DRAMには適していますが、DCPMMには必ずしも適していません。非NUMAワークロードの場合、この機能を有効にすると、DCPMMに対するディレクトリの更新が排除されるため、DDRTの帯域幅が制限されたワークロードに役立ちます。ディレクトリはADへのアクセスに対して無効になり、代わりにリモートソケットをスヌーピングして所有権を確認します。ディレクトリはDRAMアク</p>				

名前	説明	サポートされる属性			
		バージョン	プラットフォーム	値	依存関係
	セスにのみ使用されます。				
透過的セキアメモリ暗号化	システムメモリに格納されているすべてのデータの透過的なハードウェアメモリ暗号化を提供します。	4.1(3)	C125 M5 サーバー	無効、有効、自動 <ul style="list-style-type: none"> 無効：このオプションは無効です。 自動：このオプションは自動モードに設定されています。 	
[UMA ベースのクラスタリング (UMA Based Clustering)]	名前が示すように、UMA ベースのクラスタリングは、プロセッサが Uniform Memory Access (UMA) ノードとして構成されている場合、つまり SNC が無効になっている場合に推奨されるクラスタリングモードです。	4.2(1)	C220 M6、 C240 M6、 B200 M6、 X210 M6	Disable-All-2All, Hemisphere-2-clusters	
揮発性メモリモード	メモリモードの構成を許可します。	4.0(2)、 4.0(4)、 4.1(1)、 4.2(1)、 5.0(1)、 5.0(2)	C220 M6、 C240 M6、 B200 M6、 X210C M6	1LM、2LM <ul style="list-style-type: none"> 1LM：1層メモリ (1LM) を構成します。 2LM：2層メモリ (1LM) を構成します。 	

翻訳について

このドキュメントは、米国シスコ発行ドキュメントの参考和訳です。リンク情報につきましては、日本語版掲載時点で、英語版にアップデートがあり、リンク先のページが移動/変更されている場合がありますことをご了承ください。あくまでも参考和訳となりますので、正式な内容については米国サイトのドキュメントを参照ください。