



## CHAPTER 4

# Supervisor Engine 32 PISA の設定

この章では、Catalyst 6500 シリーズ スイッチに搭載した Supervisor Engine 32 PISA (Supervisor Engine 32 with Programmable Intelligent Services Accelerator) を設定する手順について説明します。この章で説明する内容は、次のとおりです。

- 「Supervisor Engine 32 PISA のフラッシュ メモリ」 (P.4-2)
- 「Supervisor Engine 32 PISA ポート」 (P.4-2)
- 「PISA EtherChannel 全帯域幅の設定」 (P.4-3)
- 「PISA プラットフォーム統計情報の表示」 (P.4-4)



(注)

- この章で使用しているコマンドの構文および使用方法の詳細については、次の URL で『*Catalyst Supervisor Engine 32 PISA Cisco IOS Command Reference, Release 12.2ZY*』を参照してください。  
<http://www.cisco.com/en/US/docs/switches/lan/catalyst6500/ios/12.2ZY/command/reference/cmdref.html>
- 最小限必要な Supervisor Engine 32 PISA のメモリは、次のとおりです。
  - 512 MB DRAM (Supervisor Engine 32)
  - 1 GB DRAM (PISA ドーターボード)
- Supervisor Engine 32 PISA は PFC3B を備え、PFC3B モードで動作します。
- 3 スロット シャーシまたは 4 スロット シャーシの場合、スロット 1 またはスロット 2 のいずれかに Supervisor Engine 32 PISA を取り付けます。
- 6 スロット シャーシまたは 9 スロット シャーシの場合、スロット 5 またはスロット 6 のいずれかに Supervisor Engine 32 PISA を取り付けます。
- 13 スロット シャーシの場合、スロット 7 またはスロット 8 のいずれかに Supervisor Engine 32 PISA を取り付けます。
- Supervisor Engine 32 PISA は、スイッチ ファブリックの接続をサポートしません。
- Supervisor Engine 32 PISA でサポートされるハードウェアおよびソフトウェア機能の詳細については、次の URL にある『*Release Notes for Cisco IOS Release 12.2ZY on the Supervisor Engine 32 PISA*』を参照してください。  
[http://www.cisco.com/en/US/docs/switches/lan/catalyst6500/ios/12.2ZY/release/notes/ol\\_13011.html](http://www.cisco.com/en/US/docs/switches/lan/catalyst6500/ios/12.2ZY/release/notes/ol_13011.html)

## Supervisor Engine 32 PISA のフラッシュ メモリ

Supervisor Engine 32 PISA のフラッシュ メモリ デバイスは、次のとおりです。

- **disk0:**
  - 外部 CompactFlash Type II スロット×1
  - CompactFlash Type II フラッシュ PC カードをサポート
- **sup-bootdisk:**
  - Supervisor Engine 32 256 MB 内蔵 CompactFlash フラッシュ メモリ
  - Supervisor Engine 32 ROMMON からは、**bootdisk:** になります。
- **bootdisk:**
  - PISA 256 MB 内蔵 CompactFlash フラッシュ メモリ
  - Supervisor Engine 32 ROMMON からはアクセス不能

## Supervisor Engine 32 PISA ポート

ここでは、Supervisor Engine 32 PISA 上のポートについて説明します。

- 「[Supervisor Engine 32 PISA 管理ポート](#)」 (P.4-2)
- 「[Supervisor Engine 32 PISA データ ポート](#)」 (P.4-2)

## Supervisor Engine 32 PISA 管理ポート

Supervisor Engine 32 PISA ポートのコンソール ポートは、EIA/TIA-232 (RS-232) ポートです。Supervisor Engine 32 PISA には、現在イネーブルになっていない 2 つの Universal Serial Bus (USB) 2.0 ポートもあります。

## Supervisor Engine 32 PISA データ ポート

WS-S32-10GE-PISA には次のポートがあります。

- ポート 1 およびポート 2 : XENPAK 10 ギガビット イーサネット
- ポート 3 : 10/100/1000 Mbps RJ-45



(注)

- QoS が予期に反して [PISA EtherChannel](#) に適用されることがないように、WS-S32-10GE-PISA のポート上では QoS を設定しないでください。
- ポート 3 をディセーブルにすると、そのポートの ASIC キャパシティを PISA EtherChannel に再割り当てできます（「[PISA EtherChannel 全帯域幅の設定](#)」 (P.4-3) を参照）。

WS-S32-GE-PISA には次のポートがあります。

- ポート 1 ~ 8 : 着脱可能小型フォーム ファクタ ギガビット イーサネット
- ポート 9 : 10/100/1000 Mbps RJ-45 ポート



- (注)
- QoS が予期に反して **PISA EtherChannel** に適用されることがないように、WS-S32-GE-PISA のポート上では QoS を設定しないでください。
  - ポート 9 をディセーブルにすると、そのポートの ASIC キャパシティを PISA EtherChannel に再割り当てできます（「**PISA EtherChannel 全帯域幅の設定**」(P.4-3) を参照）。

## PISA EtherChannel 全帯域幅の設定

Supervisor Engine 32 PISA は、Supervisor 32 および PISA ドーターボードが相互通信に使用する EtherChannel (ポート チャネル インターフェイス 256) を自動的に作成します。PISA EtherChannel の帯域幅は、1 Gbps がデフォルトです。PISA EtherChannel の帯域幅を増やすには、スーパーバイザ エンジン ポートをディセーブルにして、ポートの ASIC キャパシティを PISA EtherChannel に再割り当てします。

PISA EtherChannel の帯域幅を増やす手順は、次のとおりです。

	コマンド	目的
ステップ 1	<pre>Router(config)# interface gigabitethernet slot/3</pre> <p>または</p> <pre>Router(config)# interface gigabitethernet slot/[8   9]</pre>	<p>WS-S32-10GE-PISA 上で、設定するイーサネット ポートを選択します。</p> <p>WS-S32-GE-PISA 上で、設定するイーサネット ポートを選択します。</p> <p>(注) WS-S32-GE-PISA では、ポート 8 およびポート 9 を両方とも、PISA EtherChannel に割り当てることができます。</p>
ステップ 2	<pre>Router(config-if)# channel-group 256 mode on</pre> <pre>Router(config-if)# no channel-group 256 mode on</pre>	<p>ポートをディセーブルにして、そのポートの ASIC キャパシティを PISA EtherChannel に割り当てます。</p> <p>デフォルトのポート ASIC キャパシティ割り当てに戻します。</p>



- (注)
- ポート チャネル インターフェイス 256 にはどのような設定も入力できません。
  - ポートが PISA EtherChannel のメンバになって以後、PISA EtherChannel のメンバである限り、そのポートに作用するコマンドは **no channel-group 256 mode on** だけです。ポートが PISA EtherChannel のメンバである間、**[no] channel-group 256 mode on** コマンド以外のポート設定コマンドはすべて無視されます。
  - PISA EtherChannel の最大伝送ユニット (maximum transmission unit; MTU) は 4,096 バイトです。

次に、スロット 5 に搭載された WS-S32-10GE-PISA の PISA EtherChannel にポート 3 のポート ASIC キャパシティを割り当てる例を示します。

```
Router# configure terminal
Router(config)# interface gigabitethernet 5/3
Router(config-if)# channel-group 256 mode on
Router(config-if)# end
```

次に、スロット 5 に搭載された WS-S32-GE-PISA の PISA EtherChannel にポート 9 のポート ASIC キャパシティを割り当てる例を示します。

```
Router# configure terminal
Router(config)# interface gigabitethernet 5/9
Router(config-if)# channel-group 256 mode on
Router(config-if)# end
```

## PISA プラットフォーム統計情報の表示

Supervisor Engine 32 PISA のプラットフォーム統計情報を表示するには、次の作業を行います。

コマンド	目的
Router# <code>show platform pisa np counter-type counters</code>	Supervisor Engine 32 PISA のプラットフォーム統計情報を表示します。 <ul style="list-style-type: none"> <li>カウンタタイプ: 有効な値のリストについては、表 4-1 を参照してください。</li> </ul>

表 4-1 に使用可能なカウンタを示します。

表 4-1 PISA プラットフォーム カウンタ

カウンタタイプ	目的
<code>me num</code>	Microengine の情報 (有効な <code>num</code> の値は 0 ~ 15 です)
<code>ACL</code>	ACL カウンタ情報
<code>all</code>	すべての Supervisor Engine 32 PISA 固有のカウンタ
<code>all pps</code>	すべての Supervisor Engine 32 PISA 固有のカウンタの packets/秒 (pps)
<code>fpm</code>	Flexible packet matching (FPM) カウンタ
<code>mqc</code>	モジュラー QoS CLI 情報
<code>nbar</code>	Network-based application recognition (NBAR) カウンタ情報
<code>rx</code>	受信エンジン カウンタ
<code>tx</code>	転送エンジン カウンタ

`show platform pisa np` コマンド出力の例については、次の URL で『Catalyst Supervisor Engine 32 PISA Cisco IOS Command Reference, Release 12.2ZY』を参照してください。

<http://www.cisco.com/en/US/docs/switches/lan/catalyst6500/ios/12.2ZY/command/reference/cmdref.html>

Supervisor Engine 32 PISA のプラットフォームカウンタをクリアするには、次の作業を行います。

コマンド	目的
<b>Cisco IOS Release 12.2(33)ZYA 以前のリリース</b> Router# <code>clear platform pisa ixp counters counter-type</code>	Supervisor Engine 32 PISA のプラットフォーム統計情報を表示します。 <ul style="list-style-type: none"> <li>• <b>カウンタタイプ</b>: 有効な値のリストについては、<a href="#">表 4-1</a>を参照してください。</li> </ul>
<b>Cisco IOS Release 12.2(33)ZYA1 以降のリリース</b> Router# <code>clear platform pisa np counter-type counters</code>	

この例は、Cisco IOS Release 12.2(33)ZYA1 以降で ACL カウンタをクリアする方法を示しています。

```
Router# clear platform pisa np acl counters
```

