

目次

[概要](#)

[問題](#)

[解決策](#)

[Cisco サポート コミュニティ - 特集対話](#)

概要

この資料の目的は Cisco Nexus 7000 (N7k) Cisco Nexus 7000 48 ポート 1 および 10 ギガビットイーサネット F2-Series モジュール (F2) および Cisco Nexus 7000 高められた F2-Series 48 ポートファイバ 1 および仮想なレーン 3 (VL3) のための 10 ギガビットイーサネットモジュール (F2e) ラインカードの入力バッファを修正する方法を示すことです。

また、VL3 のためにこれらの値を修正した後得る入力バッファ キャパシティの量が表示されます。

問題

距離上のデータセンター間のイーサネット (FCoE) マルチホップ接続上のファイバチャンネルを使用するすばらしいより 2 キロメートルは入力ドロップという結果に終る場合があります。デフォルトで、F2/F2e ラインカードは一時停止以降にパケットをキューに入れるレイテンシーバッファでページを送信されます備え、0 これは長距離 FCoE マルチホップインターフェイスの入力ドロップの原因となります。

レイテンシー バッファは次の通り定義されます:

$PL_STOP - HWM (PL_Pause) = LB (レイテンシー バッファ)$

上記される値がページとして表示することを注意します。各ページは大体 384 バイトです。

下記の表記、デフォルト FCoE QoS ポリシーの VL3 の入力 バッファ キャパシティ:

EX

```
module-10# show hardware internal mac port 1 qos configuration | begin IB | end EB IB Port
page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used PL_STOP(HWM &
LWM) SPAN pages THR 0 1107
( 425088) 1035 ( 397440) 0 1107 1035 100 1 2 ( 768) 0 1 (
384) 0 2 1 1 2 2 ( 768) 1 ( 384) 0 2
1 1 3 1053 ( 404352) 1029 ( 395136) 0 1053 1029 100 4 1107 (
425088) 1083 ( 415872) 0 1107 1083 100 5 231 ( 88704) 159 (
61056) 0 231 159 57 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight =
0xd8, enabled = FALSE EB
```

PL_STOP および最高水準点 (HWM) は同じ値です。レイテンシー バッファにページがデフォルトであることを 0 見ることができます。これらの値が修正される必要がある長距離 FCoE をサポートするため。

解決策

最初に 'default-4q-7e-in-policy Quality of Service (QoS) policy-map を重複させる必要があります:

```
module-10# show hardware internal mac port 1 qos configuration | begin IB | end EB IB Port
page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used PL_STOP(HWM &
LWM) SPAN pages THR 0 1107
( 425088) 1035 ( 397440) 0 1107 1035 100 1 2 ( 768) 0 1 (
384) 0 2 1 1 2 2 ( 768) 1 ( 384) 0 2
1 1 3 1053 ( 404352) 1029 ( 395136) 0 1053 1029 100 4 1107 (
425088) 1083 ( 415872) 0 1107 1083 100 5 231 ( 88704) 159 (
61056) 0 231 159 57 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight =
0xd8, enabled = FALSE EB
```

あなたの下でサービス ポリシーを修正した後 VL3 のレイテンシー バッファに、割り当てられたバイトの量を調べます。

注: 「ndrop」ポリシーへの queue-limit の ATLEAST 60% を割り当てるまでレイテンシー バッファを見ません。

ポリシーは 10 ずつ、99% まで修正されます

```
60/40 ingress buffer allocation=====policy-map type queuing 7I_4q-7e-in
class type queuing c-4q-7e-drop-in service-policy type queuing 7I_4q-7e-drop-in queue-
limit percent 40 class type queuing c-4q-7e-ndrop-in service-policy type queuing 7I_4q-7e-
ndrop-in queue-limit percent 60interface Ethernet2/5 service-policy type queuing input
7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos configuration | begin IB | end EB IB
Port page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used
PL_STOP(HWM & LWM) SPAN pages THR
0 624 ( 239616) 576 ( 221184) 0 624 576 100 1 2 ( 768)
1 ( 384) 0 2 1 1 2 624 ( 239616) 576 ( 221184) 0
624 576 100 3 1913 ( 734592) 1889 ( 725376) 0 2126 1889 100 4
2 ( 768) 1 ( 384) 0 2 1 1 5 124 ( 47616) 52 (
19968) 0 124 52 31 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight
= 0xd8, enabled = FALSE EB
```

60/40 は v13 レイテンシー バッファに 81792 バイトを割り当てます。

PL_STOP - HWM * 384 バイト
2126 - 1913 年 = 213pages * 384 の = 81792 バイト

```
70/30 ingress buffer allocation=====policy-map type queuing 7I_4q-7e-
in class type queuing c-4q-7e-drop-in service-policy type queuing 7I_4q-7e-drop-in queue-
limit percent 30 class type queuing c-4q-7e-ndrop-in service-policy type queuing 7I_4q-7e-
ndrop-in queue-limit percent 70interface Ethernet2/5 service-policy type queuing input
7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos configuration | begin IB | end EB IB
Port page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used
PL_STOP(HWM & LWM) SPAN pages THR
0 463 ( 177792) 415 ( 159360) 0 463 415 100 1 2 ( 768)
1 ( 384) 0 2 1 1 2 463 ( 177792) 415 ( 159360) 0
463 415 100 3 1987 ( 763008) 1963 ( 753792) 0 2484 1963 100 4
2 ( 768) 1 ( 384) 0 2 1 1 5 88 ( 33792) 16 (
6144) 0 88 16 22 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
```

DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight = 0xd8, enabled = FALSE EB

70/30 は VL3 レイテンシー バッファに 190848 バイトを割り当てます。

```
policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 20 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 80interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 302 ( 115968) 254 ( 97536) 0 302 254
75 1 2 ( 768) 1 ( 384) 0 2 1 1 2 302 (
115968) 254 ( 97536) 0 302 254 75 3 1875 ( 720000) 1851 (
710784) 0 2841 1851 100 4 2 ( 768) 1 ( 384) 0 2
1 1 5 52 ( 19968) 46 ( 17664) 0 52 46 13 6 2 (
768) 1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384)
0 2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR
honor UC = FALSE Leak Lo weight = 0xd8, enabled = FALSE EB
```

80/20 は VL3 レイテンシー バッファに 370944 バイトを割り当てます。

```
policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 10 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 90interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 141 ( 54144) 93 ( 35712) 0 141 93
35 1 2 ( 768) 1 ( 384) 0 2 1 1 2 141 (
54144) 93 ( 35712) 0 141 93 35 3 1055 ( 405120) 1031 ( 395904)
0 3199 1031 100 4 2 ( 768) 1 ( 384) 0 2 1 1
5 16 ( 6144) 10 ( 3840) 0 16 10 4 6 2 ( 768)
1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384) 0
2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC
= FALSE Leak Lo weight = 0xd8, enabled = FALSE EB
```

90/10 は VL3 レイテンシー バッファに 823296 バイトを割り当てます

```
policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 10 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 90interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 141 ( 54144) 93 ( 35712) 0 141 93
35 1 2 ( 768) 1 ( 384) 0 2 1 1 2 141 (
54144) 93 ( 35712) 0 141 93 35 3 1055 ( 405120) 1031 ( 395904)
0 3199 1031 100 4 2 ( 768) 1 ( 384) 0 2 1 1
5 16 ( 6144) 10 ( 3840) 0 16 10 4 6 2 ( 768)
1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384) 0
2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC
= FALSE Leak Lo weight = 0xd8, enabled = FALSE EB
```

99/1 は VL3 レイテンシー バッファに 906240 バイトを割り当てます

注：各クリッパ ASIC にバッファ キャパシティの 6MB があります。クリッパ毎に 4 つのポートがあります、従ってこれはポートごとの ~1.5MB バッファ キャパシティに一致します。99/1 のによって ~.9MB が VL3 レイテンシー バッファに割り当てられ、残りが各 VL (VL3 への大半) のために HWM によって使用されることを見ます。VL3 の LB の各 VLs HWM を追加するとき見る ~1.35MB バッファ キャパシティに一致します。