MDS輻輳カウンタとコマンドの理解：リファレンスマニュアル

内容

概要

このドキュメントでは、現在のMDSプラットフォームの輻輳診断に適用されるさまざまなカウンタと表示について説明します。

詳細

MDSスイッチおよびモジュールの輻輳関連のカウンタと説明

- MDS 9700–
  - 16G FCラインカード：DS-X9448-768K9
  - 24/10 10G/40G FCIPラインカード – DS-X9334-K9
  - 32G FCラインカード：DS-X9648-1536K9
  - 64G FCラインカード：DS-X9748-3072K9
- MDS 9250i マルチサービス ファブリック スイッチ
- MDS 9148S 16Gファブリックスイッチ
- MDS 9396S 16Gファブリックスイッチ
- MDS 9132T 32Gファブリックスイッチ
- MDS 9148T 32Gファブリックスイッチ
- MDS 9396T 32Gファブリックスイッチ
- MDS 9220i 32Gファブリックスイッチ
- MDS 9124V 64Gファブリックスイッチ
- MDS 9148V 64Gファブリックスイッチ
- MDS 9396V 64Gファブリックスイッチ

表1:FC：遅延のみを示すカウンタ

表2:FC：フレームドロップを示すカウンタ

表3：インターフェイス上またはインターフェイスに対するアクションを示すFCカウンタ

表4:FC：通常のフローを示すカウンタ

表5:FC：輻輳に関連するSNMP変数

表6:FC：輻輳に関連する割り込みを示すカウンタ

スーパースクリプトは、ラインカードの生成またはスイッチタイプを示します。表6の下のリストを参照してください。

表1:FC：遅延のみを示すカウンタ

カウンタ名	説明
F16_RCM_RCP0_RBBZ_CH0[5,96S,2410] F16_RCM_RCP0_RBBZ_CH1[5,96S,2410] F16_RCM_RCP0_RBBZ_CH2[5,96S,2410] F16_RCM_RCP0_RBBZ_CH3[5,96S,2410] VIP_RCM_RBBZ_CH0_CNT [50i、48秒] F32_RCM_P8_P15_RCP_RBBZ_CH0[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH1[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH2[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH3[6,32T,48T,96T,20i] F64_RCM_P0_P7_RCP_RBBZ_CH0[7,24V,48V,96V] F64_RCM_P0_P7_RCP_RBBZ_CH1[7,24 V,48 V,96 V] F64_RCM_P0_P7_RCP_RBBZ_CH2[7,24V,48V,96V] F64_RCM_P0_P7_RCP_RBBZ_CH3[7,24V,48V,96V]	ch0のRx B2Bクレジットのゼロ た輻輳が原因で、スイッチが接 ことを示します。この感知され イス上で返されるTx B2Bクレジ このカウンタでは、時間がゼロ に、または長時間ゼロのままに show interface countersの出力に xxxx：ゼロからのB2Bクレジッ または xxxx:B2Bクレジットを0に受信 show interface countersの「fron した CSCug35184 show interface F16、F32、F64、CH0:CHxは仮 R_RDYモードの場合は、VL0(C 場合は、リンクが発生している CH0 - VL0 – これは制御仮想リン CH1 - VL1 – これは高優先順位仮 CH2 - VL2 – 低速デバイス仮想リ CH3 - VL3 – これは通常の仮想リ Pxx_Pxxは、ポートグループを

F16_TMM_PORT_TBBZ_CH0[5,96S,2410] F16_TMM_PORT_TBBZ_CH1[5,96S,2410] F16_TMM_PORT_TBBZ_CH2[5,96S,2410] F16_TMM_PORT_TBBZ_CH3[5,96S,2410] VIP_TMM_TBBZ_CH0_CNT[50i、48秒] VIP_TMM_TBBZ_CH1_CNT[50i、48秒] F32_TMM_PORT_TBBZ_CH0[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH1[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH2[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH3[6,32T,48T,96T,20i] F64_TMM_PORT_TBBZ_CH0[7,24V,48V,96V] F64_TMM_PORT_TBBZ_CH1[7,24 V,48 V,96 V] F64_TMM_PORT_TBBZ_CH2[7,24 V,48 V,96 V] F64_TMM_PORT_TBBZ_CH3[7,24 V,48 V,96 V]	ch0またはch1上のTx B2Bクレジ 、接続されたデバイスで、その ティブを保留した結果です。 このカウンタでは、時間がゼロ に、または長時間ゼロのままに show interface countersの出力に xxxx transmit B2B credit transiti ました） または xxxx：送信B2Bクレジットがゼ show interface counters "from"は CSCug35184 show interfac F16、F32、およびF64の場合、 ます。リンクがR_RDYモードの ER_RDYモードの場合は、リン は、 CH0 - VL0 – これは制御仮想リン CH1 - VL1 – これは高優先順位仮 CH2 - VL2 – 低速デバイス仮想リ CH3 - VL3 – これは通常の仮想リ
F16_TMM_PORT_TWAIT_CNT[5,2410,96S] VIP_TMM_TXWAIT_CH0_CNT[50i、48秒] VIP_TMM_TXWAIT_CH1_CNT[50i、48秒] F32_TMM_PORT_TWAIT[6,32T,48T,96T,20i] F64_TMM_PORT_TWAIT[7,24 V,48 V,96 V]	パケットは送信可能ですが、R_ ん。 Gen5(F16)：クロックサイクル サイクル： 1)2/4/8/16Gモードのポート： サイクル= 2.353ナノ秒425Mhz 2)10Gモードのポート： サイクル= 3.14ns 320Mhz 9250i/9148s：クロックサイクル F32：クロックサイクル850Mhz

	F64：クロックサイクルごとに F16/F32/F64：実時間を計算す 秒= Twait / clock_rate 表3 SNMP変数fcIfTxWaitCount
F32_ENI_PORT_CWAIT_CH0[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH1[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH2[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH3[6,32T,48T,96T,20i] F64_ENI_PORT_CWAIT_CH0[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH1[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH2[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH3[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH4[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH5[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH6[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH7[7,24V,48V,96V]	パケットは送信可能ですが、EF きません。 ER_RDYリンクの特定のVLがゼ ムがある1.33 nsの時間。 F32 CH0の場合、CH3は仮想チ R_RDYモードの場合、F32_TM して、クロックサイクルごとに F64 CH0の場合、CH7は仮想チ VLがありますが、ER_RDYモー R_RDYモードの場合、F64_TM して、クロックサイクルごとに リンクがER_RDYモードの場合 CH0 - VL0 – これは制御仮想リ CH1 - VL1 – これは高優先順位 CH2 - VL2 – 低速デバイス仮想 CH3 - VL3 – これは通常の仮想
FCP_SW_CNTR_RX_WT_AVG_B2B_ZERO[5,2410,48S,50i,96S、注1] F32_MAC_KLM_CNTR_RX_WT_AVG_B2B_ZERO[6,32T,48T,96T,20i] F64_CMON_RX_WT_100MS_CH0_CNT1[7,24V,48V,96V] F64_CMON_RX_WT_100MS_CH3_TMR1_HIT[7,24V,48V,96V]	インターフェイスで100ミリ秒 テータスは通常、通信してい ンターフェイスに接続されて を示します リンクがR_RDYモードのとき、 リンクがER_RDYモードの場合 F32より前のソフトウェアcredi む）から始まり、ハードウェア

FCP_SW_CNTR_TX_WT_AVG_B2B_ZERO[5,2410,50i,48S,96S] F32_MAC_KLM_CNTR_TX_WT_AVG_B2B_ZERO[6,32T,48T,96T,20i] F64_CMON_TX_WT_100MS_CH0_TMR1_HIT[7,24V,48V,96V] F64_CMON_TX_WT_100MS_CH3_TMR1_HIT[7,24V,48V,96V]	100ミリ秒間にインターフェイス ータスは、通常、そのインター す。 リンクがR_RDYモードのとき、 リンクがER_RDYモードの場合 9710上のNX-OS 6.2(1)から6.2(F16_FCP_INTR_TMM_P_CWAI 。 VIPER_FCP_INTR_TMM_CWA り込み。 したがって、この問題が発生し 以前のインスタンスのように10 MDS 9700、9250i、および9148 レジットプロセスによって再び 100ミリ秒間隔ごとに再び増分さ アタイマーによって増分されま

F16_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H_CNT[5,96S,note1,note3] F32_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H[6,32T,48T,96T,20i，注4] F64_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H[7,24V,48V,96V]	スタックポートタイムアウト値 Txクレジットになった回数。 9710上のNX-OS 6.2(1) ~ 6.2(7 ）/1.5s（Eポート）に設定され 次の方法で設定する必要があり System timeout no-credit-drop または8.1(1)以降： System timeout no-credit-drop このカウンタは、デフォルトで no-credit-drop」が設定されてい ていない場合、アクションは実 口であることを示します。[注3] これはマムシ類のカウンタに似 VIP_TMM_STK_PRT_TO_TRAN

F16_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L_CNT[5,96S，注1] F32_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L[6,32T,48T,96T,20i，注3] F64_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L[7,24V,48V,96V]	スタックされた後にポートがク 到達）
F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_L_H_CNT	ポートが低速ポートタイムアウ

5,2410,96S F32_TMM_CH0_TMR1_HIT[6,32T,48T,96T,20i，注2] F64_TMM_PORT_CWAIT_FORCE_TIMEOUT_L_H[7,24V,48V,96V]	9710上のNX-OS 6.2(1)から6.2(FCP_SW_CNTR_TX_WT_AVG_ カウンタ. したがって、この問題が発生し 以前のインスタンスのように10 NX-OS 6.2(9)では、これはslow 次の方法で設定する必要があり System timeout slowport-monit Slowport-monitorイベントは、次 show process creditmon slowp show logging onboard slowpor これはマムシ類のカウンタに似 VIP_TMM_SLO_PRT_TO_TRAN
F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_H_L_CNT[5,2410,96S] なし[6、32T、48T、96T、20i] F64_TMM_PORT_CWAIT_FORCE_TIMEOUT_H_L[7,24V,48V,96V]	低速ポートタイムアウトのしき 数。
VIP_TMM_STK_PRT_TO_TRANSITION_CH0_CNT[48S、50i、注2] VIP_TMM_STK_PRT_TO_TRANSITION_CH1_CNT[48S、50i、注2]	スタックポートタイムアウト値 – チャネル0（高優先度キュー） – チャネル1（低優先度キュー） NX-OS 6.2(5) ~ 6.2(7)(9250i)で ）/1.5s（Eポート）に設定され

	NX-OS 6.2(9)では、ソフトウェ 出し、「system timeout no-cred ルトは500ミリ秒で、アクション ば、到達します）。 次の方法で設定する必要があり System timeout no-credit-drop このカウンタは、デフォルトで no-credit-drop」が設定されてい ていない場合、アクションは実 口であることを示します。注3 これは、Gen5カウンタF16_TM ています
VIP_TMM_SLO_PRT_TO_TRANSITION_CH0_CNT48S、50i VIP_TMM_SLO_PRT_TO_TRANSITION_CH1_CNT48S、50i	ポートが低速ポートタイムアウ – チャネル0（高優先度キュー） – チャネル1（低優先度キュー） 9250i上のNX-OS 6.2(5) ~ 6.2(7 FCP_SW_CNTR_TX_WT_AVG_ した。 したがって、この問題が発生し 以前のインスタンスのように10 NX-OS 6.2(9)では、これはslow 次の方法で設定する必要があり System timeout slowport-monit Slowport-monitorイベントは、次 show process creditmon slowpo show logging onboard slowpor これはGen5カウンタと同様です F16_FCP_INTR_TMM_P_CWAI
F64_RCM_RWAIT_CH0_CNT27,24 V,48 V,96 V F64_RCM_RWAIT_CH1_CNT27,24 V,48 V,96 V	Receive Credit Managerで 隔）。より詳細なTWAITを

F64_RCM_RWAIT_CH2_CNT2[7,24 V,48 V,96 V] F64_RCM_RWAIT_CH3_CNT2[7,24 V,48 V,96 V] F64_RCM_RWAIT_CH4_CNT2[7,24 V,48 V,96 V] F64_RCM_RWAIT_CH5_CNT2[7,24 V,48 V,96 V] F64_RCM_RWAIT_CH6_CNT2[7,24 V,48 V,96 V] F64_RCM_RWAIT_CH7_CNT2[7,24 V,48 V,96 V]	ゼロRxクレジットの間隔が 側のTxWaitカウンタよりも

表2:FC：フレームドロップを示すカウンタ

カウンタ名	説明
F16_TMM_PORT_FRM_DROP_CNT[5,2410,96S] FCP_CNTR_TMM_NORMAL_DROP[48] VIP_TMM_NORMAL_DROP_CNT[50i、48S、注1] VIP_TMM_TOTAL_DROP_ CNT[50i、48S、注1] F32_TMM_PORT_FRAME_DROP[6,32T,48T,96T,20i] F64_TMM_PORT_FRAME_DROP[7、24 V、48 V、96 V]	Transmit Memory M ってtolb_pathまたは たフレームの数。こ タイムアウト、オフ 止、出力時のダミー 、あらゆる種類のパ れます。 これらのカウンタは てのカウンタの集約 たとえば、F32の場 ります。 F32_TMM_PORT_A F32_TMM_PORT_B F32_TMM_PORT_T F32_TMM_PORT_3 F32_TMM_PORT_A F32_TMM_ポート_ ス F32_TMM_ポート_ ス2

	F32_TMM_ポート_ ス3 F32_TMM_PORT_ F32_TMM_PORT_ F64の場合、リスト
F16_TMM_TOLB_TIMEOUT_DROP_CNT[5,2410,96S] VIP_TMM_TO_DROP_CNT[50i,48S,note1,note3] F32_TMM_PORT_TIMEOUT_DROP[6,32T,48T,96T,20i] F64_TMM_PORT_TIMEOUT_DROP[7]、24V、48V、96V	タイムアウトドロッ は、輻輳ドロップが トしたフレーム、H timeout(no-credit-d force timeout（この ）が含まれます。 輻輳ドロップのしき timeout congestion って設定されます。 」（ポートタイプ） 500ミリ秒でオンに system timeout con mode e|f（オプショ または system timeout con logical-type edge|c

F16_TMM_TOLB_LB_DROP_CNT[5,2410,96S] F32_TMM_PORT_LB_DROP[6,32T,48T,96T] F64_TMM_PORT_LB_DROP[7、24 V、48 V、96 V]	輻輳が原因でドロッ ックテストフレーム AT=LBフレームで Fxx_TMM_PORT_F 約されます
F16_TMM_PORT_STUCK_FORCE_TIMEOUT_CNT[5,2410,96秒] VIP_TMM_STUCK_PORT_TO_CNT [48S、50i] F32_TMM_PORT_STUCK_FORCE_TIMEOUT [6,32T,48T,96T,20i]	Stuckポート処理に たフレームの合計数

F64_TMM_PORT_STUCK_FORCE_TIMEOUT 7、24V、48V、96V	
VIP_TMM_TO_CNT 48S、50i、注1	輻輳ドロップのみ ドロップの総数。 詳細については、 VIP_TMM_STUCK_ no-credit-dropが原 よるドロップの総数 congestion-dropとn からのタイムアウト ては、VIP_TMM_T 照してください。

F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_CNT[5] VIP_TMM_SLOW_PORT_TO_CNT [48S、50i]	低速ポートモニタ処 プされたタイムアウ です。slow-port-mo ットドロップ機能が め、これは増加しま
VIP_RHP_CNAV_DRP_CNT[48S、50i] VIP_RHP_CNAV_DROP_CNT[48S、50i、注2] F16_RHP_CNAV_DRP_CNT [5,2410,96S] F16_RHP_CNAV_DROP_CNT [5,2410,96S,注2] F32_RHP_CIP_CNAV_DRP_CNT [6,32T,48T,96T,20i] F32_RHP_CNAV_DROP_CNT[6,32T,48T,96T,20i，注2] F64_RHP_CIP_CNAV_DRP_CNT [7,24 V,48 V,96 V] F64_RHP_CNAV_DROP_CNT [7,24V,48V,96V，注2]	フレームは受信され クレジットを使用で のフレームはCNAV ロップされます。こ ムドロップです。

IP_FCMAC_CNT_STATS_ERRORS_RX_BAD_WORDS_FROM_DECODER [48S、50i、5,2410,96S] F32_MAC_KLM_CNTR_RX_BAD_WORDS_FROM_DECODER[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_RX_BAD_WORDS_FROM_DECODER [7,24V,48V,96V]	無効でデコード不可 (ITW)を受信しまし ミティブ信号、プリ ンス、または実際の 一部です。

なし[48S、50i、注2] F32_MAC_KLM_CNTR_RX_FEC_未修正_ブロック[6、32T、48T、96T、20i] F64_MAC_KLM_CNTR_RX_FEC_未修正_ブロック[7,24 V,48 V,96 V]	ビットエラーのため た前方誤り訂正(FE その後、ブロックは 渡されます。これは クが実際のデータフ った場合に、Invalid Words（ITW；無効 FCプリミティブ（I 失、および/または 性があります。 FECは16G速度では 、32G以上の速度で FEC_未修正エラー ない – 注3 場合によっては、こ つ増分するように見

IP_FCMAC_CNT_STATS_ERRORS_RX_CRC [5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_CRC[6]、7、32T、48T、96T、20i、24V、48V、96Vj	FCMACレイヤで不 レームが受信され
F16_RHP_NP_RCRC [5,2410,96S]	CRCエラーまたは れた正常なパケッ

F32_RHP_NP_RCRC [6,32T,48T,96T,20i] F64_RHP_NP_RCRC [7、24V、48V、96V]	EOFの順序が設定さ トの総数
IP_FCMAC_CNT_STATS_ERRORS_RX_EOFA [5,2410,96秒] IP_FCMAC_ERRORS_RX_EOFA [6,32T,48T,96T,20i,6,32T,48T,96T,20i]	外部デバイスからF たEOF Abortを含む 、MDSが実際にEO を受信したことを示 上位のRHPレイヤに Fxx_RHP_NP_EOF ます。 これらのエラーは通 ックインターコネク ルーデバイスがイー 出し、「ストンプO

	MDS FCインター いることを意味しま MDSがCRCとEOF これらはFCリンク すものではありませ 内の物理層のイーサ す
F16_RHP_NP_EOFA [5,2410,96S] F32_RHP_NP_EOFA [6,32T,48T,96T,20i] F64_RHP_NP_EOFA [6,32T,48T,96T,20i]	Fxx ASICの受信ヘ (RHP)ブロックで受 Abort(EOF)を含むフ レームはFCMACで EOFn（通常）を持 たCRCがフレームに い場合、フレームは ロップされます。こ め、FCMACはEOF ）に置き換えます。 なCRCを持つフレー （たとえば、フレー したカットスルーフ た場合）、 IP_FCMAC_ERRO ンタが増加し、*お *Fxx_RHP_NP_EO します。

IP_FCMAC_CNT_STATS_ERRORS_RX_MAX_FRAME_TRUNCATE[5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_MAX_FRAME_TRUNCATE CRC[6]、7、32T、48T、96T、20i、24V、48V、96Vj	FCMACが受信した 2142（私が思うに 大きかった。これは なかった場合に発生 はEOFabortで終了 、RHPクロックが作

IP_FCMAC_CNT_STATS_ERRORS_RX_MIN_FRAME_PAD[5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_MIN_FRAME_PAD [6、7、32T、48T、96T、20i、24V、48V、96Vj]	FCMACが受信した イト数（60バイト 終了しています。 ートで終了するため RHPクロックが使用
F16_TMM_TOLB_OFFLINE_CNT [5,2410,96S] VIP_TMM_OFFLINE_DROP_CNT [48S、50i] F32_TMM_PORT_OFFLINE [6,32T,48T,96T,20i] F64_TMM_PORT_OFFLINE_DROP [7、24 V、48 V、96 V]	送信するインター パケットのうち、送 インターフェイスが トです。これは、警 ダウンした場合に発 、一度に1つか2つに

表3：インターフェイス上またはインターフェイスに対するアクションを示すFCカウンタ

カウンタ名	説明
FCP_SW_CNTR_CREDIT_LOSS[5,2410,96S,48S,50i] F32_MAC_KLM_CNTR_CREDIT_LOSS[6,32T,48T,96T,20i] F64_CMON_CREDIT_LOSS_CH0_TMR2_HIT[7,24V,48V,96V] F64_CMON_CREDIT_LOSS_CH3_TMR2_HIT[7,24V,48V,96V]	ポートでクレジット損失回復が呼び出された これは、Fポートでは1フル秒、Eポートでは れています。 リンクがR_RDYモードのとき、CH0はチャネ

	リンクがER_RDYモードの場合、CH3は「通
FCP_SW_CNTR_FORCE_TIMEOUT_ON[5,50i,48S，注2]	このポートで「system timeout no-credit-drop 達した回数。指定された時間、ポートのTx B がゼロの場合、ポートはラインレートでパケ

	開始します 注1:9700および9250iの場合、これらのカウン のは、6.2(9)でハードウェアの低速ドレイン機 る前だけです。 9148SはNX-OS 6.2(9)で初め れたため、増分されることはありません。詳 、 F16_TMM_PORT_STUCK_FORCE_TIMEOU および VIP_TMM_STK_PRT_TO_TRANSITION_CH ウンタは同じことを示します（ただし、OBF せん）。
FCP_SW_CNTR_FORCE_TIMEOUT_OFF[5,50i,96S,48s，注2]	ポートがsystem timeout no-credit-drop状態か 数。このステータスは通常、R_Rdyプリミテ たか、LRおよびLRRが発生した可能性がある ます。 注1:9700および9250iの場合、これらのカウン のは、6.2(9)でハードウェアの低速ドレイン機 る前だけです。 9148SはNX-OS 6.2(9)で初め れたため、増分されることはありません。こ ウェアの内部統計に再度追加され、バグCSC てオンボードエラー統計が記録されます:

	CSCus93140 no-credit-drop SWカウンタが9250i、9148Sで増加しない F16_TMM_PORT_STUCK_FORCE_TIMEOU同じことを示します。
FCP_SW_CNTR_LINK_RESET_OUT[5,2410,96S,50i,48S、注1] F32_MAC_KLM_CNTR_LINK_RESET_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LINK_RESET_OUT[7、24V、48V、96V]	リンククレジットリセット(LR)がインターフされた回数。これは、クレジット損失の回復す。 また、「show interface counters detail」の出ように表示されます。 「リンクがアクティブな間のTx Link Reset(L 注：送信されたリンクリセットは、リンクがあるときにのみカウントされます。

FCP_SW_CNTR_LINK_RESET_IN[5,2410,96S,50i,48S，注1] F32_MAC_KLM_CNTR_LINK_RESET_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LINK_RESET_IN[7,24V,48V,96V]	インターフェイスでリンククレジットリセッ れた回数。 注1：これらは増分されません。 また、「show interface counters detail」の出 ように表示されます。 「リンクがアクティブな間のRx Link Reset(L 注：受信されたリンクリセットは、リンクが あるときにのみカウントされます。

FCP_SW_CNTR_LRR_OUT[5,48,50i,48S，注1] F32_MAC_KLM_CNTR_LRR_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LRR_OUT[7、24V、48V、96V]	リンククレジットリセット応答(LRR)がインク ら送信された回数。

FCP_SW_CNTR_LRR_IN[5,48,50i,48S，注1] F32_MAC_KLM_CNTR_LRR_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LRR_IN[7,24V8V,96V]	インターフェイスでLink Credit Reset Respon 信された回数。
FCP_SW_CNTR_OLS_OUT[5,48,60i,48S，注1]	Off Line Sequence（OLS；オフラインシーケ ターフェイスから送信された回数。

F32_MAC_KLM_CNTR_OLS_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_OLS_OUT[7,24 V,48 V,96 V]	
FCP_SW_CNTR_OLS_IN[5,48,50i,48S，注1] F32_MAC_KLM_CNTR_OLS_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_OLS_IN[7,24 V,48 V,96 V]	インターフェイスでオフラインシーケンス(O た回数。

FCP_SW_CNTR_NOS_OUT[5,48,50i,48S，注1] F32_MAC_KLM_CNTR_NOS_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_NOS_OUT[7,24 V,48 V,96 V]	インターフェイスからNot Operational Seque 信された回数。

FCP_SW_CNTR_NOS_IN[5,48,50i,48S、注1] F32_MAC_KLM_CNTR_NOS_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_NOS_IN[7,24 V,48 V,96 V]	インターフェイスでNot Operational Sequenc した回数。

表4:FC：通常のフローを示すカウンタ

カウンタ名	説明	コマンド
F16_TMM_CH_CNT_CH0[5,2410,96S] F16_TMM_CH_CNT_CH1[5,2410,96S] F16_TMM_CH_CNT_CH2[5,2410,96S] F16_TMM_CH_CNT_CH3[5,2410,96S] F32_TMM_PORT_CH0_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH1_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH2_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH3_TX_NP[6,32T,48T,96T,20i] F64_TMM_PORT_CH0_TX_NP[7、24V、48V、96V] F64_TMM_PORT_CH1_TX_NP[7、24 V、48 V、96 V] F64_TMM_PORT_CH2_TX_NP[7、24 V、48 V、96 V] F64_TMM_PORT_CH3_TX_NP[7、24V、48V、96V]	CHx（またはVLx）で送信されたフレームの合計数。 F16およびF32 CH0の場合、CH3は仮想チャネルまたは仮想リンクを示します。リンクがR_RDYモードの場合は、VL0(CH0)のみが使用されます。リンクがER_RDYモードの場合は、リンクが発生しているVLに応じて	Supハードウェア内部エラー なし（エラーなし） Supハードウェアの内部統計 show hardware internal statis module-all> device <fcmac | 5,2410,6,7，注1 show hardware internal statis | all> all <port x> 96S,32T,48T, ラインカードハードウェア内 なし（エラーなし）

	増加します。具体的には、 CH0 - VL0 – これは制御仮想リンクです CH1 - VL1 – これは高優先順位仮想リンクです（現在使用されていません） CH2 - VL2 – 低速デバイス仮想リンク CH3 - VL3 – これは通常の仮想リンクです	ラインカードハードウェアの show hardware internal statis all <port x>[5,2410,96S,6,32T,48T,96T,20i,]
F16_RHP_NP_TOTRG_CH0[5,96S] F16_RHP_NP_TOTRG_CH1[5,96S] F16_RHP_NP_TOTRG_CH2[5,96S] F16_RHP_NP_TOTRG_CH3[5,96S] F32_RHP_NP_TOTRG_CH0[6] F32_RHP_NP_TOTRG_CH1[6] F32_RHP_NP_TOTRG_CH2[6] F32_RHP_NP_TOTRG_CH3[6] F64_RHP_NP_TOTRG_CH0[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH1[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH2[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH3[7,24V,48V,96V]	CHx（またはVLx）で受信されたフレームの合計数。 CH0 ~ CH3は仮想チャネルまたは仮想リンクを示します。リンクがR_RDYモードの場合は、VL0(CH0)のみが使用されます。リンクがER_RDYモードの場合は、リンクが発生しているVLに応じて増加します。具体的には、	Supハードウェア内部エラー なし（エラーなし） Supハードウェアの内部統計 show hardware internal statis module-all> device <fcmac | [5,2410,6,7，注1] show hardware internal statis | all> all <port x> [96S,32T,48T,] ラインカードハードウェア内 なし（エラーなし） ラインカードハードウェアの

	CH0 - VL0 – これは制御仮想リンクです CH1 - VL1 – これは高優先順位仮想リンクです（現在使用されていません） CH2 - VL2 – 低速デバイス仮想リンク CH3 - VL3 – これは通常の仮想リンクです	show hardware internal statis all <port x>5,2410,96S,6,32T,48T,96T,20i,
VIP_RHP_FRM_CNT48S、50i	受信したフレームの合計数	Supハードウェア内部エラー なし（エラーなし） Supハードウェアの内部統計 show hardware internal statis module-all> device <fcmac | 5,2410,6,7，注1 show hardware internal statis | all> all <port x> 96S,32T,48T, ラインカードハードウェア内 なし（エラーなし） ラインカードハードウェアの show hardware internal statis all <port

		x>5,2410,96S,6,32T,48T,96T,20i,
VIP_TMM_CH0_CNT48S、50i	送信されたフレームの総数	Supハードウェア内部エラー なし Supハードウェアの内部統計 show hardware internal statis | all> all <port x> 48S,50i ラインカードハードウェア内 なし（エラーなし） ラインカードハードウェアの show hardware internal statis all <port x>5,2410,96S,6,32T,48T,96T,20i,
IP_FCMAC_CNT_STATS_CREDIT_IG_XG_MUX_SEND48S、50i、5,2410,96S IP_FCMAC_CREDIT_IG_XG_MUX_SEND_RRDY_REQ6、32T、48T、96T、20i、7、24V、48V、96V	ポートからピアに送信されたRRDYの数。理想的にはTOTAL_RXフレーム数と同じ。	Supハードウェア内部エラー なし（エラーなし） Supハードウェアの内部統計 show hardware internal statis module-all> device <fcmac | 5,2410,6,7，注1 show hardware internal statis | all> all <port x>

		96S,48S,50i,32T,48T,96T,24V,48V ラインカードハードウェア内 なし（エラーなし） ラインカードハードウェアの show hardware internal statis all <port x>5,2410,96S,48S,50i,6,32T,48T,
IP_FCMAC_CNT_STATS_CREDIT_EG_DEC_RRDY48S、50i、5,2410,96S IP_FCMAC_CREDIT_EG_DEC_RRDY6、32T、48T、96T、20i、7、24V、48V、96V	ピアからポートが受信したRRDYの数。理想的には、TOTAL_TXフレーム数と等しくする必要があります。	Supハードウェア内部エラー なし（エラーなし） Supハードウェアの内部統計 show hardware internal statis module-all> device <fcmac | 5,2410,6,7，注1 show hardware internal statis | all> all <port x> 96S,48S,50i,32T,48T,96T,24V,48V ラインカードハードウェア内 なし（エラーなし） ラインカードハードウェアの show hardware internal statis all <port x>5,2410,96S,48S,50i,6,32T,48T,

表5:FC：輻輳に適用できるSNMP変数

カウンタ名	説明
fcIfTxWaitCount[5、注1] fcIfTxWaitCount[50i、48S、注2] fcIfTxWaitCount:[2410、6、96S、32T、48T、96T、20i、7、24V、48V、96V]	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 送信クレジットの不足が原因で が待機した回数と、送信にキュ されたパケットがありました。 2.5us単位です。 秒を計算するには、次のコマン します。txwait * 2.5 /1000000 このRx方向のOIDはありません ポートモニタによって生成され カウンタに基づく： F16_TMM_PORT_TWAIT_CNT VIP_TMM_TXWAIT_CH0_CNT VIP_TMM_TXWAIT_CH1_CNT F32_TMM_PORT_TWAIT RRDY[6,32T,48T,96T,20i] F64_TMM_PORT_TWAIT[7,24 V

fcIfRxWaitCount:6、24 V、48 V、96 V、注1	OID 1.3.6.1 .4.1.9.9.289.1.2.1. インターフェイスで0 Rx B2Bク が残っていた時間(2.5 us (マイ ）の間隔)。 これは、スイッチ しばらくの間、それ以上の入力 を妨げていたことを示します。 TxWaitでは、2.5usよりもさら TWAITカウンタが使用されます RxWaitでは、持続時間が2.5us 合にだけカウンタが増加します B2Bクレジット残りの短い期間 トされません。これは、隣接側 TxWaitが利用可能であれば、常 れた手段になることを意味しま ポートモニタでは現在使用され 64G対応インターフェイスでの 能。
fcIfCreditLoss5、2、410、6、96S、32T、48T、96T、20i、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 使用不可のため発生したリンク の数 リンクのピア側からのクレジッ
fcIfLinkResetOuts5、2410、6、96S、32T、48T、96T、20i、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. によって発行されたリンクリセ トコルエラーの数 接続されているFCポートへのF 。

fcIfLinkResetIns[5]、2410、6、96S、32T、48T、96T、20i、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 接続されているFCポートからF が受信したリンクリセットプロ ラーの数
fcIfTimeOutDiscards[5]、2、410、6、96S、32T、48T、96T、20i、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. FCポートでのタイムアウトまた ートがオフラインになったため プされたパケットの数。
fcIfOutDiscards[5]、2、410、6、96S、32T、48T、96T、20I、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. FCポートの出力側で廃棄された の総数。これは、複数のタイプ プで構成される集約カウンタで
fcIfTxWtAvgBBCreditTransitionToZero[5]、2410、6、96S、32T、48T、96T、20i、7、24V、48V、96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 100ミリ秒間にインターフェイ B2Bクレジットがゼロになった のステータスは、通常、そのイ ェイスに接続されているデバイ 轅を示します。
fcIfBBCreditTransitionFromZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 送信B2Bクレジットがゼロの場 されます このカウンタでは、時間がゼロ とを示す表示はありません。こ 瞬時に、または長時間ゼロのま 可能性があります。 show interface countersの出力 ように表示されます。

	xxxx：送信B2Bクレジットがゼ
fcHCIfBBCreditTransitionFromZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 送信B2Bクレジットがゼロの場 されます このカウンタでは、時間がゼロ とを示す表示はありません。こ 瞬時に、または長時間ゼロのま 可能性があります。 show interface countersの出力 ように表示されます。 xxxx：送信B2Bクレジットがゼ
fcIfBBCreditTransitionToZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1 .4.1.9.9.289.1.2.1. 受信B2Bクレジットがゼロの場 されます このカウンタでは、時間がゼロ とを示す表示はありません。こ 瞬時に、または長時間ゼロのま 可能性があります。 show interface countersの出力 ように表示されます。 xxxx:B2Bクレジットを0に受信
fcHCIfBBCreditTransitionToZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID(Oid)1.3.6.1 .4.1.9.9.289.1. 受信B2Bクレジットがゼロの場 されます このカウンタでは、時間がゼロ とを示す表示はありません。こ 瞬時に、または長時間ゼロのま 可能性があります。 show interface countersの出力 ように表示されます。

	xxxx:B2Bクレジットを0に受信

表6:FC：輻輳に関連する割り込み

カウンタ名	説明
F16_FCP_INTR_TMM_P_CWAIT_FORCE_TIMEOUT_L_H[5,2410]	Slowport cond の移行：クレ NX-OS 6.2(1) のTxクレジッ 100ミリ秒のイ す。これらの スでは、この FCP_SW_CNT ウンタの増分 ました。 NX-OS 6.2(9)以
F16_FCP_INTR_TMM_P_CWAIT_FORCE_TIMEOUT_H_L[5,2410]	遅いポート状態 ：creditwait (c NX-OS 6.2(1) になった後で、 トを受信した monitor」リリ FCP_SW_CNT ウンタの増分 ました。 NX-OS 6.2(9)以

F16_FCP_INTR_TMM_P_STUCK_FORCE_TIMEOUT_L_H[5,2410]	スタックポー への移行。 次の方法で設定 「system time mode|f」 デフォルトは5 ん。
F16_FCP_INTR_TMM_P_STUCK_FORCE_TIMEOUT_H_L[5,2410]	スタックポー

VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH0_OVER_THRESHOLD_RAISING[48秒、50i] VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH1_OVER_THRESHOLD_RAISING[48秒、50i]	遅いポート状態 移行：つまり、 い値) NX-OS 6.2(5) のTxクレジッ 100ミリ秒のイ す。これらの スでは、このカ FCP_SW_CNT ウンタの増分を ました。 NX-OS 6.2(9)以
VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH0_OVER_THRESHOLD_FALLING[48s,50i] VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH1_OVER_THRESHOLD_FALLING[48s,50i]	Slowport cond した。

VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH0_RAISING[48s,50i] VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH1_RAISING[48秒，50i]	スタックポー drop」（デフ ートのTxクレ NX-OS 6.2(5) 1.5s（Eポート がゼロになっ slowport-moni みがFCP_SW_ タの増加をト た。 NX-OS 6.2(9)以
VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH0_FALLING[48s,50i] VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH1_FALLING[48s,50i]	スタックポー

IP_FCMAC_INTR_PRIM_RX_SEQ_NOS[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	インターフェイ Operational Se ケンス ）。 NOSは、OLS されるプリミテ
IP_FCMAC_INTR_PRIM_RX_SEQ_OLS[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	インターフェイ Sequence。 OLSは、LRが れるシーケンス

IP_FCMAC_INTR_PRIM_RX_SEQ_LR[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	インターフェイ ました。LRは 送信されます。 1)リンクアップ 2)Credit Loss 各側がB2Bクレ これにより、リ プすることはな が復元されるた

IP_FCMAC_INTR_PRIM_RX_SEQ_LRR[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	インターフェ ました。これ 信されます。
IP_FCMAC_INTR_ERR_BB_SCR_INCREMENT [5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	R_RDY損失に この割り込み BB_SCrチェッ を検出した回 ジットカウン レジットアカ れは、実際に ものではあり FC-FS-3で定 17.4.9 BB_ク 注：BBSCNは るEポートの長

にするには：

インターフェイ

no switchport f

NX-OS 8.2(1)T
加されました。

NX-OS 8.4(1)T
加されました。

NX-OS 8.4(1)T
になっている場
。

B2B状態変更
Negotiated Va

インターフェイ
機能しません。
です。

IP_FCMAC_INTR_ERR_BB_SCS_RESEND[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	フレーム損失 回復アクション この割り込み ェックポイン 回数をキャプ 相当する余分 でピアポート 修正します。 示されません。 FC-FS-3で定義 17.4.9 BB_クレ 注：BBSCNは るEポートの長 にするには： インターフェ no switchport f NX-OS 8.2(1) 加されました。 NX-OS 8.4(1) 加されました。 NX-OS 8.4(1) になっている場 。 B2B状態変更 Negotiated Va インターフェ 機能しません。 です。

F32_FCP_INTR_RCM_PORTxx_CH0_SLOW_STUCK1 [6,32T,48T,96T]	R_RDYモード fcIfRxWtAvgBI これは、100ミ です ER_RDYモー チャネル0(VL Port numberは fcmac drv-info 部ポート番号

F64_FCP_INTR_TMM4_Px_CH0_TMR2_THR	fcIfCreditLoss R_RDYモード credit-loss-rec 1.5秒(E))が期 。credit-loss-r ER_RDYモー チャネル0(VL ー（1秒または とを示します。 Port numberは fcmac drv-info 部ポート番号

上付き文字:

[5]: Cisco MDS 9706/9710/9718 DS-X9448-768K9モジュール

[2410]:Cisco MDS 9700 - FC/FCIP 24/10 DS-X9334-K9モジュール

[6]: Cisco MDS 9706/9710/9718 DS-X9648-1536K9モジュール

[7]:Cisco MDS 9706/9710/9718 DS-X9748-3072K9モジュール

[50i]:Cisco MDS 9250i

[48S]:Cisco MDS 9148s

96S:Cisco MDS 9396s

32T:Cisco MDS 9132T

48T:Cisco MDS 9148T

96T:Cisco MDS 9396T

20i:Cisco MDS 9220i

24V:Cisco MDS 9124V

48V:Cisco MDS 9148V

96V:Cisco MDS 9396V

F16:F16(Generation 5 ASIC)

VIP:MDS 9250iおよび9148S用Viper ASIC

F32:F32(Generation 6 ASIC)

F64:F64(Generation 7 ASIC)

Flanker:N7K F3/MDS 40G FCoE ASIC

RI：インターフェイスの要求

TMM：送信メモリマネージャ

FCP_SW：これはソフトウェアカウンタを示します

作成者：Edward Mazurek

emazurek@cisco.com

翻訳について
シスコは世界中のユーザにそれぞれの言語でサポート コンテンツを提供するために、機械と人による翻訳を組み合わせて、本ドキュメントを翻訳しています。ただし、最高度の機械翻訳であっても、専門家による翻訳のような正確性は確保されません。シスコは、これら翻訳の正確性について法的責任を負いません。原典である英語版（リンクからアクセス可能）もあわせて参照することを推奨します。