

Temporizzazione e sincronizzazione su Cisco ONS 15454

Sommario

[Introduzione](#)

[Prerequisiti](#)

[Requisiti](#)

[Componenti usati](#)

[Convenzioni](#)

[Premesse](#)

[Architettura dei tempi](#)

[Distribuzione temporizzata](#)

[Circuito di temporizzazione](#)

[Qualifica e errore di riferimento](#)

[Loop bloccato per fase](#)

[Supporto sincronizzazione a livello di scheda](#)

[Schede ottiche](#)

[Schede DS1/DS3](#)

[Schede DS3XM](#)

[Modalità temporali](#)

[Temporizzazione esterna](#)

[Intervallo](#)

[Tempi misti](#)

[Modalità orologio](#)

[Modalità normale](#)

[Modalità di avvio rapido](#)

[Modalità Holdover](#)

[Modalità esecuzione libera](#)

[Linee guida per la pianificazione della sincronizzazione](#)

[Caratteristiche di una buona progettazione temporale](#)

[Informazioni correlate](#)

[Introduzione](#)

Questo documento offre linee guida per pianificare la sincronizzazione e la sincronizzazione su Cisco ONS 15454.

[Prerequisiti](#)

Requisiti

Cisco raccomanda la conoscenza dei seguenti argomenti:

- Cisco ONS 15454

Componenti usati

Le informazioni fornite in questo documento si basano sulle seguenti versioni software e hardware:

- Cisco ONS 15454

Le informazioni discusse in questo documento fanno riferimento a dispositivi usati in uno specifico ambiente di emulazione. Su tutti i dispositivi menzionati nel documento la configurazione è stata ripristinata ai valori predefiniti. Se la rete è operativa, valutare attentamente eventuali conseguenze derivanti dall'uso dei comandi.

Convenzioni

Per ulteriori informazioni sulle convenzioni usate, consultare il documento [Cisco sulle convenzioni nei suggerimenti tecnici](#).

Premesse

Il prodotto contiene:

- Piattaforma di provisioning ANSI/SONET (Synchronous Optical NETwork) dell'American National Standards Institute
- Piattaforma di provisioning ETSI/ITU/SDH (European Telecommunication Standards Institute/International Telecommunications Union/Synchronous Digital Hierarchy)
- La piattaforma di trasporto, Dense Wavelength Division Multiplexing (DWDM)

Le informazioni sui tempi descritte in questo documento si applicano alle due piattaforme di provisioning. La piattaforma di trasporto utilizza attraverso il tempo. Nella temporizzazione, il segnale ricevuto "East" moltiplicherà il segnale trasmesso "West", mentre il segnale ricevuto "West" moltiplicherà il segnale trasmesso "East".

Architettura dei tempi

Le schede Timing, Communications and Control (TCC) e le schede XC (Cross Connect) controllano la funzione di temporizzazione su ONS 15454 in base agli standard di settore per le apparecchiature SONET/SDH. Utilizzare schede TCC e XC ridondanti per fornire hardware di sistema comune a tolleranza di errore.

Nota: in questo documento viene utilizzato genericamente TCC per fare riferimento a tutte le variazioni della scheda TCC e in genere XC per fare riferimento a tutte le variazioni della scheda XC.

Lo chassis ANSI contiene due porte In BITS (Building Integrated Timing Supply). Entrambe le

porte terminano in Auxiliary Interface Protection (AIP). La terminazione nell'AIP consente alle schede TCC attive e di standby di monitorare i bit e garantisce la terminazione corretta dei bit anche se il backplane è danneggiato a causa di un'onda di potenza. Per la piattaforma ETSI, le interfacce BITS si trovano nel pannello FMEC (Front Mount Electrical Connection).

Tutte le interfacce sincrone (porte ottiche) derivano la temporizzazione di trasmissione dal riferimento di temporizzazione del sistema gestito dalla scheda TCC. Le schede XC permettono di trasmettere la fasatura a ciascuna porta. TCC esegue le seguenti funzioni di sincronizzazione:

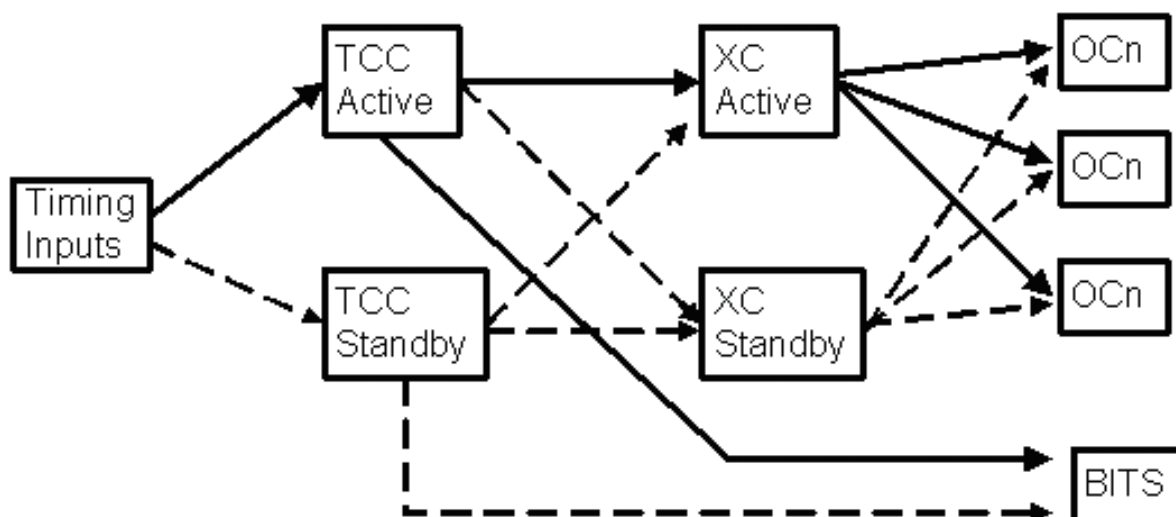
- Per monitorare, qualificare e selezionare il riferimento.
- Per filtrare e bloccare il riferimento attivo.
- Per gestire la distribuzione dell'orologio di sistema.
- Per terminare due input BITS.
- Per generare due output BITS.
- Per elaborare e generare messaggi sullo stato della sincronizzazione (SSM).
- Per cambiare il riferimento per la manutenzione.
- Per generare i report degli allarmi di sincronizzazione.

Distribuzione temporizzata

La Figura 1 indica la distribuzione degli intervalli in un sistema ANSI. La versione SDH è simile, ma con piccole modifiche terminologiche. In questa sezione viene utilizzata la versione ANSI come esempio.

Nota: le linee continue rappresentano la distribuzione temporale attiva, mentre le linee tratteggiate rappresentano la distribuzione temporale in standby.

Figura 1 - Selezione e distribuzione dei tempi in ONS 15454 ANSI



Ogni sistema può assumere più forme di input o orologi di riferimento, sulla base della temporizzazione predisposta. Gli input di temporizzazione disponibili sono BITS 1 e 2, linee ottiche e l'oscillatore interno. Tutti questi ingressi vengono inviati a entrambe le schede TCC, anche se viene utilizzata solo la sincronizzazione della scheda TCC attiva. È possibile utilizzare il provisioning per designare fino a tre input come orologi di riferimento. Il circuito di temporizzazione all'interno di ciascuna scheda TCC qualifica e seleziona in modo indipendente un riferimento attivo tra i tre riferimenti e si blocca su tale riferimento. L'orologio risultante è denominato orologio di

sistema o orologio NE.

Nota: le due schede TCC non si bloccano a vicenda.

L'orologio di sistema di ciascuna scheda TCC viene distribuito a entrambe le schede XC, che alimentano l'orologio in tutte le schede OCn. Viene selezionato l'orologio della scheda XC attiva.

Nota: sulle piattaforme SDH, la temporizzazione viene distribuita dalle schede TCC direttamente alle schede di linea su un bus interno.

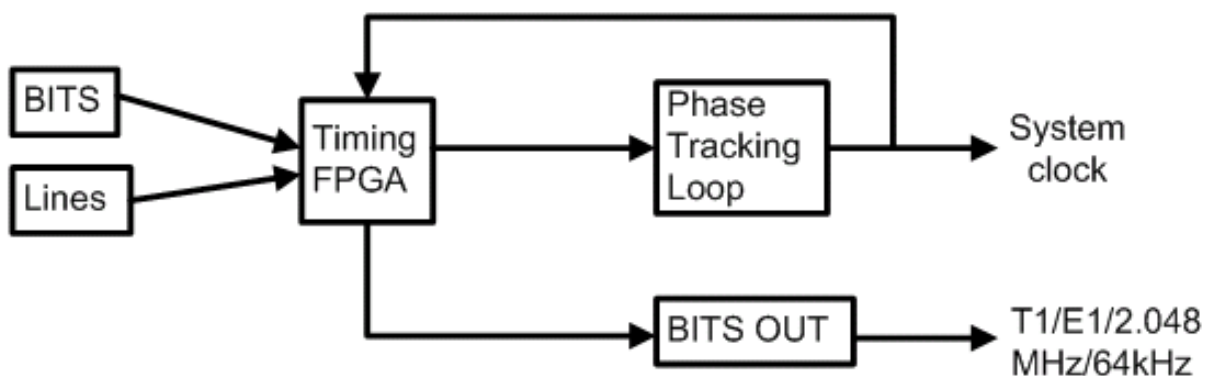
Per guidare altri orologi, le schede TCC possono anche generare orologi BITS dalle linee.

Nota: gli orologi BITS Out non possono essere derivati direttamente da BITS In per impedire loop di temporizzazione BITS.

Circuito di temporizzazione

I circuiti di temporizzazione nelle schede TCC gestiscono tutte le funzioni relative alla temporizzazione. [La Figura 2](#) mostra un flusso ad alto livello. Per determinare l'integrità, Timing Field Programmable Gate Array (FPGA) elabora gli input di temporizzazione. L'orologio di sistema viene utilizzato come riferimento per il confronto. Il riferimento attivo selezionato viene inserito nel ciclo di controllo fase, che produce l'orologio di sistema (orologio NE). I segnali BITS possono essere generati anche per segnali che provengono da linee per fornire la sincronizzazione a dispositivi esterni (BITS Out). Le porte di uscita BITS forniscono due interfacce metalliche che supportano una varietà di segnali.

Figura 2 - Circuito di temporizzazione in TCC



Qualifica e errore di riferimento

Esistono due modi per influenzare la selezione del riferimento attivo:

- Provisioning
- Qualificazione di riferimento

Solo gli orologi di riferimento con provisioning sono candidati per il processo di selezione. Un'eccezione è rappresentata dall'orologio interno, che è sempre l'orologio predefinito quando tutti gli altri riferimenti hanno esito negativo. Tuttavia, un riferimento con provisioning non viene

necessariamente selezionato come riferimento attivo. Qualsiasi riferimento selezionato deve superare il processo di qualifica.

Ogni riferimento viene sottoposto a polling ogni cinque millisecondi per verificare le modifiche dello stato. In un periodo di 30 secondi, la TCC calcola la frequenza e la deviazione per ogni riferimento. Un riferimento è qualificato (per l'accettazione) quando la distanza di frequenza è compresa entro $\pm 12,9$ ppm. Un riferimento è contrassegnato come errato (rifiutato) quando la frequenza è al di fuori dei limiti di frequenza validi (± 15 ppm per i BITS attivi, ± 16 ppm per le linee attive e $\pm 13,1$ ppm per i riferimenti non attivi) e la vagante è oltre la soglia (2 ppm). Un riferimento viene contrassegnato come danneggiato anche quando si riceve un allarme o se non c'è alcun segnale. L'allarme può essere una perdita di segnale (LOS), una perdita di fotogramma (LOF) o un segnale di indicazione di allarme (AIS). In caso di errore del riferimento attivo, viene richiesto di selezionare e passare al riferimento migliore successivo.

Una scheda I/O dotata di riferimenti per la sincronizzazione della linea controlla costantemente il segnale ricevuto. Se la porta è in stato LOS, LOF o AIS, la scheda disattiva il riferimento a TCC. Di conseguenza, TCC dichiara il riferimento dalla porta non valido. Se questo riferimento è il riferimento attivo corrente, il riferimento migliore successivo diventa il riferimento attivo.

Se a un orologio in ingresso è associato SSM, SSM viene utilizzato per la selezione dei riferimenti. L'orologio di qualità più alta, che venga utilizzato o meno SSM, viene sempre selezionato come orologio attivo. Se esistono più riferimenti con la stessa qualità, viene selezionato come riferimento attivo quello con la priorità più alta (in base al provisioning).

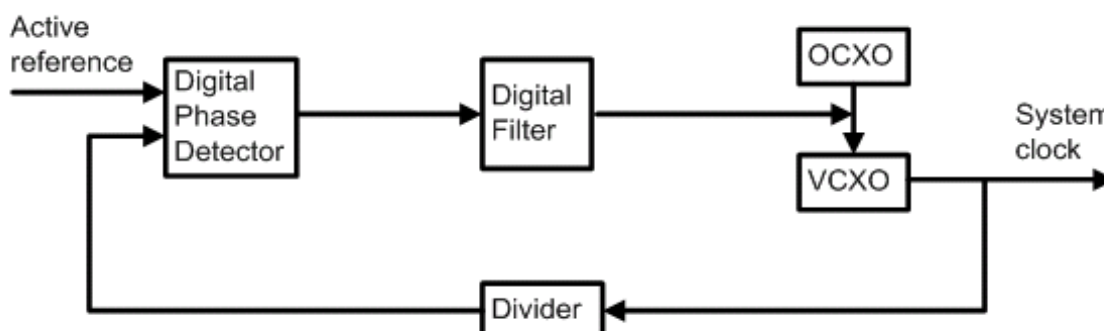
In sintesi, un riferimento non è accettato se una delle seguenti condizioni è vera:

- L'ingresso ottico o BITS riceve un allarme LOS, LOF o AIS oppure l'interfaccia è fuori servizio.
- L'SSM è in stato non-uso (DUS) oppure indica che l'orologio è di qualità inferiore (in altre parole, la qualità SSM del riferimento è peggiore di quella di TCC).
- La frequenza di ingresso è disattivata di oltre ± 15 ppm per i bit o ± 16 ppm per le linee su un periodo di 30 secondi (fuori limite).
- L'orologio di ingresso è instabile (il che significa che l'orologio viaggia a più di 2 ppm).
- Non è qualificato per almeno 30 secondi.

Loop bloccato per fase

Il cuore del circuito di temporizzazione in TCC è il blocco del generatore di clock generato dal PLL (Phase-locked-loop). [La Figura 3](#) rappresenta un PLL semplificato su TCC.

Figura 3 - Loop con blocco di fase



Il rilevatore di fase confronta l'orologio di riferimento attivo con l'orologio di sistema (già diviso attraverso il divisore). Se è presente un offset di fase, viene generato un livello di tensione proporzionale all'offset. Se non è presente alcun offset, non viene generato alcun output. Il filtro leviga o calcola la media del segnale di tensione in un certo periodo di tempo e alimenta la media nell'oscillatore di cristalli controllati in tensione (VCXO). La tensione regola la fase e la frequenza di VCXO. L'output di VCXO è l'orologio di sistema (o NE). Parte dell'output viene reinserita nel loop per ripetere il processo. Quando l'orologio di sistema tiene traccia del riferimento attivo, l'orologio viene bloccato e la funzione TCC entra in modalità Normale.

Il VCXO è ulteriormente stabilizzato da un PLL più piccolo tra l'oscillatore di cristallo controllato dal forno (OCXO) e l'orologio di riferimento filtrato.

Nota: per semplificare il diagramma, questo PLL più piccolo non viene visualizzato qui.

Il risultato è che l'orologio di sistema è più stabile. Si noti che l'OCXO utilizzato in TCC è classificato allo Stratum 3 per la stabilità di taglio e la precisione di funzionamento libero.

Supporto sincronizzazione a livello di scheda

Schede ottiche

- L'orologio di sistema indica tutte le interfacce di trasmissione SONET.
- Utilizzare le regolazioni del puntatore per risolvere le differenze tra i tempi di input e di output.

Schede DS1/DS3

- La velocità di ingresso DSx originale determina la velocità dati dell'output. La velocità dati è completamente indipendente dall'orologio NE per la modalità di sincronizzazione through.
- Utilizzare i bit di contenuto nella mappatura iniziale e le regolazioni del puntatore nella rete SONET per risolvere le differenze tra la velocità NE e la velocità dati.

Schede DS3XM

- La velocità della linea di output è limitata all'orologio NE.
- I singoli DS1 all'interno del DS3 mantengono la loro frequenza di ingresso.

Modalità temporali

ONS 15454 supporta le seguenti modalità di temporizzazione:

- Esterna
- Linea
- Misto

Le schede TCC dispongono di un orologio interno Stratum 3 per fornire supporto di sincronizzazione Holdover e Free running.

Nota: la temporizzazione passante e la temporizzazione loop per porta sono modalità di temporizzazione aggiuntive. Tuttavia, le piattaforme di provisioning ONS 15454 non supportano

queste modalità.

Nota: le interfacce elettriche asincrone sono sottoposte a tempo e non fanno riferimento alla sincronizzazione del sistema. Per queste porte asincrone, la temporizzazione della trasmissione è derivata dalla temporizzazione ricevuta per il segnale asincrono.

Temporizzazione esterna

Questa modalità deriva la sincronizzazione da un dispositivo di sincronizzazione esterno, ad esempio BITS o la sincronizzazione DS-1/E1. Il livello di qualità del dispositivo di sincronizzazione esterno è migliore del clock interno Stratum 3.

Intervallo

La temporizzazione della linea deriva il riferimento temporale da una o più interfacce ottiche. Le schede ottiche con più interfacce ottiche possono fornire una sola interfaccia come porta di riferimento per la sincronizzazione. L'orologio recuperato in entrata viene convertito in un segnale da 19,44 MHz, trasmesso alle schede TCC e qualificato come riferimento temporale. Nella modalità di temporizzazione Linea, i riferimenti di temporizzazione disponibili sono le interfacce ottiche e l'orologio interno.

Nota: quando il provisioning delle porte ottiche è eseguito come 1+1, solo la porta funzionante viene fornita come riferimento temporale. La porta di protezione viene selezionata automaticamente durante un passaggio.

Tempi misti

La temporizzazione in modalità mista consente di selezionare sia i riferimenti temporali esterni (BITS1/BITS2) che quelli di linea (interfacce ottiche), nonché l'orologio interno. Prestare attenzione quando si utilizza la temporizzazione in modalità mista, poiché è possibile che si verifichino facilmente cicli di temporizzazione. Pertanto, è consigliabile pianificare attentamente prima di utilizzare la sincronizzazione in modalità mista. In alternativa, utilizzare BITS con loop.

Modalità orologio

Modalità normale

In modalità di funzionamento normale, TCC è bloccato su una fonte di sincronizzazione esterna.

Modalità di avvio rapido

Un oscillatore utilizza la modalità di avvio rapido per il "pull-in" rapido di un orologio di riferimento la cui frequenza è molto distante da quella dell'oscillatore. L'avvio rapido viene talvolta definito "Stato di acquisizione". Se la funzione TCC viene modificata in un riferimento che si avvicina alla velocità di esecuzione della scheda TCC, la modalità passa direttamente a Normale.

Modalità Holdover

In modalità Holding, tutti i riferimenti temporali esterni o di linea vengono persi e l'orologio utilizza i

dati temporali referenziati in modalità operativa normale per controllare il segnale di uscita. Tuttavia, la riduzione della frequenza si allontana nel tempo finché non diventa disponibile un riferimento temporale. Se il riferimento temporale precedente era disponibile per meno di 140 secondi prima di essere perso, TCC entra in modalità di esecuzione libera quando il riferimento temporale viene perso.

Questa modalità è migliore della modalità in esecuzione libera perché utilizza la media di 140 secondi di dati dall'ultimo riferimento di tempo qualificato per aumentare il proprio orologio interno. TCC rimane in questa modalità fino a quando non diventa disponibile un riferimento per lo switch o la deriva non è compresa nei limiti. Il traffico non subisce interruzioni in seguito alla transizione alla modalità Holdover per le prime 24 ore.

Modalità esecuzione libera

La modalità in esecuzione libera fa riferimento solo all'orologio interno della scheda TCC. Questa modalità è anche la modalità di default quando vengono persi altri riferimenti, anche quando non è specificatamente attivata come riferimento. Verificare che la rete non funzioni con l'orologio interno della scheda TCC come unica fonte di sincronizzazione o come principale.

Linee guida per la pianificazione della sincronizzazione

Caratteristiche di una buona progettazione temporale

Progettazione ottimale:

- Incorpora una gerarchia di intervalli logica.
- Consente una sincronizzazione efficiente.
- Evita i cicli temporali.
- Ripristino rapido in caso di guasti temporali.

È sempre consigliabile disporre di origini temporali esterne ridondanti e accurate per una rete più grande di pochi nodi. Nelle reti reali, ciò non è sempre possibile o necessario.

La temporizzazione interna non è destinata all'uso come sorgente di temporizzazione primaria durante il normale funzionamento. Cisco consiglia di utilizzare un'origine di qualità superiore (preferibilmente orologi Primary Reference Source/Primary Reference Clock (PRS/PRC)) per la temporizzazione della rete primaria con l'orologio interno disponibile per i momenti in cui tutte le altre origini di temporizzazione hanno esito negativo.

Per un'elevata tracciabilità, ridurre al minimo il numero di nodi ONS 15454 con una linea temporizzata in modo da ottenere una catena a margherita da un nodo master. Come regola generale, è possibile avere fino a sette nodi per la direzione principale e 13 nodi per la direzione secondaria. Pianificare con attenzione la temporizzazione della linea in un anello in modo da evitare cicli temporali.

I cicli temporali possono causare errori di frequenza elevata quando il nodo tenta di tracciare il proprio orologio, il che a sua volta può portare i nodi ONS 15454 a entrare ripetutamente nelle modalità di temporizzazione Holdover, Fast-start o Free-run. Spesso non c'è alcun allarme che indica l'esistenza di un ciclo temporale.

Informazioni correlate

- [Documentazione e supporto tecnico – Cisco Systems](#)