

Arborescence des erreurs de parité du routeur Internet de la gamme Cisco 12000

Contenu

[Introduction](#)

[Avant de commencer](#)

[Conventions](#)

[Conditions préalables](#)

[Composants utilisés](#)

[Aperçu](#)

[Analyse d'arborescence des erreurs de parité du processeur de route Gigabit \(GRP\)](#)

[Analyse d'arborescence des erreurs de parité de linecard](#)

[Erreurs Parity/ECC dans le processeur de route Gigabit de gamme Cisco 12000](#)

[Erreurs à bit unique \(SBEs\)](#)

[Erreurs de bits multiples \(MBEs\)](#)

[Erreurs de parité de mémoire de processeur \(PMPE\)](#)

[Message d'erreur %GRP-3-PARITYERR](#)

[%PRP-3-SBE DATA : Mauvaises données \[hexa\] ECC \[hexadécimal\] REC CALC \[hexadécimal\] \[hexa\]](#)

[Erreurs Parity/ECC dans les linecards de gamme Cisco 12000](#)

[Erreurs SDRAM ECC](#)

[Exceptions de parité en cache](#)

[Messages d'erreur de linecard de l'engine 0-based](#)

[Messages d'erreur de linecard de l'engine 1-based](#)

[Messages d'erreur de linecard de l'engine 2-based](#)

[Messages d'erreur de linecard de l'engine 3-based](#)

[Messages d'erreur de linecard de l'engine 4/4+-based](#)

[Messages d'erreur de linecard de l'engine 5/5+-based](#)

[Messages d'erreur de linecard de l'engine 6-based](#)

[Messages d'erreur de STATION THERMALE](#)

[Erreurs de parité dans la gamme Cisco 12000 commutant des cartes de matrice](#)

[Informations connexes](#)

[Introduction](#)

Ce document décrit les étapes du dépannage et du repérage d'une pièce ou d'une composante défectueuse du routeur Internet Cisco de série 12000 lors de l'affichage de divers messages d'erreur de parité.

Remarque: Ce document ne couvre pas la cause des erreurs de parité. Si vous êtes intéressé par

une définition plus concise des erreurs de parité (également connues sous le nom de renversements simples d'événement - SEUs) et de leur cause possible, nous recommandons que vous lisiez les documents joints de l'[augmentation de la disponibilité du réseau](#).

Avant de commencer

Conventions

Pour plus d'informations sur les conventions des documents, référez-vous aux [Conventions utilisées pour les conseils techniques de Cisco](#).

Conditions préalables

Avant de commencer avec ce document, nous recommandons que vous lisiez les documents suivants :

- [Erreurs de parité de mémoire de processeur \(PMPE\)](#)
- [Résolution des problèmes de blocage de routeurs](#)

Composants utilisés

Les informations dans ce document sont basées sur les versions de logiciel et de matériel ci-dessous.

- [Routeur Internet de la gamme Cisco 12000](#)
- Toutes les versions de logiciel de Cisco IOS®

Les informations présentées dans ce document ont été créées à partir de périphériques dans un environnement de laboratoire spécifique. Tous les périphériques utilisés dans ce document ont démarré avec une configuration effacée (par défaut). Si vous travaillez dans un réseau opérationnel, assurez-vous de bien comprendre l'impact potentiel de toute commande avant de l'utiliser.

Aperçu

La plupart des processeurs et des linecards d'artère de Routeur Internet de la série Cisco 12000 incluent la fonctionnalité de la correction de code d'erreur (ECC). Il y a, cependant, quelques linecards existants dans le domaine qui n'ont pas la capacité ECC. La fonctionnalité ECC couvre seulement la RAM ou la mémoire synchrone de la mémoire vive dynamique (SDRAM) sur les cartes. Le repos n'est pas protégé par ECC.

Voici une comparaison de la fonctionnalité ECC pour des linecards utilisés avec le Cisco 12000 :

- Tous les Engine 2 et cartes postérieures ont la fonctionnalité ECC.
- Les cartes de l'engine 1 ont changé à l'ECC après FCS.
- Les cartes de l'engine 0 n'ont pas la fonctionnalité ECC.
- Quelques cartes peuvent être mises à jour aux Produits semblables qui intègrent la fonctionnalité ECC.

Le tableau ci-dessous présente les Produits qui ont la fonctionnalité ECC :

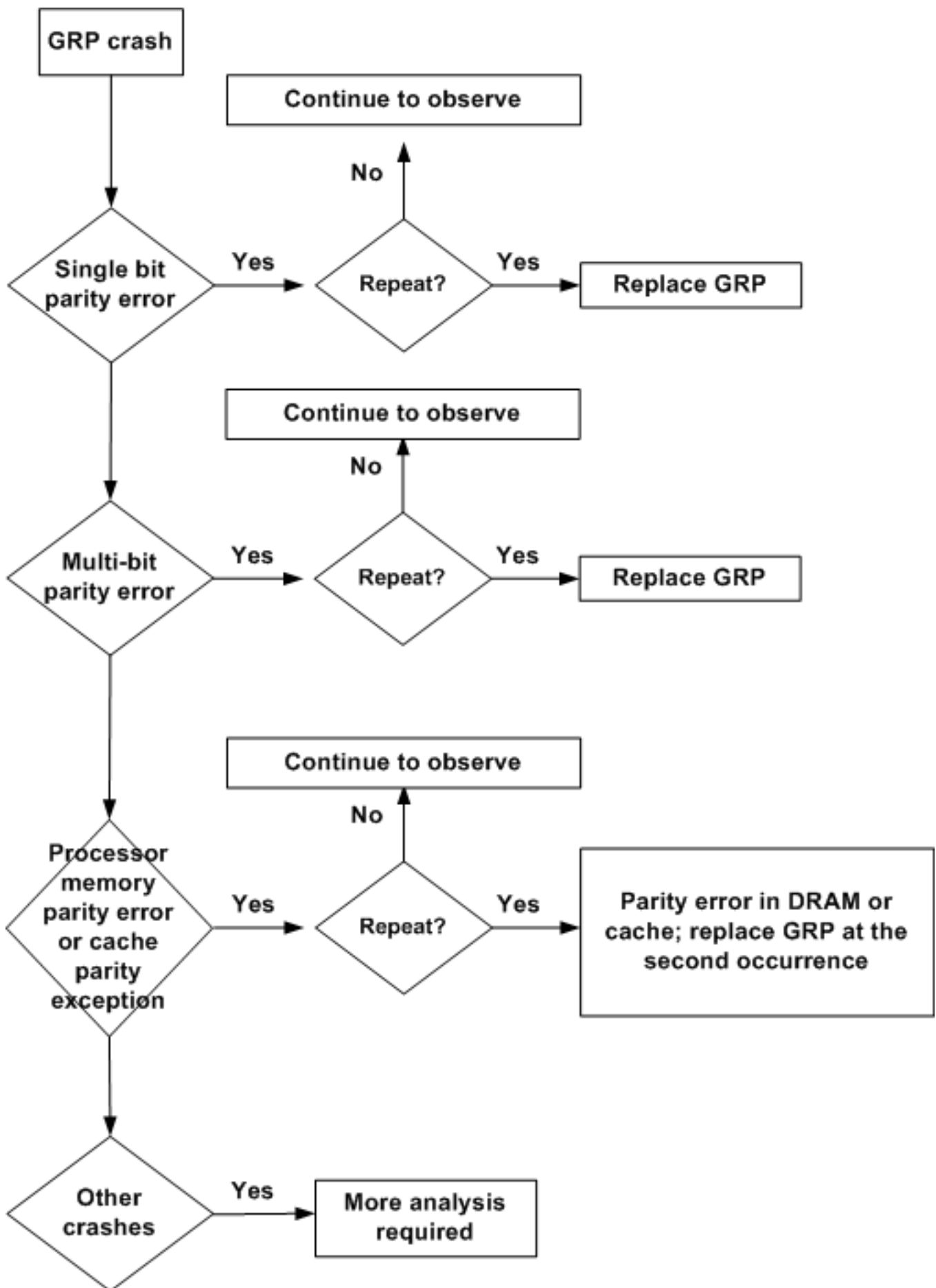
Produits Non-ECC	Produits ECC
GRP (=)	GRP-B (=)
GE-SX/LH-SC (=)	GE-GBIC-SC-B (=)
GE-GBIC-SC-A (=)	GE-GBIC-SC-B (=)
8FE-FX-SC(=)	8FE-FX-SC-B(=)
8FE-TX-RF45(=)	8FE-TX-RJ45-B(=)
6DS3-SMB(=)	6DS3-SMB-B(=)
12DS3-SBM(=)	12DS3-SMB-B(=)
OC12/SRP-IR-SC(=)	OC12/SRP-IR-SC-B(=)
OC12/SRP-MM-SC(=)	OC12/SRP-mm-SC-B(=)
OC12/SRP-LR-SC(=)	OC12/SRP-LR-SC-B(=)

Remarque: - B et ECC sont indépendants. - B signifie que le produit est une deuxième principale révision ordonnable du panneau. Dans certains cas, c'était la révision pour l'ECC.

Cisco offre un [plan de migration technologique](#) (TMP) qui te permet pour améliorer un panneau non-ECC à un nouveau panneau ECC. Un crédit sera appliqué à l'achat du nouveau panneau ECC en échange du panneau non-ECC.

[Analyse d'arborescence des erreurs de parité du processeur de route Gigabit \(GRP\)](#)

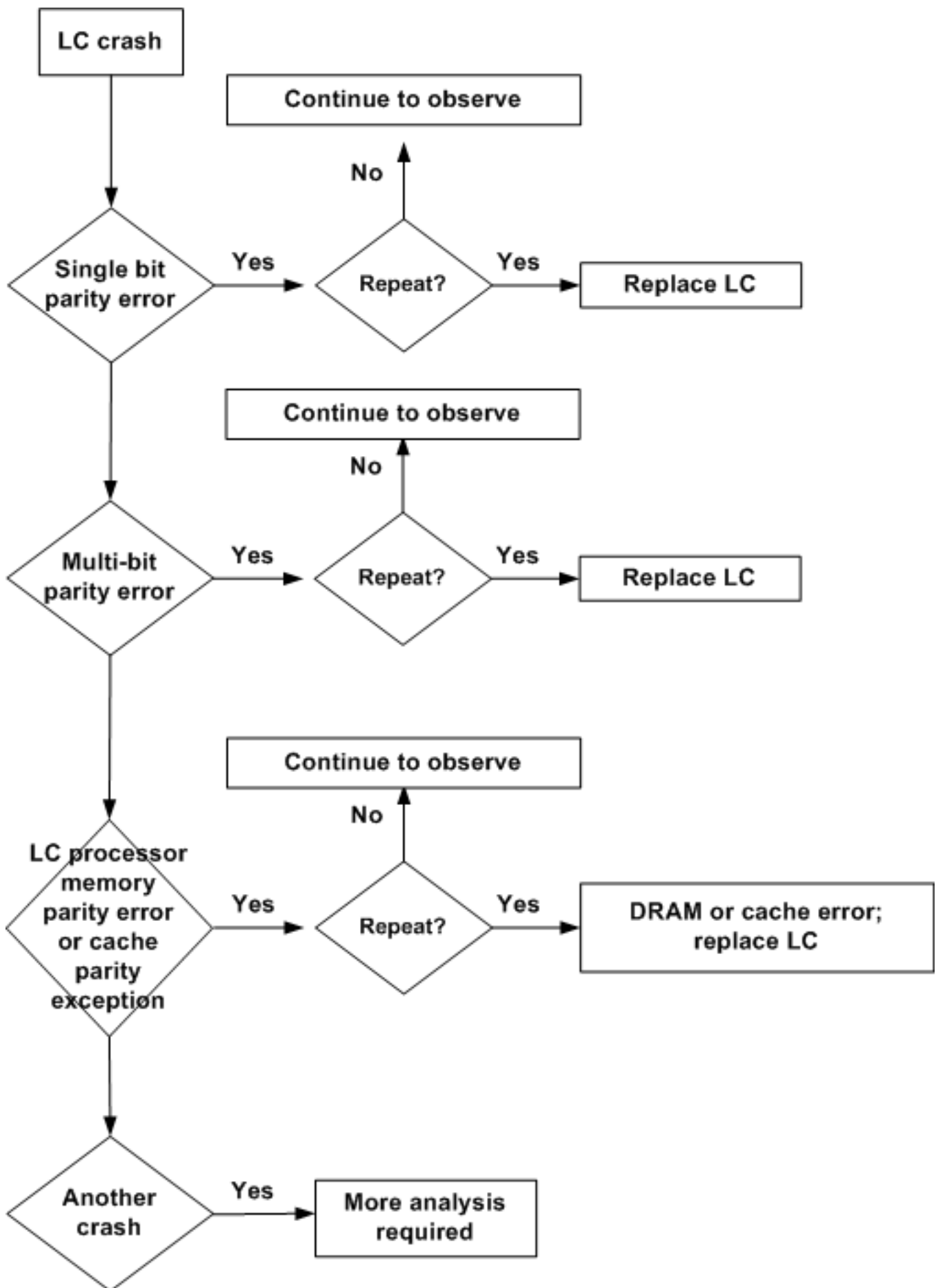
L'organigramme ci-dessous vous aide à déterminer quel composant du Routeur Internet de la série Cisco 12000 est responsable des messages d'erreur de la correction de parité/code d'erreur (ECC) sur le processeur de route Gigabit (GRP).



Remarque: Saisissez et enregistrez la sortie de `show tech-support` et consolez les logs, et collectez tous les [fichiers crashinfo](#) pendant les erreurs parity/ECC.

Analyse d'arborescence des erreurs de parité de linecard

L'organigramme ci-dessous vous aide à déterminer quel composant d'un linecard de Routeur Internet de la série Cisco 12000 est responsable des messages d'erreur de la correction de parité/code d'erreur (ECC) :



Remarque: Toutes les fois qu'un linecard éprouve une erreur parity/ECC, collectez autant d'informations comme possible (voir les [crash de linecard de dépannage sur le Routeur Internet de la série Cisco 12000](#) pour des détails).

Le Routeur Internet de la série Cisco 12000 récupère des erreurs de parité dans d'autres mémoires de carte de ligne (SDRAM et SRAM) sans tomber en panne.

Erreurs Parity/ECC dans le processeur de route Gigabit de gamme Cisco 12000

Les données avec la mauvaise parité en peuvent être signalées par plusieurs des périphériques parité-vérifiants pour lus ou écrire l'exécution sur le Routeur Internet de la série Cisco 12000.

Les GRP-B et les PRP utilisent la correction d'erreurs et la détection d'erreur de bits multiples à bit unique ECC à la mémoire partagée (SDRAM). Une erreur à bit unique dans le SDRAM est corrigée automatiquement, et le système continue à fonctionner en tant que normale.

Erreurs à bit unique (SBEs)

PRP et GRP-B ont le contrôleur amélioré de mémoire vive dynamique (mémoire vive dynamique) qui prend en charge l'ECC. Par conséquent, ils peuvent corriger des erreurs et des erreurs de bits multiples à bit unique d'état. La correction d'une erreur à bit unique ressemble à ceci :

```
%Tiger-3-SBE: Single bit error detected and corrected at <address>
```

SBEs sont corrigés par le circuit de correction d'erreurs et n'affectent pas la fonctionnalité du GRP-B ou du PRP. Aucune action n'est exigée pour des erreurs à bit unique, à moins qu'ils se produisent fréquemment. Dans ce cas, il est recommandé de remplacer le panneau de processeur.

Erreurs de bits multiples (MBEs)

La détection d'une erreur de bits multiples est signalée par une exception d'erreur de bus ou une exception d'erreur de parité en cache CPU.

Erreurs de parité de mémoire de processeur (PMPE)

Un message d'erreur de parité de mémoire de processeur est signalé si la CPU détecte une erreur de parité en accédant au cache externe du processeur (L3 sur le GRP) par le bus de SysAD, ou l'un ou l'autre des mémoires de cache interne CPU (L1 ou L2). Le tableau 1 répertorie des exemples des messages qui seraient imprimés pour chaque type d'erreur de parité en cache :

Tableau 1 : Emplacement d'erreur de parité en cache

Emplacement d'erreur de parité	
Cache de l'instruction L1	Erreur : Primaire, cache d'instr, champs : données
Cache de données L1	Erreur : Primaire, cache de données, champs : données
Cache de l'instruction L2	Erreur : SysAD, cache d'instr, champs : données
Cache de données L2	Erreur : SysAD, cache de données, champs : données

Cache de l'instruction L3	Erreur : SysAD, cache d'instr, champs : 1er dword
Cache de données L3	Erreur : SysAD, cache de données, champs : 1er dword

Exemple :

La première ligne du message d'erreur indique l'emplacement de l'erreur de parité, et peut être n'importe quel emplacement répertorié dans le tableau 1. Dans cet exemple, l'emplacement est cache de l'instruction L3.

```
Error: SysAD, instr cache, fields: data, 1st dword
Physical addr(21:3) 0x000000,
virtual addr 0x6040BF60, vAddr(14:12) 0x3000
virtual address corresponds to main:text, cache word 0
      Low Data      High Data  Par  Low Data      High Data  Par
L1 Data:  0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
      Low Data      High Data  Par  Low Data      High Data  Par
DRAM Data: 0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
```

La sortie du **show version** devrait être semblable à ceci :

```
...System was restarted by processor memory parity error at PC 0x602310D0,
address 0x0 at 03:18:21 GMT Sun Oct 27 2002 ...
```

De la sortie de **show context**, vous pouvez voir que le système a été redémarré par une exception de parité en cache :

```
Router#show context slot 11
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)
TAC Support: http://www.cisco.com/tac
Compiled Mon 16-Sep-02 17:36 by nmasa
Card Type: Route Processor, S/N

LC uptime was 0 minutes.
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
System restarted by a Cache Parity Exception
STACK TRACE:
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
...
```

Remplacez le GRP ou le PRP après une deuxième panne.

[Message d'erreur %GRP-3-PARITYERR](#)

Le message suivant peut apparaître dans la sortie de console :

```
Router#show context slot 11
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)
TAC Support: http://www.cisco.com/tac
Compiled Mon 16-Sep-02 17:36 by nmasa
Card Type: Route Processor, S/N
```



```
LC uptime was 0 minutes.
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
System restarted by a Cache Parity Exception
STACK TRACE:
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
...
```

Ce message signifie qu'une erreur de parité a été détectée par le matériel d'interface de matrice sur le GRP. Le nombre hexadécimal indique le vecteur d'interruption d'erreur. Ceci indique habituellement un problème matériel sur le GRP qui signale l'erreur (dans ce cas, emplacement 7). Le GRP défectueux devrait être remplacé sur la deuxième occurrence d'une question semblable.

[%PRP-3-SBE DATA : Mauvaises données \[hexa\] ECC \[hexadécimal\] REC CALC \[hexadécimal\] \[hexa\]](#)

Affichages de ce message d'erreur quand le routeur reçoit des données avec une mauvaise parité.

Des données avec la mauvaise parité en sont signalées par plusieurs des périphériques parité-vérifiants pour lus ou écrivent l'exécution exécutée sur le Routeur Internet de la série Cisco 12000.

Le PRP emploie la correction d'erreurs et la détection d'erreur de bits multiples à bit unique ECC pour partager la mémoire (SDRAM). Une erreur à bit unique dans le SDRAM est corrigée automatiquement, et le système continue à fonctionner en tant que normale.

Les erreurs à bit unique (SBE) sont corrigées par le circuit de correction d'erreurs (ECC) et n'affectent pas la fonctionnalité du PRP. Aucune action n'est exigée pour des erreurs à bit unique à moins qu'ils se produisent fréquemment.

Si l'erreur se produit fréquemment, il est recommandé de remplacer le panneau de processeur.

[Erreurs Parity/ECC dans les linecards de gamme Cisco 12000](#)

[Erreurs SDRAM ECC](#)

- Erreurs à bit unique du code correcteur d'erreurs SDRAM (ECC) Une erreur à bit unique est une à bit unique des données qui sont incorrectes dans un mot lu de la mémoire. Pour SBEs, l'erreur peut être corrigée sans interruption aux exécutions. Des erreurs à bit unique sont détectées et les données corrigées sont présentées. Par exemple, des erreurs à bit unique sont signalées comme suit sur l'engine 4/4+ :
`Router#show context slot 11`

```
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002
```

```
VERSION:
```

```
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fc1)
```

```
TAC Support: http://www.cisco.com/tac
```

```
Compiled Mon 16-Sep-02 17:36 by nmasa
```

```
Card Type: Route Processor, S/N
```

```
LC uptime was 0 minutes.
```

```
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
```

```
System restarted by a Cache Parity Exception
```

```
STACK TRACE:
```

```
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
```

```
...
```

SBEs sont corrigés par le circuit de correction d'erreurs et n'affectent pas la fonctionnalité du linecard. Aucune action n'est exigée pour des erreurs à bit unique, à moins qu'ils se produisent fréquemment. Dans ce cas, il est recommandé de remplacer le linecard.

- Erreurs du Multi-bit ECC SDRAM Une erreur de bits multiples est quand plus d'un bit est incorrect dans le même mot. Pour MBEs, l'erreur est détectée et les crash de linecard.

L'occurrence de SBEs et de MBEs est très rare. Voici un exemple du message imprimé à la console en réponse à une erreur du multi-bit ECC dans le SDRAM :
Router#show context slot 11

```
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002
```

```
VERSION:
```

```
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fc1)  
TAC Support: http://www.cisco.com/tac  
Compiled Mon 16-Sep-02 17:36 by nmasa  
Card Type: Route Processor, S/N
```

```
LC uptime was 0 minutes.
```

```
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
```

```
System restarted by a Cache Parity Exception
```

```
STACK TRACE:
```

```
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
```

```
...
```

MBEs ne peut pas être corrigé par ECC, et fait tomber en panne le linecard. Le linecard sera alors rechargé et apporté de nouveau dans le fonctionnement normal par le processeur d'artère. Des diagnostics sur site peuvent être utilisés pour vérifier la mémoire de carte de ligne pour MBEs. MBEs sont détectés par des diagnostics sur site comme erreurs de mémoire. Est ci-dessous un exemple d'un panneau qui a éprouvé une erreur de bits multiples sur le TX SDRAM qui a manqué des diagnostics sur site :
FDIAG_STAT_IN_PROGRESS(5): test #12

```
TX SDRAM Marching Pattern
```

```
FD 5> RIM:
```

```
FD 5> TX Registers
```

```
FD 5> INT_CAUSE_REG = 0x00000680
```

```
FD 5> Unexpected L3FE Interrupt occurred.
```

```
FD 5> ERROR: TX BMA Asic Interrupt Occured
```

```
FD 5> *** 0-INT: External Interrupt ***
```

```
FDIAG_STAT_DONE_FAIL(5) test_num 12, error_code 1
```

```
Field Diagnostic: ****TEST FAILURE**** slot 5: last test run 12,
```

```
TX SDRAM Marching Pattern, error 1
```

```
Field Diag eeprom values: run 5 fail mode 1 (TEST FAILURE) slot 5
```

last test failed was 12, error code 1 Si vous avez un QOC48 ou un linecard OC192, référez-vous à cette [note de terrain : QOC48/OC192 SBEs/MBEs](#). Autrement, vous devriez remplacer le linecard après une deuxième panne.

Exceptions de parité en cache

Vérifiez la valeur du champ de sig= dans l'emplacement de show context [slot#] sorti :

```
Router#show context slot 4
```

```
CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999
```

```
VERSION:
```

```
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fc1)
```

```
Compiled Mon 28-Dec-98 14:53 by tamb
```

```
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
```

```
System exception: SIG=20, code=0xA414EF5A,
```

```
context=0x40337424
```

System restarted by a **Cache Parity Exception**

Quelques cartes ont basé sur l'engine d'expédition de l'engine 1 sont susceptibles des questions de corruption de cache interne en fonctionnant aux états très spécifiques de tension et de température.

La caractéristique de correction d'erreur de cache (CERF) est une caractéristique de logiciel les linecards Engine1 qui détecte et corrige des erreurs de parité en cache par des erreurs vidantes du cache externe CPU, et en régénérant la ligne de cache de la mémoire vive dynamique. Cette caractéristique fournit l'intelligence dans l'algorithme de Gestion de cache CPU qui permet à la CPU de récupérer d'une erreur de parité de mémoire cache, empêchant un crash de linecard sans encourir un impact sur les performances.

Remarque: CERF est allumé par défaut. L'activité de ce code de correction d'erreurs de logiciel (ECC) peut être surveillée par la commande de **cerf de show controller**. Pour arrêter la caractéristique, utilisez la commande de configuration globale **aucun cerf de service**.

Voir la [note de terrain : Erreur de parité en cache sur la carte GSR 1GE](#) pour information les informations complémentaires.

Pour déterminer sur quelle engine d'expédition le linecard est basé, voyez [comment peux je déterminer quelle carte de moteur s'exécute dans la case ?](#) du Routeur Internet de la série Cisco 12000 : Document de forums aux questions.

Si le linecard est basé sur l'engine 1, le contournement est d'améliorer le logiciel de Cisco IOS à une release qui contient la caractéristique de correction d'erreur de cache (CERF). Cette caractéristique était d'abord disponible dans le Logiciel Cisco IOS version 12.0(21)S3. S'il tombe en panne toujours par exception de parité en cache, alors le linecard doit être remplacé.

Si le linecard est basé sur un autre type de moteur, vous devriez remplacer le linecard sur la deuxième occurrence d'un crash semblable.

[Messages d'erreur de linecard de l'engine 0-based](#)

Vous pouvez voir le message suivant dans les logs de console :

```
Router#show context slot 4
      CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
SOFTWARE (fcl)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Ce message signale une mémoire vive dynamique CPU écrivent l'erreur de parité. L3FE signifie l'engine avant de la couche 3. Le linecard devrait être remplacé à la deuxième apparition d'un problème semblable.

[Messages d'erreur de linecard de l'engine 1-based](#)

Voici quelques messages d'erreur que vous pouvez rencontrer :

- Dans les logs pour un linecard de gigabit de port unique :`Router#show context slot 4`

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE

SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,

context=0x40337424

System restarted by a **Cache Parity Exception**

Pour de plus nouveaux panneaux, une difficulté a été de remplacer le TX GigaTranslator ASIC par un réseau prédifusé champ-programmable (FPGA). À la deuxième apparition d'une question semblable, le panneau devrait être remplacé.

- Dans la sortie de console :`Router#show context slot 4`

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE

SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,

context=0x40337424

System restarted by a **Cache Parity Exception**

Ces messages peuvent être coupés en pièces suivantes :`%LC-3-ECC` : Salsa ECC - Il y a une erreur dans le L3FE ASIC du linecard.`%LC-3-L3FEERR` - Il y a une erreur dans le repérage L3FE ASIC du linecard. les informations.`%MEM_ECC-3-SBE` - Une erreur corrigible à bit unique a été détectée sur lu de la mémoire vive dynamique. La commande de **show memory ecc** peut être utilisée pour vider des erreurs à bit unique connectées jusqu'ici. C'est identique que le message d'erreur `%MEM_ECC-3-SBE_LIMIT`.`%MEM_ECC-3-SYNDROME_SBE` - Le syndrome de 8 bits pour l'erreur à bit unique détectée. Cette valeur n'indique pas les positions précises des bits par erreur, mais peut être utilisée pour rapprocher leurs positions. C'est identique que le message d'erreur `%MEM_ECC-3-SYNDROME_SBE_LIMIT`. Fondamentalement, le linecard a signalé une erreur à bit unique et l'a corrigée automatiquement. Aucune action n'est exigée de votre partie, à moins que ceci se produise fréquemment. Dans ce cas, il est recommandé de remplacer le linecard.`%LC-3-SWECC_DATA` - Indique qu'un événement de cache a été corrigé au LC dans l'EMPLACEMENT 0 par le code de correction d'erreurs de logiciel (SWECC).

- Un autre message que vous pourriez rencontrer est :`Router#show context slot 4`

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE

SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,

context=0x40337424

System restarted by a **Cache Parity Exception**

Ce message signifie qu'une erreur non corrigible à bit unique [erreur majeure] a été détectée sur une CPU lue de la mémoire vive dynamique. La commande de **show memory ecc** vide les erreurs à bit unique connectées jusqu'ici et indique des emplacements durs détectés d'adresse d'erreur. Surveillez le système utilisant la commande de **show memory ecc** et remplacez la mémoire vive dynamique s'il y a trop d'occurrences de ces erreurs.

Messages d'erreur de linecard de l'engine 2-based

Vous pouvez voir l'erreur suivante dans la sortie de console :

```
Router#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
    SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Ceci signifie que la commutation de paquets ASIC (PSA) SDRAM protégé par ECC a identifié une erreur d'un-bit corrigible. Aucune action n'est exigée de votre partie, à moins que ces messages se produisent fréquemment. Dans ce cas, il est recommandé de remplacer le linecard.

Messages d'erreur de linecard de l'engine 3-based

Vous pouvez voir ces erreurs dans la sortie de console :

```
Router#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
    SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Messages d'erreur de linecard de l'engine 4/4+-based

- Vous pouvez rencontrer les messages suivants sur des linecards de l'engine 4/4+-based

```
.Router#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
    SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

```
OUIRouter#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
    SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
```

System restarted by a **Cache Parity Exception**

OURouter#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE

SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,

context=0x40337424

System restarted by a **Cache Parity Exception**

Les symptômes pour cette question incluent :Cisco Express Forwarding sur ce linecard obtient handicapéLe séjour associé up/up de portsLe linecard pourrait être automatiquement remis à l'état initialSi le linecard ne remet pas à l'état initial, le contournement est d'exécuter la commande de **<slot> de recharge de microcode** :Ce message n'indique pas toujours un problème de matériel avec le module RX192. Quelques bogues de logiciel Cisco IOS pourraient produire ce message d'erreur comme effet secondaire. Si ce message apparaît seulement une fois, continuez à surveiller le panneau. Le périphérique sera remis à l'état initial. Si le problème persiste, la carte sera automatiquement remise à l'état initial. Entrez en contact avec votre représentant de l'assistance technique Cisco pour l'assistance si ce message persiste.

- Les événements SBE peuvent être vérifiés l'E4/E4+ avec l'ordre **CCE des shows controllers**

mcc192 :LC-Slot4#**show controllers mcc192 ecc**

MCC192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

TX192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0Ceci rend compte de la mémoire RX et TX.

[Messages d'erreur de linecard de l'engine 5/5+-based](#)

Vous pouvez voir ces erreurs dans la sortie de console :

LC-Slot4#**show controllers mcc192 ecc**

MCC192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

TX192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

[Messages d'erreur de linecard de l'engine 6-based](#)

Vous pouvez voir ces erreurs dans la sortie de console :

LC-Slot4#**show controllers mcc192 ecc**

MCC192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

TX192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

[Messages d'erreur de STATION THERMALE](#)

Vous pouvez voir ces erreurs dans la sortie de console :

LC-Slot4#**show controllers mcc192 ecc**

MCC192 SDRAM ECC Counters

SBE = 0x0, MBE = 0x0

TX192 SDRAM ECC Counters

SBE = 0x0,

MBE = 0x0

[Erreurs de parité dans la gamme Cisco 12000 commutant des cartes de matrice](#)

Tous les messages d'erreur de parité liés aux cartes de changement de matrice sont couverts en détail dans le [dépannage matériel pour le Routeur Internet de la série Cisco 12000](#). Ces messages incluent (liste non exhaustive) :

```
LC-Slot4#show controllers mcc192 ecc
```

```
MCC192 SDRAM ECC Counters
```

```
SBE = 0x0,
```

```
MBE = 0x0
```

```
TX192 SDRAM ECC Counters
```

```
SBE = 0x0,
```

```
MBE = 0x0
```

[Informations connexes](#)

- [Résolution des problèmes de blocage de routeurs](#)
- [Erreurs de parité de mémoire de processeur \(PMPE\)](#)
- [Page de support de Routeur Internet de la série Cisco 12000](#)
- [Support technique - Cisco Systems](#)