

Temporisation et synchronisation sur Cisco ONS 15454

Contenu

[Introduction](#)

[Conditions préalables](#)

[Conditions requises](#)

[Composants utilisés](#)

[Conventions](#)

[Informations générales](#)

[Architecture de synchronisation](#)

[Distribution de synchronisation](#)

[Circuits de synchronisation](#)

[Qualification et panne de référence](#)

[Boucle à verrouillage déphasé](#)

[Support de niveau de synchronisation de carte](#)

[Cartes Optiques](#)

[Cartes DS1/DS3](#)

[Cartes DS3XM](#)

[Modes de synchronisation](#)

[Synchronisation externe](#)

[Ligne synchronisation](#)

[Synchronisation mélangée](#)

[Clocks mode](#)

[Mode normal](#)

[Mode de démarrage rapide](#)

[Mode de maintien](#)

[Mode relaxé](#)

[Instructions pour prévoir la synchronisation](#)

[Caractéristiques de bon chronométrant la conception](#)

[Informations connexes](#)

[Introduction](#)

Ce document fournit des instructions pour prévoir la synchronisation et la synchronisation sur le Cisco ONS 15454.

[Conditions préalables](#)

Conditions requises

Cisco vous recommande de prendre connaissance des rubriques suivantes :

- Cisco ONS 15454

Composants utilisés

Les informations contenues dans ce document sont basées sur les versions de matériel et de logiciel suivantes :

- Cisco ONS 15454

Les informations contenues dans ce document ont été créées à partir des périphériques d'un environnement de laboratoire spécifique. Tous les périphériques utilisés dans ce document ont démarré avec une configuration effacée (par défaut). Si votre réseau est opérationnel, assurez-vous que vous comprenez l'effet potentiel de toute commande.

Conventions

Pour plus d'informations sur les conventions utilisées dans ce document, reportez-vous à [Conventions relatives aux conseils techniques Cisco](#).

Informations générales

Le produit contient :

- L'American National Standards Institute/plate-forme synchrone de ravitaillement du réseau optique (ANSI/SONET)
- Plate-forme de ravitaillement de Standards Institute européens de télécommunication/Union/Hiérarchie Numérique Synchrone Internationale des Télécommunications (ETSI/ITU/SDH)
- La plate-forme de transport, Multiplexage en longueur d'onde dense (DWDM)

Les informations dans ce document de synchronisation appliquent aux deux Plateformes de ravitaillement. Les utilisations de plate-forme de transport par la synchronisation. Dans la synchronisation traversante, reçu signal « est » chronomètre le signal transmis de « ouest », et le signal reçu de « ouest » chronomètre le signal « est » transmis.

Architecture de synchronisation

Les cartes de synchronisation, de transmissions et de contrôle (TCC) et la croix connectent (XC) des cartes contrôlent la fonction de synchronisation sur ONS 15454 basé sur des standards de l'industrie pour le matériel SONET/SDH. Employez le TCC redondant et XC des cartes pour fournir le matériel système commun insensible aux défaillances.

Remarque: Ce document emploie le TCC génériquement pour se rapporter à toutes les variations de la carte TCC, et de XC génériquement pour se rapporter à toutes les variations de la carte XC.

Le châssis d'ANSI contient la synchronisation intégrée en cours deux (BITS) dans les ports. Les

deux ports se terminent en protection auxiliaire d'interface (AIP). L'arrêt dans l'AIP permet à l'active et à des cartes TCC de secours pour surveiller les BITS, et assure l'arrêt approprié des BITS même si le fond de panier est dû endommagé à une surtension. Pour la plate-forme ETSI, les interfaces de BITS se trouvent au panneau électrique de la connexion de support avant (FMEC).

Toutes les interfaces synchrones (ports Optiques) dérivent la synchronisation de transmission de la référence de synchronisation de système que la carte TCC gère. Les cartes XC fournissent transmettent la synchronisation à chaque port. Le TCC remplit ces fonctions de synchronisation :

- Pour surveiller, qualifier et sélectionner la référence.
- Pour filtrer et verrouiller à la référence active.
- Pour gérer la distribution de l'horloge système.
- Pour terminer deux entrées de BITS.
- Pour générer deux sorties de BITS.
- Pour traiter et générer la Messagerie d'état de synchronisation (SSM).
- Pour commuter la référence pour la maintenance.
- Pour générer des états d'alarme de synchronisation.

Distribution de synchronisation

[La figure 1](#) indique comment la synchronisation est distribuée dans un système d'ANSI. La version SDH est semblable mais avec les modifications mineures terminologiques. Cette section utilise la version d'ANSI comme exemple.

Remarque: Les lignes continues représentent la distribution active de synchronisation, et les lignes tirées représentent la distribution de réserve de synchronisation.

Figure 1 – Sélection et distribution de synchronisation dans l'ANSI ONS 15454

Chaque système peut prendre de plusieurs formes des entrées ou des horloges de référence, sur la base du ravitaillement de synchronisation. Les entrées de synchronisation disponibles sont les BITS 1 et 2, les lignes Optiques, et l'oscillateur interne. Toutes ces entrées sont alimentées aux deux cartes TCC cependant seulement que la synchronisation de la carte TCC active est utilisée. Vous pouvez employer le ravitaillement pour indiquer jusqu'à trois entrées comme horloges de référence. Les circuits de synchronisation dans chaque carte TCC indépendamment qualifient et sélectionnent une référence active parmi les trois références et verrouillages sur cette référence. L'horloge résultante s'appelle l'horloge système ou horloge Ne.

Remarque: Les deux cartes TCC ne verrouillent pas sur l'un l'autre.

L'horloge système de chaque carte TCC est distribuée aux deux cartes XC, qui introduisent l'horloge dans toutes les cartes d'OCn. L'horloge de la carte XC active est sélectionnée.

Remarque: Sur des Plateformes SDH, la synchronisation est distribuée des cartes TCC directement aux linecards au-dessus d'un bus interne.

Afin de piloter d'autres horloges, les cartes TCC peuvent également générer des horloges de BITS des lignes.

Remarque: De BITS des horloges ne peuvent pas être directement dérivées des BITS dans des horloges pour empêcher des boucles de synchronisation de BITS.

Circuits de synchronisation

Les circuits de synchronisation dans des cartes TCC manipulent toutes les fonctions associées par synchronisation. [La figure 2](#) affiche un écoulement de haut niveau. Afin de déterminer l'intégrité, le réseau prédiffusé programmable de synchronisation de champ (FPGA) traite les entrées de synchronisation. L'horloge système est utilisée comme référence pour la comparaison. La référence active sélectionnée est introduite dans la phase dépistant la boucle, qui produit l'horloge système (horloge Ne). Des signaux de BITS peuvent également être générés pour des signaux ces les lignes provenues pour fournir la synchronisation aux périphériques externes (BITS). De BITS les ports fournissent deux interfaces métalliques qui prennent en charge un grand choix de signaux.

Figure 2 – Circuits de synchronisation dans le TCC

Qualification et panne de référence

Il y a deux manières d'influencer la sélection de la référence active :

- Ravitaillement
- Qualification de référence

Seulement les horloges de référence provisioned sont des candidats pour le processus de sélection. Une exception est l'horloge interne, qui est toujours l'horloge par défaut quand toutes autres références échouent. Cependant, une référence provisioned n'est pas nécessairement sélectionnée comme référence active. N'importe quelle référence sélectionnée doit passer le processus de qualification.

Chaque référence est votée toutes les cinq millisecondes pour des modifications d'état. Sur une période 30-second, le TCC calcule la fréquence et erre pour chaque référence. Une référence est qualifiée (pour l'acceptation) quand le décalage de fréquence est dans la référence du 12h9 A de \pm est le mauvais marqué (rejeté) quand la fréquence est en dehors de des limites valides de fréquence (pages par minute de ± 15 pour les BITS actifs, pages par minute de ± 16 pour les lignes actives, et pages par minute de ± 13.1 pour des références inactives) et erre est au delà du seuil (14h. Une référence est le mauvais également marqué quand une alarme est reçue, ou s'il n'y a aucun signal. L'alarme peut être la perte de signal (visibilité directe), la perte de trame (LOF) ou le signal d'indication d'alarme (AIS). La panne de la référence active incite la sélection de et la commutation à la prochaine meilleure référence.

Une carte E/S provisioned pour fournir la ligne référence de synchronisation surveille constamment son signal reçu. Si le port est dans un état visibilité directe, LOF, ou AIS, la carte arrête la référence au TCC. En conséquence, le TCC déclare la référence du port en tant que mauvais. Si cette référence est la référence active en cours, la prochaine meilleure référence devient la référence active.

Si une horloge entrante a le SSM associé avec elle, le SSM est utilisé pour la sélection de référence. L'horloge la plus de haute qualité, si le SSM est utilisé, est toujours sélectionnée comme horloge active. Quand il y a plus d'un met en référence qui ont la même qualité, celle avec le plus prioritaire (basé sur le ravitaillement) est sélectionnée comme référence active.

En résumé, une référence n'est pas reçue si l'un de ces conditions est vraie :

- L'entrée Optique ou de BITS reçoit une visibilité directe, un LOF, ou une alarme AIS, ou

l'interface est hors service.

- Le SSM est dans l'état de la faire-non-utilisation (DUS), ou le SSM indique que l'horloge est de qualité inférieure (en d'autres termes, la qualité de SSM de la référence est plus mauvaise que celle du TCC).
- La fréquence d'entrée est éteinte par plus que des pages par minute du ± 15 pour des BITS ou des pages par minute du ± 16 pour des lignes sur une période 30-second (hors des limites).
- L'horloge d'entrée est instable (qui signifie que l'horloge erre à plus que le 14h).
- Il n'est pas qualifié pendant au moins 30 secondes.

Boucle à verrouillage déphasé

Au coeur des circuits de synchronisation dans le TCC se trouve le bloc du générateur à horloge généré par la boucle à verrouillage de phase (PLL). [La figure 3](#) représente un PLL simplifié sur le TCC.

Boucle verrouillée de figure 3-phase

Le détecteur de phase compare l'horloge de référence active à l'horloge système (déjà divisée par le diviseur). S'il y a un décalage de phase, un niveau de tension proportionnel au décalage est généré. S'il n'y a aucun décalage, aucune sortie n'est générée. Le filtre lisse ou fait la moyenne du signal de tension au-dessus d'une certaine période, et introduit la moyenne dans l'oscillateur à cristal contrôlé par tension (VCXO). La tension ajuste la phase et la fréquence de VCXO. La sortie de VCXO est horloge système (ou horloge Ne). Une partie de la sortie est rétroagie dans la boucle pour répéter le processus. Quand l'horloge système dépiste la référence active, l'horloge est verrouillée et le TCC écrit le clock mode normal.

VCXO est encore stabilisé par un plus petit PLL entre l'oscillateur à cristal contrôlé par four (OCXO) et l'horloge de référence filtrée.

Remarque: Afin de simplifier le diagramme, ce plus petit PLL n'est pas affiché ici.

Le résultat est que l'horloge système est plus stable. Notez que l'OCXO utilisé dans le TCC est évalué au strate 3 pour sa stabilité de maintien et précision élevée en plein air.

Support de niveau de synchronisation de carte

Cartes Optiques

- Les temps d'horloge système toutes les interfaces de transmission SONET.
- Employez les réglages de pointeur pour résoudre des différences entre la synchronisation d'entrée et sortie.

Cartes DS1/DS3

- Le débit en entrée de DSx d'original détermine le débit de données de la sortie. Le débit de données est complètement indépendant de l'horloge Ne pour le mode traversant de synchronisation.
- Employez les bits de substance aux réglages initiaux de mappage et de pointeur dans le

réseau SONET pour résoudre des différences entre le débit Ne et le débit de données.

Cartes DS3XM

- Le débit de ligne de sortie est verrouillé à l'horloge Ne.
- Différents DS1s dans le DS3 retiennent leur fréquence d'entrée.

Modes de synchronisation

ONS 15454 prend en charge ces modes de synchronisation :

- Externe
- Ligne
- Mélangé

Les cartes TCC ont une horloge interne de strate 3 disponible pour fournir le maintien et le support relaxé de synchronisation.

Remarque: Par la synchronisation et la boucle de par-port la synchronisation sont des modes supplémentaires de synchronisation. Cependant, ONS 15454 Plateformes de ravitaillement ne prennent en charge pas ces modes.

Remarque: Les interfaces asynchrones électriques sont à travers-synchronisées et ne mettent pas en référence la synchronisation de système. Pour ces ports asynchrones, transmettez la synchronisation est dérivé de la synchronisation reçue pour ce signal asynchrone.

Synchronisation externe

Ce mode dérive la synchronisation d'un dispositif de chronométrage externe, par exemple, des BITS ou de DS-1/E1 de synchronisation. Le niveau de qualité du dispositif de chronométrage externe est meilleur que l'horloge interne de strate 3.

Ligne synchronisation

La ligne synchronisation dérive la référence de synchronisation d'un ou plusieurs interfaces Optiques. Les cartes Optiques avec de plusieurs interfaces Optiques peuvent seulement provision une interface comme un port de référence de synchronisation. L'horloge récupérée entrante est convertie en signal 19.44MHz, transmise aux cartes TCC et qualifiée comme référence de synchronisation. Dans la ligne mode de synchronisation, disponible en chronométrant des références soyez les interfaces Optiques et l'horloge interne.

Remarque: Si Optiques des ports provisioned en tant que 1+1, seulement le port en cours provisioned comme référence de synchronisation. Le port de protection est automatiquement sélectionné pendant un commutateur plus de.

Synchronisation mélangée

La synchronisation de mode mixte permet les deux externe (BITS1/BITS2) et ligne (interfaces Optiques) références de synchronisation à sélectionner aussi bien que l'horloge interne. Faites attention quand vous utilisez le mode mixte chronométrant, parce que les boucles de

synchronisation peuvent facilement se produire. Par conséquent, plan soigneusement avant que vous utilisiez la synchronisation de mode mixte. Alternativement, l'utilisation a fait une boucle des BITS.

Clocks mode

Mode normal

En mode de fonctionnement normal, le TCC est verrouillé sur une source de synchronisation externe.

Mode de démarrage rapide

Un oscillateur utilise le mode de démarrage rapide pour le « café au bord de la route » rapide d'une horloge de référence dont la fréquence est lointaine indépendamment de celle de l'oscillateur. Le démarrage rapide est parfois mentionné pendant que « saisissez l'état ». Si le TCC change en une référence qui est proche du débit auquel la carte TCC fonctionne déjà, le mode change directement en la normale.

Mode de maintien

Dans le mode de maintien, tout l'externe ou ligne références de synchronisation sont perdus et les signaux de synchronisation d'utilisations d'horloge sont mis en référence tandis que dans le mode de fonctionnement normal pour contrôler son signal de sortie. Cependant, les dérives en fréquence de maintien au fil du temps jusqu'à une référence de synchronisation devient disponible. Si la référence précédente de synchronisation était disponible pour moins de 140 secondes avant qu'elle a été perdue, le TCC entre le mode relaxé quand la référence de synchronisation est perdue.

Ce mode est meilleur que le mode relaxé parce qu'il emploie la moyenne de 140 secondes de données de la dernière référence qualifiée de synchronisation pour augmenter son horloge interne. Le TCC reste dans ce mode jusqu'à ce qu'une référence devienne disponible pour commuter ou la dérive est hors des limites. Le trafic est garanti pour être ininterrompu par une transition au mode de maintien pour les 24 premières heures.

Mode relaxé

Le mode relaxé met en référence seulement l'horloge interne sur la carte TCC. Ce mode est également le mode par défaut quand d'autres références sont perdues, même lorsqu'il pas provisioned spécifiquement comme référence. Assurez-vous que votre réseau ne fonctionne pas avec l'horloge interne de la carte TCC comme seule ou primaire source de synchronisation.

Instructions pour prévoir la synchronisation

Caractéristiques de bon chronométrant la conception

Bonne conception de synchronisation :

- Incorpore une hiérarchie de synchronisation logique.

- Fournit la synchronisation efficace.
- Boucles de synchronisation Avids.
- Récupère des pannes de synchronisation rapidement.

Il est toujours le meilleur d'avoir des sources redondantes et précises de synchronisation externe pour un réseau plus grand que quelques Noeuds. Dans les réseaux réels, ce n'est pas toujours possible ou requis.

La synchronisation interne n'est pas destinée pour l'usage comme source primaire de synchronisation pendant le fonctionnement normal. Cisco recommande que vous utilisiez une source plus de haute qualité (de préférence des horloges d'horloge de source de référence principale/référence principale (PRS/PRC)) pour la synchronisation de réseau principal avec l'horloge interne disponible pendant des périodes où toutes autres sources de synchronisation échouent.

Pour la traçabilité élevée, réduisez le nombre d'ONS que 15454 Noeuds rayent synchronisé d'une mode de guirlande d'un noeud principal. Comme recommandation générale, vous pouvez avoir jusqu'à sept Noeuds pour la direction primaire et 13 Noeuds pour la direction secondaire. Prévoyez soigneusement la ligne synchronisation dans une sonnerie afin d'éviter de chronométrer des boucles.

Les boucles de synchronisation peuvent faire dépister de grandes erreurs de fréquence comme essais de noeud sa propre horloge, qui consécutivement peut avoir comme conséquence ONS 15454 Noeuds pour entrer à plusieurs reprises le maintien, le démarrage rapide, ou les modes élevés en plein air de synchronisation. Souvent il n'y a aucune alarme pour indiquer qu'une boucle de synchronisation existe.

[Informations connexes](#)

- [Support et documentation techniques - Cisco Systems](#)