

# Contenido

[Introducción](#)

[Problema](#)

[Solución](#)

[Discusiones relacionadas de la comunidad del soporte de Cisco](#)

## Introducción

El propósito de este documento es mostrar cómo modificar memorias intermedias de ingreso en el nexos de Cisco 7000 (N7k) nexos de Cisco 7000 48-Port 1 y el módulo de los Ethernet de 10 Gigabit F2-Series (F2) y la fibra aumentada 1 del nexos 7000 F2-Series 48-Port de Cisco y linecards del módulo de los Ethernet de 10 Gigabit (F2e) para el carril virtual 3 (VL3).

También, usted verá la cantidad de ingreso el mitigar de la capacidad que usted gana para VL3 después de modificar estos valores.

## Problema

Usando el Canal de fibra sobre las conexiones multihop de los Ethernetes (FCoE) entre Datacenters sobre las distancias mayores de 2 kilómetros pueden dar lugar al Input Drops. Por abandono, se envía el linecards F2/F2e tiene páginas 0 en el buffer del tiempo de espera para hacer cola los paquetes después de la pausa y éste llevará al Input Drops en las interfaces de larga distancia del multihop de FCoE.

Se define el buffer del tiempo de espera como sigue:

$PL\_STOP - HWM (PL\_Pause) = LB$  (buffer del tiempo de espera)

Usted notará que los valores mencionados anteriormente están visualizados como páginas. Cada página es áspero 384 bytes.

Aviso abajo, la capacidad de memoria intermedia de ingreso de VL3 con el FCoE predeterminado política de calidad de servicio (QoS):

EX

```
module-10# show hardware internal mac port 1 qos configuration | begin IB | end EB IB Port
page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used PL_STOP(HWM &
LWM) SPAN pages THR 0 1107
( 425088) 1035 ( 397440) 0 1107 1035 100 1 2 ( 768) 1 (
384) 0 2 1 1 2 2 ( 768) 1 ( 384) 0 2
1 1 3 1053 ( 404352) 1029 ( 395136) 0 1053 1029 100 4 1107 (
425088) 1083 ( 415872) 0 1107 1083 100 5 231 ( 88704) 159 (
61056) 0 231 159 57 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight =
0xd8, enabled = FALSE EB
```

PL\_STOP y el punto más alto (HWM) está del mismo valor. Aquí usted puede ver que el buffer del tiempo de espera tiene páginas 0 por abandono. Para soportar FCoE de larga distancia que estos

valores necesitarán ser modificados.

## Solución

Primero usted necesitará duplicar el directiva-mapa del Calidad de Servicio (QoS) 'default-4q-7e-in-policy:

```
module-10# show hardware internal mac port 1 qos configuration | begin IB | end EB IB Port
page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used PL_STOP(HWM &
LWM) SPAN pages THR 0 1107
( 425088) 1035 ( 397440) 0 1107 1035 100 1 2 ( 768) 1 (
384) 0 2 1 1 2 2 ( 768) 1 ( 384) 0 2
1 1 3 1053 ( 404352) 1029 ( 395136) 0 1053 1029 100 4 1107 (
425088) 1083 ( 415872) 0 1107 1083 100 5 231 ( 88704) 159 (
61056) 0 231 159 57 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight =
0xd8, enabled = FALSE EB
```

Debajo de usted verá la cantidad de bytes afectados un aparato al buffer del tiempo de espera de VL3, después de modificar las políticas de servicio.

Nota: Usted no verá un buffer del tiempo de espera hasta que usted afecte un aparato POR LO MENOS el 60% del cola-límite a la directiva del "ndrop".

Las directivas serán modificadas en incrementos de 10, el hasta 99%

```
60/40 ingress buffer allocation=====policy-map type queuing 7I_4q-7e-in
class type queuing c-4q-7e-drop-in service-policy type queuing 7I_4q-7e-drop-in queue-
limit percent 40 class type queuing c-4q-7e-ndrop-in service-policy type queuing 7I_4q-7e-
ndrop-in queue-limit percent 60interface Ethernet2/5 service-policy type queuing input
7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos configuration | begin IB | end EB IB
Port page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used
PL_STOP(HWM & LWM) SPAN pages THR
0 624 ( 239616) 576 ( 221184) 0 624 576 100 1 2 ( 768)
1 ( 384) 0 2 1 1 2 624 ( 239616) 576 ( 221184) 0
624 576 100 3 1913 ( 734592) 1889 ( 725376) 0 2126 1889 100 4
2 ( 768) 1 ( 384) 0 2 1 1 5 124 ( 47616) 52 (
19968) 0 124 52 31 6 2 ( 768) 1 ( 384) 0 2
1 1 7 2 ( 768) 1 ( 384) 0 2 1 1 Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC = FALSE Leak Lo weight
= 0xd8, enabled = FALSE EB
```

60/40 afectará un aparato 81792 bytes al buffer del tiempo de espera vl3.

PL\_STOP - HWM \* 384 bytes

2126 - 1913 = 213pages \* 384 = 81792 bytes

```
70/30 ingress buffer allocation=====policy-map type queuing 7I_4q-7e-
in class type queuing c-4q-7e-drop-in service-policy type queuing 7I_4q-7e-drop-in queue-
limit percent 30 class type queuing c-4q-7e-ndrop-in service-policy type queuing 7I_4q-7e-
ndrop-in queue-limit percent 70interface Ethernet2/5 service-policy type queuing input
7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos configuration | begin IB | end EB IB
Port page limit : 3584 (1376256 Bytes) VL# HWM pages(bytes) LWM pages(bytes) Used
PL_STOP(HWM & LWM) SPAN pages THR
0 463 ( 177792) 415 ( 159360) 0 463 415 100 1 2 ( 768)
1 ( 384) 0 2 1 1 2 463 ( 177792) 415 ( 159360) 0
463 415 100 3 1987 ( 763008) 1963 ( 753792) 0 2484 1963 100 4
2 ( 768) 1 ( 384) 0 2 1 1 5 88 ( 33792) 16 (
```

```

6144)      0      88      16      22      6      2 (      768)      1 (      384)      0      2
1      1      7      2 (      768)      1 (      384)      0      2      1      1      Credited
DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)      DWRR honor UC = FALSE      Leak Lo weight
= 0xd8, enabled = FALSE EB

```

### 70/30 afecta un aparato 190848 bytes al buffer del tiempo de espera VL3.

```

policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 20 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 80interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 302 ( 115968) 254 ( 97536) 0 302 254
75 1 2 ( 768) 1 ( 384) 0 2 1 1 2 302 (
115968) 254 ( 97536) 0 302 254 75 3 1875 ( 720000) 1851 (
710784) 0 2841 1851 100 4 2 ( 768) 1 ( 384) 0 2
1 1 5 52 ( 19968) 46 ( 17664) 0 52 46 13 6 2 (
768) 1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384)
0 2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR
honor UC = FALSE Leak Lo weight = 0xd8, enabled = FALSE EB

```

### 80/20 afecta un aparato 370944 bytes al buffer del tiempo de espera VL3.

```

policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 10 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 90interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 141 ( 54144) 93 ( 35712) 0 141 93
35 1 2 ( 768) 1 ( 384) 0 2 1 1 2 141 (
54144) 93 ( 35712) 0 141 93 35 3 1055 ( 405120) 1031 ( 395904)
0 3199 1031 100 4 2 ( 768) 1 ( 384) 0 2 1 1
5 16 ( 6144) 10 ( 3840) 0 16 10 4 6 2 ( 768)
1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384) 0
2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC
= FALSE Leak Lo weight = 0xd8, enabled = FALSE EB

```

### 90/10 afecta un aparato 823296 bytes al buffer del tiempo de espera VL3

```

policy-map type queuing 7I_4q-7e-in class type queuing c-4q-7e-drop-in service-policy type
queuing 7I_4q-7e-drop-in queue-limit percent 10 class type queuing c-4q-7e-ndrop-in
service-policy type queuing 7I_4q-7e-ndrop-in queue-limit percent 90interface Ethernet2/5
service-policy type queuing input 7I_4q-7e-inmodule-2# show hardware internal mac port 5 qos
configuration | begin IB | end EB IB Port page limit : 3584 (1376256 Bytes) VL# HWM
pages(bytes) LWM pages(bytes) Used PL_STOP(HWM & LWM) SPAN
pages
THR 0 141 ( 54144) 93 ( 35712) 0 141 93
35 1 2 ( 768) 1 ( 384) 0 2 1 1 2 141 (
54144) 93 ( 35712) 0 141 93 35 3 1055 ( 405120) 1031 ( 395904)
0 3199 1031 100 4 2 ( 768) 1 ( 384) 0 2 1 1
5 16 ( 6144) 10 ( 3840) 0 16 10 4 6 2 ( 768)
1 ( 384) 0 2 1 1 7 2 ( 768) 1 ( 384) 0
2 1 1 Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90) DWRR honor UC
= FALSE Leak Lo weight = 0xd8, enabled = FALSE EB

```

### 99/1 afecta un aparato 906240 bytes al buffer del tiempo de espera VL3

Nota: Cada podadoras asic tienen 6MB de la capacidad del búfer. Hay 4 puertos por las podadoras, por lo tanto éste compara a la capacidad del búfer ~1.5MB por el puerto. Con 99/1 usted verá que ~.9MB está afectado un aparato al buffer del tiempo de espera VL3 y el resto es utilizado por el HWM para cada VL (mayoría a VL3). Al agregar cada HWM de VLs con el LB de VL3 usted verá compara a la capacidad del búfer ~1.35MB.