Introducción a los contadores y comandos de congestión de MDS: documento de referencia

Contenido

Introducción

Este documento describe los diversos contadores e indicaciones que se aplican al diagnóstico de congestión en las plataformas MDS actuales.

Detalles

Contadores relacionados con la congestión y descripciones de los switches y módulos MDS:

- MDS 9700:
  - Tarjeta de línea FC 16G - DS-X9448-768K9
  - Tarjeta de línea FCIP 24/10 10G/40G - DS-X9334-K9
  - Tarjeta de línea FC 32G: DS-X9648-1536K9
  - Tarjeta de línea 64G FC - DS-X9748-3072K9
- Switch de fabric multiservicio MDS 9250i
- Switch de fabric MDS 9148S 16G
- Switch de fabric MDS 9396S 16G
- Switch de fabric MDS 9132T 32G
- Switch de fabric MDS 9148T 32G
- Switch de fabric MDS 9396T 32G
- Switch de fabric MDS 9220i 32G
- Switch de fabric MDS 9124V 64G
- Switch de fabric MDS 9148V 64G
- Switch de fabric MDS 9396V 64G

Tabla 1 - FC - Contadores que solo indican retraso

Tabla 2 - FC - Contadores que indican caídas de trama

Tabla 3 - FC - Contadores que indican acción sobre o para una interfaz

Tabla 4 - FC - Contadores que representan el flujo normal

Tabla 5 - FC - Variables SNMP relacionadas con la congestión

Tabla 6 - FC - Contadores que representan interrupciones relacionadas con la congestión

Los superíndices indican la generación de la tarjeta de línea o el tipo de switch. Véase la lista situada después de la tabla 6.

Tabla 1 - FC - Contadores que solo indican retraso

Nombre del contador	Descripción
F16_RCM_RCP0_RBBZ_CH0[5,96S,2410] F16_RCM_RCP0_RBBZ_CH1[5,96S,2410] F16_RCM_RCP0_RBBZ_CH2[5,96S,2410] F16_RCM_RCP0_RBBZ_CH3[5,96S,2410] VIP_RCM_RBBZ_CH0_CNT [50i, 48S] F32_RCM_P8_P15_RCP_RBBZ_CH0[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH1[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH2[6,32T,48T,96T,20i] F32_RCM_P8_P15_RCP_RBBZ_CH3[6,32T,48T,96T,20i] F64_RCM_P0_P7_RCP_RBBZ_CH0[7,24V,48V,96V] F64_RCM_P0_P7_RCP_RBBZ_CH1[7,24V,48V,96V] F64_RCM_P0_P7_RCP_RBBZ_CH2[7,24V,48V,96V] F64_RCM_P0_P7_RCP_RBBZ_CH3[7,24V,48V,96V]	Recuento total de transiciones a transiciones normalmente indica dispositivo conectado debido a puede ser el resultado de una fa interfaz a través de la cual se co No hay indicación de tiempo en cero por un instante o por un pe También se muestra en el resul xxxx recibe transiciones de créd or xxxx Recibir transiciones de cré show interface counters "from" s CSCug35184 show interface cero Para F16, F32, F64, CH0 - CHx en el modo R_RDY entonces só ER_RDY, se incrementará segú Específicamente: CH0 - VL0 - Este es el link virtua CH1 - VL1 - Este es el link virtua CH2 - VL2 - Este es el link virtua CH3 - VL3 - Este es el link virtua

	Pxx_Pxx indica el grupo de pue
F16_TMM_PORT_TBBZ_CH0[5,96S,2410] F16_TMM_PORT_TBBZ_CH1[5,96S,2410] F16_TMM_PORT_TBBZ_CH2[5,96S,2410] F16_TMM_PORT_TBBZ_CH3[5,96S,2410] VIP_TMM_TBBZ_CH0_CNT[50i, 48S] VIP_TMM_TBBZ_CH1_CNT[50i, 48S] F32_TMM_PORT_TBBZ_CH0[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH1[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH2[6,32T,48T,96T,20i] F32_TMM_PORT_TBBZ_CH3[6,32T,48T,96T,20i] F64_TMM_PORT_TBBZ_CH0[7,24V,48V,96V] F64_TMM_PORT_TBBZ_CH1[7,24V,48V,96V] F64_TMM_PORT_TBBZ_CH2[7,24V,48V,96V] F64_TMM_PORT_TBBZ_CH3[7,24V,48V,96V]	Recuento total de transiciones a transiciones son típicamente el de R_Rdy primitivo del switch d No hay indicación de tiempo en cero por un instante o por un pe También se muestra en el resul xxxx transmiten transiciones de or xxxx Transmitir transiciones de show interface counters "from" s CSCug35184 show interfac cero Para F16, F32 y F64, CH0 - CH está en el modo R_RDY entonc modo ER_RDY, se incrementar Específicamente: CH0 - VL0 - Este es el link virtua CH1 - VL1 - Este es el link virtua CH2 - VL2 - Este es el link virtua CH3 - VL3 - Este es el link virtua
F16_TMM_PORT_TWAIT_CNT[5,2410,96S] VIP_TMM_TXWAIT_CH0_CNT[50i, 48S] VIP_TMM_TXWAIT_CH1_CNT[50i, 48S] F32_TMM_PORT_TWAIT[6,32T,48T,96T,20i] F64_TMM_PORT_TWAIT[7,24 V,48 V,96 V]	El paquete está disponible para en el modo R_RDY. Generación 5 (F16): aumenta c grupo de velocidad: 1) Puerto en modo 2/4/8/16G: ciclo = 2,353 nanosegundos (42 2) Puerto en modo 10G: Ciclo = 3,14 ns 320 Mhz

	9250i/9148s: Incrementa cada c F32: aumenta cada ciclo de relo F64: aumenta cada ciclo de relo F16/F32/F64: Para calcular el ti Segundos = Twait / clock_rate Consulte la Tabla 3 Variable SN
F32_ENI_PORT_CWAIT_CH0[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH1[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH2[6,32T,48T,96T,20i] F32_ENI_PORT_CWAIT_CH3[6,32T,48T,96T,20i] F64_ENI_PORT_CWAIT_CH0[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH1[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH2[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH3[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH4[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH5[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH6[7,24V,48V,96V] F64_ENI_PORT_CWAIT_CH7[7,24V,48V,96V]	El paquete está disponible para link en el modo ER_RDY. Conteo de tiempo en 1.33ns qu créditos Tx y hay una trama par Para F32 CH0 - CH3 indica el c modo R_RDY, se utilizará el co ciclo de reloj 750 Mhz (1.333 ns Para F64 CH0 - CH7 indica el c 4 están en uso en el modo ER_ utilizará el contador F64_TMM_ GHz (0,909 ns) para ENI. Si el link está en modo ER_RDY CH0 - VL0 - Este es el link virtua CH1 - VL1 - Este es el link virtua CH2 - VL2 - Este es el link virtua CH3 - VL3 - Este es el link virtua
FCP_SW_CNTR_RX_WT_AVG_B2B_ZERO[5,2410,48S,50i,96S, nota1] F32_MAC_KLM_CNTR_RX_WT_AVG_B2B_ZERO[6,32T,48T,96T,20i] F64_CMON_RX_WT_100MS_CH0_CNT1[7,24V,48V,96V] F64_CMON_RX_WT_100MS_CH3_TMR1_HIT[7,24V,48V,96V]	Recuento del número de veces durante 100 ms; este estado no R_Rdy primitivo al dispositivo co la trayectoria a los dispositivos c CH0 es el canal cero cuando el CH3 es el VL "normal" cuando e Incrementado por el proceso de Comenzando por F32 (incluyen HW.

FCP_SW_CNTR_TX_WT_AVG_B2B_ZERO[5,2410,50i,48S,96S] F32_MAC_KLM_CNTR_TX_WT_AVG_B2B_ZERO[6,32T,48T,96T,20i] F64_CMON_TX_WT_100MS_CH0_TMR1_HIT[7,24V,48V,96V] F64_CMON_TX_WT_100MS_CH3_TMR1_HIT[7,24V,48V,96V]	Recuento del número de veces durante 100 ms. Este estado no conectado en esa interfaz. CH0 es el canal cero cuando el CH3 es el VL "normal" cuando e NX-OS 6.2(1) a 6.2(7) en el 971 incrementó en función de F16_FCP_INTR_TMM_P_CWAI VIPER_FCP_INTR_TMM_CWA interrumpe. Por consiguiente, esto solo se p del hardware y no cada intervalo MDS 9700, 9250i y 9148S: En incrementa de nuevo este valor ms en el que el puerto permane incrementado por los temporiza

F16_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H_CNT[5,96S,nota1,nota3] F32_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H[6,32T,48T,96T,20i,Nota4] F64_TMM_PORT_STUCK_FORCE_TIMEOUT_L_H[7,24V,48V,96V]	Recuento de veces que el puert de espera del puerto bloqueado NX-OS 6.2(1) a 6.2(7) en el 971 crédito, por lo que se estableció Se debe configurar mediante: System timeout no-credit-drop O en 8.1(1) y posteriores: System timeout no-credit-drop Este contador se incrementará i configurado, ya que su valor pre credit-drop, no se realiza ningur en créditos Tx cero durante 500 Esto es similar al contador de vi VIP_TMM_STK_PRT_TO_TRAN

F16_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L_CNT[5,96S,note1] F32_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L[6,32T,48T,96T,20i,Nota3] F64_TMM_PORT_STUCK_FORCE_TIMEOUT_H_L[7,24V,48V,96V]	Recuento de veces que el puert (se alcanzó el umbral de no caí
F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_L_H_CNT[5,2410,96S] F32_TMM_CH0_TMR1_HIT[6,32T,48T,96T,20i,Nota2] F64_TMM_PORT_CWAIT_FORCE_TIMEOUT_L_H[7,24V,48V,96V]	Recuento de veces que el puert de espera del puerto lento. NX-OS 6.2(1) a 6.2(7) en el 971 incrementar el FCP_SW_CNTR

	contador. Por consiguiente, esto solo se p del hardware y no cada interval En NX-OS 6.2(9), se utiliza para Se debe configurar mediante: System timeout slow-port-moni Los eventos de Slowport-monito show process creditmon slow-p show logging onboard slow-po Esto es similar al contador de vi VIP_TM_SLO_PRT_TO_TRANS
F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_H_L_CNT[5,2410,96S] Ninguno[6,32T,48T,96T,20i] F64_TMM_PORT_CWAIT_FORCE_TIMEOUT_H_L[7,24V,48V,96V]	Recuento de veces que se recib de tiempo de espera de puerto
VIP_TMM_STK_PRT_TO_TRANSITION_CH0_CNT[48S,50i,note2] VIP_TMM_STK_PRT_TO_TRANSITION_CH1_CNT[48S,50i,note2]	Recuento de veces que el puert de espera del puerto bloqueado - canal 0 (cola de alta prioridad) - canal 1 (cola de prioridad baja NX-OS 6.2(5) a 6.2(7) en el 925 crédito, por lo que se estableció En NX-OS 6.2(9), el proceso cr recuperación de la pérdida de c

	se utiliza para "system timeout r sin realizar ninguna acción (no s Se debe configurar mediante: System timeout no-credit-drop Este contador se incrementará i configurado, ya que su valor pre credit-drop, no se realiza ningur en créditos Tx cero durante 500 Es similar al contador Gen5 F16_TMM_PORT_STUCK_FOR
VIP_TM_SLO_PRT_TO_TRANSITION_CH0_CNT[48S,50i] VIP_TM_SLO_PRT_TO_TRANSITION_CH1_CNT[48S,50i]	Recuento de veces que el puert de espera del puerto lento. - canal 0 (cola de alta prioridad) - canal 1 (cola de prioridad baja NX-OS 6.2(5) a 6.2(7) en el 925 FCP_SW_CNTR_TX_WT_AVG_ Por consiguiente, esto solo se p del hardware y no cada interval En NX-OS 6.2(9), se utiliza para Se debe configurar mediante: System timeout slow-port-moni Los eventos de Slowport-monito show process creditmon slow-p show logging onboard slow-po Esto es similar al contador Gen5 F16_FCP_INTR_TMM_P_CWAI
F64_RCM_RWAIT_CH0_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH1_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH2_CNT2[7,24V,48V,96V]	Contadores RxWait (interva Manager. En comparación granular TWAIT, se perdera 2,5us. Esto significa que Rx

F64_RCM_RWAIT_CH3_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH4_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH5_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH6_CNT2[7,24V,48V,96V] F64_RCM_RWAIT_CH7_CNT2[7,24V,48V,96V]	TxWait del otro lado del vín

Tabla 2 - FC - Contadores que indican caídas de trama

Nombre del contador	Descripción
F16_TMM_PORT_FRM_DROP_CNT[5,2410,96S] FCP_CNTR_TMM_NORMAL_DROP[48] VIP_TM_NORMAL_DROP_CNT[50i, 48S, nota 1] VIP_TM_TOTAL_DROP_ CNT[50i, 48S, nota 1] F32_TMM_PORT_FRAME_DROP[6,32T,48T,96T,20i] F64_TMM_PORT_FRAME_DROP[7,24V,48V,96V]	Número de tramas tolb_path o np path Administrador de m transmisión (TMM) incluyen todos los t paquetes: timeout, dummy frame drop Estos contadores s agregados de todos subyacentes. Por ejemplo, para F F32_TMM_PORT_A F32_TMM_PORT_I F32_TMM_PORT_T F32_TMM_PORT_C F32_TMM_PORT_A F32_TMM_PORT_T F32_TMM_PORT_T F32_TMM_PORT_T F32_TMM_PORT_T

	F32_TMM_PORT_ Para F64 la lista es
F16_TMM_TOLB_TIMEOUT_DROP_CNT[5,2410,96S] VIP_TM_TO_DROP_CNT[50i,48S,nota1,nota3] F32_TMM_PORT_TIMEOUT_DROP[6,32T,48T,96T,20i] F64_TMM_PORT_TIMEOUT_DROP[7,24V,48V,96V]	Número total de ca espera que incluye de espera agotado de congestión, tiem fuerza de hardware caída de crédito), ti fuerza de puerto le (nunca lo hacemos El umbral de caída establece mediante timeout congestion a 500 ms de forma todos los "modos" (system timeout con mode e|f or system timeout con logic-type edge|con

F16_TMM_TOLB_LB_DROP_CNT[5,2410,96S] F32_TMM_PORT_LB_DROP[6,32T,48T,96T] F64_TMM_PORT_LB_DROP[7,24V,48V,96V]	Tramas de prueba descartan debido a Estas son tramas A a Fxx_TMM_PORT
F16_TMM_PORT_STUCK_FORCE_TIMEOUT_CNT[5,2410,96S] VIP_TM_STUCK_PORT_TO_CNT [48S,50i] F32_TMM_PORT_STUCK_FORCE_TIMEOUT [6,32T,48T,96T,20i] F64_TMM_PORT_STUCK_FORCE_TIMEOUT [7,24 V,48 V,96 V]	Número total de tra tiempo de espera f puerto bloqueado (crédito)

VIP_TM_TO_CNT [48S,50i,nota1]	Número total de ca espera debido únic de congestión. Consulte VIP_TMM_STUCK_ para obtener inform total timeout drops drop Consulte VIP_TMM para obtener inform número de caídas tanto de caídas de caídas sin crédito

F16_TMM_PORT_CWAIT_FORCE_TIMEOUT_CNT[5] VIP_TM_SLOW_PORT_TO_CNT [48S,50i]	Total de paquetes descartados debido de monitor de puer aumenta, ya que la de puerto lento no descarte de paquet
VIP_RHP_CNAV_DRP_CNT[48S,50i] VIP_RHP_CNAV_DROP_CNT[48S,50i,Nota2] F16_RHP_CNAV_DRP_CNT [5,2410,96S] F16_RHP_CNAV_DROP_CNT [5,2410,96S,Nota2] F32_RHP_CIP_CNAV_DRP_CNT [6,32T,48T,96T,20i] F32_RHP_CNAV_DROP_CNT[6,32T,48T,96T,20i,Nota2] F64_RHP_CIP_CNAV_DRP_CNT [7,24V,48V,96V] F64_RHP_CNAV_DROP_CNT [7,24V,48V,96V,Nota2]	Trama recibida per disponible en ingre eliminarán como C son caídas de tram

IP_FCMAC_CNT_STATS_ERRORS_RX_BAD_WORDS_FROM_DECODER 48S,50i,5,2410,96S F32_MAC_KLM_CNTR_RX_BAD_WORDS_FROM_DECODER[6] ,32T,48T,96T,20i F64_MAC_KLM_CNTR_RX_BAD_WORDS_FROM_DECODER 7,24V,48V,96V	Palabra de transmi no descodificable r señales primitivas, primitivas o partes reales.

Ninguno[48S,50i,Nota2] F32_MAC_KLM_CNTR_RX_FEC_UNCORRECTED_BLOCKS[6 ,32T,48T,96T,20i] F64_MAC_KLM_CNTR_RX_FEC_UNCORRECTED_BLOCKS[7,24V,48V,96V]	Número de bloques errores de reenvío pudieron corregir d bits. El bloque se p FCMAC. Esto pued Palabras de transm (ITW), primitivas F R_RDY) y/o CRC s formaba parte de u real. La FEC es opciona 16 G, pero obligato de 32 G y superiore FEC_Los errores n estaban registrand En algunos casos, incrementarse en i aproximadamente Nota4

IP_FCMAC_CNT_STATS_ERRORS_RX_CRC [5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_CRC[6,7,32T,48T,96T,20i,24V,48V,96Vj]	Tramas recibidas c incorrecto en la cap
F16_RHP_NP_RCRC [5,2410,96S] F32_RHP_NP_RCRC [6,32T,48T,96T,20i] F64_RHP_NP_RCRC [7,24 V,48 V,96 V]	Paquetes normales con error CRC o er tenían el conjunto d error

IP_FCMAC_CNT_STATS_ERRORS_RX_EOFA [5.2410.96S] IP_FCMAC_ERRORS_RX_EOFA [6,32T,48T,96T,20i,6,32T,48T,96T,20i]	Tramas con Aborto MAC FC desde el Esto indica las tram realmente por MDS Compare eso con e Fxx_RHP_NP_EOF capa RHP más alta Estos errores norm que un dispositivo como una Fabric In detecta los CRC Et a las interfaces FC de "CRC pisado". D cuando MDS detec EOFA, estos no inc capa física en los li errores Ethernet de dominio UCS.

F16_RHP_NP_EOFA 5.2410.96S F32_RHP_NP_EOFA 6,32T,48T,96T,20i F64_RHP_NP_EOFA 6,32T,48T,96T,20i	Trama con anulacio en el bloque del pro encabezado de rec ASIC de Fxx. Norm recibe una trama e un EOFn (Normal). calculado no coinci trama, la trama est eliminará. Para faci sustituye el EOFn p Si se recibe una tra incorrecto que tam ejemplo de un swit directa que ha 'pisa IP_FCMAC_ERRO incrementará *y* el Fxx_RHP_NP_EOF incrementará.

IP_FCMAC_CNT_STATS_ERRORS_RX_MAX_FRAME_TRUNCATE[5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_MAX_FRAME_TRUNCATE CRC[6,7,32T,48T,96T,20i,24V,48V,96Vj]	FCMAC recibió una grande que el tama (creo). Esto ocurre detectado un EOF. terminará con un E se descartará y el r
IP_FCMAC_CNT_STATS_ERRORS_RX_MIN_FRAME_PAD[5,2410,96S,48S,50i] IP_FCMAC_ERRORS_RX_MIN_FRAME_PAD [6,7,32T,48T,96T,20i,24V,48V,96Vj]	FCMAC recibió una terminó antes del n bytes (60 creo). La con una anulación se descartará y el r

F16_TMM_TOLB_OFFLINE_CNT [5,2410,96S] VIP_TM_OFFLINE_DROP_CNT [48S,50i] F32_TMM_PORT_OFFLINE [6,32T,48T,96T,20i] F64_TMM_PORT_OFFLINE_DROP [7,24V,48V,96V]	Estos son paquetes interfaz para ser tra antes de que pueda interfaz deja de fun cuando los puertos previo aviso. Norma o dos a la vez.

Tabla 3 - FC - Contadores que indican acción sobre o para una interfaz

Nombre del contador	Descripción
FCP_SW_CNTR_CREDIT_LOSS[5,2410,96S,48S,50i]	Recuento del número de veces que se ha inv recuperación de la pérdida de crédito en un p
F32_MAC_KLM_CNTR_CREDIT_LOSS[6,32T,48T,96T,20i]	Se establece en 1 segundo completo en los p en 1,5 segundos en los puertos E.
F64_CMON_CREDIT_LOSS_CH0_TMR2_HIT[7,24V,48V,96V	CH0 es el canal cero cuando el link está en m
F64_CMON_CREDIT_LOSS_CH3_TMR2_HIT[7,24V,48V,96V	CH3 es el VL "normal" cuando el link está en ER_RDY

FCP_SW_CNTR_FORCE_TIMEOUT_ON[5,50i,48S,note2]	Recuento del número de veces que este puer alcanzado el "límite de tiempo de espera del s caída de crédito"; cuando un puerto está en c Tx cero durante el tiempo especificado, el pue comienza a descartar paquetes a velocidad d Nota 1: Para los modelos 9700 y 9250i, estos solo se incrementarán antes de la introducció función de drenaje lento de hardware en 6.2(9 el modelo 9148S fue compatible por primera v OS 6.2(9), nunca tendrá incrementos. Haga r F16_TMM_PORT_STUCK_FORCE_TIMEOU y

	VIP_TMM_STK_PRT_TO_TRANSITION_CH contadores que indican lo mismo (pero no est OBFL).
FCP_SW_CNTR_FORCE_TIMEOUT_OFF[5,50i,96S,48s,nota 2]	Recuento del número de veces que el puerto recuperado de la condición de tiempo de esp sistema sin pérdida de crédito; este estado no significa que R_Rdy primitivo ha sido devuelto posiblemente que un LR y LRR incluso ha oc Nota 1: Para los modelos 9700 y 9250i, estos solo se incrementarán antes de la introducció función de drenaje lento de hardware en 6.2(9 el modelo 9148S fue compatible por primera v OS 6.2(9), nunca se incrementará. Se vuelve las estadísticas internas de hardware y a las de errores de inicio de sesión a través del err CSCus93140 : CSCus93140 contadores de software sin p crédito que no aumentan en MDS 9700, 9250 F16_TMM_PORT_STUCK_FORCE_TIMEOU indica lo mismo.

FCP_SW_CNTR_LINK_RESET_OUT[5,2410,96S,50i,48S, nota 1] F32_MAC_KLM_CNTR_LINK_RESET_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LINK_RESET_OUT[7,24V,48V,96V]	Recuento de veces que se transmitió un Link (LR) desde la interfaz. Esto ocurre durante la recuperación de la pérdida de crédito. También se muestra en la salida de "show int counters detail" como: "Reinicio de enlace Tx (LR) mientras el enlac Nota: Los reinicios de link que se transmiten s cuentan cuando el link está activo.

FCP_SW_CNTR_LINK_RESET_IN[5,2410,96S,50i,48S,Nota 1] F32_MAC_KLM_CNTR_LINK_RESET_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LINK_RESET_IN[7,24V,48V,96V]	Recuento de veces que se recibió un Link Cr (LR) en la interfaz. Nota 1: Estos no se incrementan. También se muestra en la salida de "show int counters detail" como: "Rx Link Reset (LR) mientras el enlace está a Nota: Los restablecimientos de enlaces recibi cuentan cuando el enlace está activo.

FCP_SW_CNTR_LRR_OUT[5,48,50i,48S,Nota1] F32_MAC_KLM_CNTR_LRR_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LRR_OUT[7,24V,48V,96V]	Recuento de veces que se transmitió una res restablecimiento de crédito de enlace (LRR) c interfaz.
FCP_SW_CNTR_LRR_IN[5,48,50i,48S,Nota1] F32_MAC_KLM_CNTR_LRR_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_LRR_IN[7,24V8V,96V]	Recuento de veces que se recibió una respue restablecimiento de crédito de enlace (LRR) e

FCP_SW_CNTR_OLS_OUT[5,48,60i,48S,Nota1] F32_MAC_KLM_CNTR_OLS_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_OLS_OUT[7,24V,48V,96V]	Recuento de veces que se transmitió una sec de línea (OLS) desde la interfaz.

FCP_SW_CNTR_OLS_IN[5,48,50i,48S,Nota1] F32_MAC_KLM_CNTR_OLS_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_OLS_IN[7,24V,48V,96V]	Recuento de veces que se recibió una secue línea (OLS) en la interfaz.

FCP_SW_CNTR_NOS_OUT[5,48,50i,48S,Nota1] F32_MAC_KLM_CNTR_NOS_OUT[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_NOS_OUT[7,24V,48V,96V]	Recuento de veces que se transmitió una sec operativa (NOS) desde la interfaz.

FCP_SW_CNTR_NOS_IN[5,48,50i,48S,Nota1] F32_MAC_KLM_CNTR_NOS_IN[6,32T,48T,96T,20i] F64_MAC_KLM_CNTR_NOS_IN[7,24V,48V,96V]	Recuento de veces que se recibió una secue operativa (NOS) en la interfaz.

Tabla 4 - FC - Contadores que representan el flujo normal

Nombre del contador	Descripción	Co
F16_TMM_CH_CNT_CH0[5,2410,96S] F16_TMM_CH_CNT_CH1[5,2410,96S] F16_TMM_CH_CNT_CH2[5,2410,96S] F16_TMM_CH_CNT_CH3[5,2410,96S] F32_TMM_PORT_CH0_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH1_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH2_TX_NP[6,32T,48T,96T,20i] F32_TMM_PORT_CH3_TX_NP[6,32T,48T,96T,20i] F64_TMM_PORT_CH0_TX_NP[7,24V,48V,96V] F64_TMM_PORT_CH1_TX_NP[7,24V,48V,96V] F64_TMM_PORT_CH2_TX_NP[7,24V,48V,96V] F64_TMM_PORT_CH3_TX_NP[7,24V,48V,96V]	Número total de tramas transmitidas en CHx (o VLx). Para F16 y F32 CH0 - CH3 indica el canal virtual o el link virtual. Si el link está en el modo R_RDY entonces sólo se utilizará VL0(CH0). Si el link está en el modo ER_RDY, se incrementará según la VLAN en la que se esté produciendo. Específicamente: CH0 - VL0 - Este es el link virtual Control CH1 - VL1 - Este es el link virtual de alta prioridad (actualmente no se utiliza)	Er Ni Es sh mo 5,2 sh | a Er lín Ni Es sh all x>

	CH2 - VL2 - Este es el link virtual del dispositivo lento CH3 - VL3 - Este es el link virtual Normal	
F16_RHP_NP_TOTRG_CH0[5,96S] F16_RHP_NP_TOTRG_CH1[5,96S] F16_RHP_NP_TOTRG_CH2[5,96S] F16_RHP_NP_TOTRG_CH3[5,96S] F32_RHP_NP_TOTRG_CH0[6] F32_RHP_NP_TOTRG_CH1[6] F32_RHP_NP_TOTRG_CH2[6] F32_RHP_NP_TOTRG_CH3[6] F64_RHP_NP_TOTRG_CH0[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH1[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH2[7,24V,48V,96V] F64_RHP_NP_TOTRG_CH3[7,24V,48V,96V]	Número total de tramas recibidas en CHx (o VLx). CH0 - CH3 indica el canal virtual o el link virtual. Si el link está en el modo R_RDY entonces sólo se utilizará VL0(CH0). Si el link está en el modo ER_RDY, se incrementará según la VLAN en la que se esté produciendo. Específicamente: CH0 - VL0 - Este es el link virtual Control CH1 - VL1 - Este es el link virtual de alta prioridad (actualmente no se utiliza) CH2 - VL2 - Este es el link virtual del dispositivo lento CH3 - VL3 - Este es el link virtual	Er Ni Es sh mo 5,2 sh | a Er lín Ni Es sh all x>

	Normal	
VIP_RHP_FRM_CNT[48S,50i]	Número total de tramas recibidas	Er Ni Es sh mo 5,2 sh | a Er lín Ni Es sh all x>
VIP_TMM_CH0_CNT[48S,50i]	Número total de tramas transmitidas	Er Ni Es sh | a

		Er lín Ni Es sh all x>
IP_FCMAC_CNT_STATS_CREDIT_IG_XG_MUX_SEND[48S,50i, 5,2410,96S] IP_FCMAC_CREDIT_IG_XG_MUX_SEND_RRDY_REQ[6,32T,48T,96T,20i,7,24V,48V,96V]	Recuento de RRDY enviados por el puerto al par. Idealmente igual al conteo de tramas TOTAL_RX.	Er Ni Es sh mc 5,2 sh | a 96 Er lín Ni Es sh all x>

IP_FCMAC_CNT_STATS_CREDIT_EG_DEC_RRDY[48S,50i, 5,2410,96S] IP_FCMAC_CREDIT_EG_DEC_RRDY[6,32T,48T,96T,20i,7,24V,48V,96V]	Recuento de RRDY recibidos por el puerto del par. Idealmente, debe ser igual al conteo de tramas TOTAL_TX.	Er Ni Es sh mo 5,2 sh | a 96S Er lín Ni Es sh all x>

Tabla 5 - FC - Variables SNMP aplicables a la congestión

Nombre del contador	Descripción
fcIfTxWaitCount[5,note1] fcIfTxWaitCount[50i,48S,note2] fcIfTxWaitCount[2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 La cantidad de veces que e esperó debido a la falta de transmisión y hubo paquete para la transmisión. Esto es de 2.5us. Para calcular segundos de

	txwait * 2.5 /1000000 No hay ningún OID para la de esto. No generado por port-monit Basado en los contadores: F16_TMM_PORT_TWAIT_C VIP_TMM_TXWAIT_CH0_C VIP_TMM_TXWAIT_CH1_C F32_TMM_PORT_TWAIT RRDY[6,32T,48T,96T,20i] F64_TMM_PORT_TWAIT[7,]
fcIfRxWaitCount[6, 24 V, 48 V, 96 V, Nota1]	OID 1.3.6.1.4.1.9.9.289.1.2. La cantidad de tiempo en in 2.5us (microsegundos) que estaba en 0 créditos Rx B2I Esto indica que el puerto de estaba impidiendo tramas d adicionales por un tiempo. A diferencia de TxWait, que contador TWAIT mucho má que 2,5us, subyacente, RxW aumentará cuando la durac sea de 2,5us o más. Las pe duraciones de 0 Rx de créd restante no se contarán. Es que TxWait en el lado adya será una mejor medida si es No está siendo utilizado act port-monitor Sólo disponible en interface con 64G.

fcIfCreditLoss[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 El número de restablecimie enlaces que se han produci que no están disponibles créditos del lado par del link
fcIfLinkResetOut[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 Número de errores de proto restablecimiento de vínculos el puerto FC al puerto FC c
fcIfLinkResetIns[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 El número de errores de pro restablecimiento de link rec puerto FC desde el puerto F
fcIfTimeOutDiscards[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 El número de paquetes que debido a un tiempo de espe puerto FC o debido a que e desconecta.
fcIfOutDiscards[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 El número total de paquetes descartan en el lado de sali FC. Este es un contador ag compuesto por varios tipos
fcIfTxWtAvgBBCreditTransitionToZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 Recuento del número de ve interfaz estuvo en créditos E durante 100 ms. Este estad normalmente indica conges dispositivo conectado en es

fcIfBBCreditTransitionFromZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 Incrementos si el crédito B2 transmisión es cero No hay indicación de tiempo este contador. Podría perma cero por un instante o por u tiempo prolongado. También se muestra en el r show interface counters: xxxx Transmitir transiciones B2B a cero
fcHCIfBBCreditTransitionFromZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 Incrementos si el crédito B2 transmisión es cero No hay indicación de tiempo este contador. Podría perma cero por un instante o por u tiempo prolongado. También se muestra en el r show interface counters: xxxx Transmitir transiciones B2B a cero
fcIfBBCreditTransitionToZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2 Incrementos si la recepción B2B es cero No hay indicación de tiempo este contador. Podría perma cero por un instante o por u tiempo prolongado. También se muestra en el r show interface counters: xxxx Recibir transiciones de a cero

fcHCIfBBCreditTransitionToZero[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	OID 1.3.6.1.4.1.9.9.289.1.2. Incrementos si la recepción B2B es cero No hay indicación de tiempo este contador. Podría perma cero por un instante o por u tiempo prolongado. También se muestra en el r show interface counters: xxxx Recibir transiciones de a cero

Tabla 6 - FC - Interrupciones relacionadas con la congestión

Nombre del contador	Descripción
F16_FCP_INTR_TMM_P_CWAIT_FORCE_TIMEOUT_L_H[5.2410]	Conteo detecta lento (transició crédito (espera NX-OS 6.2(1) que el puerto e durante 100 m intervalo inicia versiones "pre contador se ut incremento de FCP_SW_CNT NX-OS 6.2(9)
F16_FCP_INTR_TMM_P_CWAIT_FORCE_TIMEOUT_H_L[5.2410]	Conteo de sali lento (transició (cwait) < umbr

	NX-OS 6.2(1) que el puerto r estado en créd o más. En esta monitor", este a armar el incr FCP_SW_CNT NX-OS 6.2(9)
F16_FCP_INTR_TMM_P_STUCK_FORCE_TIMEOUT_L_H[5,2410]	Conteo detecta bloqueado (tra Configurado m "system timeou mode|f" El valor predet acción.
F16_FCP_INTR_TMM_P_STUCK_FORCE_TIMEOUT_H_L[5,2410]	Recuento de v condición de p
VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH0_OVER_THRESHOLD_RAISING[48s,50i] VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH1_OVER_THRESHOLD_RAISING[48s,50i]	Conteo detecta lento (transició credit wait (cw NX-OS 6.2(5) que el puerto e durante 100 m intervalo inicia versiones "pre contador se ut

	incremento de FCP_SW_CNT NX-OS 6.2(9)
VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH0_OVER_THRESHOLD_FALLING[48s,50i] VIPER_FCP_INTR_TMM_CWAIT_AVG_LIVE_CH1_OVER_THRESHOLD_FALLING[48s,50i]	Se cerró la cor detectada.
VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH0_RAISING[48s,50i] VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH1_RAISING[48s,50i]	Recuento de v créditos Tx cer espera del pue (valor predeter NX-OS 6.2(5) que el puerto e para 1s (puerto estas versione esta interrupci incremento de FCP_SW_CNT NX-OS 6.2(9) debe producirs
VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH0_FALLING[48s,50i] VIPER_FCP_INTR_TMM_STUCK_PORT_TIMEOUT_CH1_FALLING[48s,50i]	Recuento de v condición de p

IP_FCMAC_INTR_PRIM_RX_SEQ_NOS[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Secuencia no interfaz. NOS es una s transmite cont recibe un OLS
IP_FCMAC_INTR_PRIM_RX_SEQ_OLS[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Secuencia fue interfaz. OLS es una se continuamente
IP_FCMAC_INTR_PRIM_RX_SEQ_LR[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Se ha recibido enlaces en la i normalmente b 1) Link bringup 2) Recuperaci se envía para complemento Esto no provo enlace, sino qu

	créditos B2B.
IP_FCMAC_INTR_PRIM_RX_SEQ_LRR[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Se ha recibido enlaces en la i respuesta a ur
IP_FCMAC_INTR_ERR_BB_SCR_INCREMENT [5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Acción de recu la pérdida R_R Este recuento cuántas veces R_RDY(s) entr BB_SCr y corr incrementando crédito TX B2B se perdieron re Definido en FC 17.4.9 BB_Rec Nota: BBSCN duración en los habilitada de fo desactivar: Interfaz fcx/y no switchport f

	NX-OS 8.2(1) puertos F. NX-OS 8.4(1) puertos NP. En NX-OS 8.4 interfaz muest Cambio de est Oper(up), Valc No funciona cu modo ER_RDY como en.
IP_FCMAC_INTR_ERR_BB_SCS_RESEND[5,2410,6,96S,32T,48T,96T,20i,7,24V,48V,96V]	Acción de recu la pérdida de t Este conteo de cuántas veces de tramas entr BB_SCs y corr crédito de pue R_RDY(s) adic equivalente al No indica el nú perdidas. Definido en FC 17.4.9 BB_Rec Nota: BBSCN duración en los

	habilitada de f desactivar: Interfaz fcx/y no switchport f NX-OS 8.2(1) puertos F. NX-OS 8.4(1) puertos NP. En NX-OS 8.4 interfaz muest Cambio de est Oper(up), Valc No funciona cu modo ER_RDY como en.
F32_FCP_INTR_RCM_PORTxx_CH0_SLOW_STUCK1 [6,32T,48T,96T]	En modo R_RI Incrementa fcIfRxWtAvgBI Este es el indi ingreso de 100 En modo ER_I Incrementa las (VL0) a cero El número de interno en el A `show hardwa

F64_FCP_INTR_TM4_Px_CH0_TMR2_THR	Incrementa fcl En modo R_RI Indica que el t de pérdida de segundos(E)) recuperación En modo ER_I Indica que el t de pérdida de segundos) ha El número de interno en el A `show hardwa

Superíndices:

5: Módulo DS-X9448-768K9 de Cisco MDS 9706/9710/9718

2410: Módulo Cisco MDS 9700 - FC/FCIP 24/10 DS-X9334-K9

6: Módulo DS-X9648-1536K9 de Cisco MDS 9706/9710/9718

7: Módulo DS-X9748-3072K9 de Cisco MDS 9706/9710/9718

50i: Cisco MDS 9250i

48 S: Cisco MDS 9148

96S: Cisco MDS 9396

32T: Cisco MDS 9132T

48T: Cisco MDS 9148T

96T: Cisco MDS 9396T

20i: Cisco MDS 9220i

24 V: Cisco MDS 9124V

48 V: Cisco MDS 9148V

96 V: Cisco MDS 9396V

F16: F16 (ASIC de 5ª generación)

VIP: Viper ASIC para MDS 9250i y 9148S

F32: F32 (ASIC de 6ª generación)

F64: F64 (ASIC de 7ª generación)

Flanker: ASIC FCoE N7K F3/MDS 40 G

RI: Interfaz de solicitud

TMM: Administrador de memoria de transmisión

FCP_SW: Estos indican contadores de software

Autor: Edward Mazurek

emazurek@cisco.com

Acerca de esta traducción
Cisco ha traducido este documento combinando la traducción automática y los recursos humanos a fin de ofrecer a nuestros usuarios en todo el mundo contenido en su propio idioma.

Tenga en cuenta que incluso la mejor traducción automática podría no ser tan precisa como la proporcionada por un traductor profesional.

Cisco Systems, Inc. no asume ninguna responsabilidad por la precisión de estas traducciones y recomienda remitirse siempre al documento original escrito en inglés (insertar vínculo URL).