

# Árbol de fallos de errores de paridad del router de Internet Cisco serie 12000

## Contenido

[Introducción](#)

[Antes de comenzar](#)

[Convenciones](#)

[prerrequisitos](#)

[Componentes Utilizados](#)

[Información general](#)

[Análisis del árbol de fallas de errores de paridad del Procesador del ruteo Gigabit \(GRP\)](#)

[Análisis del árbol de las fallas de errores de paridad de la tarjeta de línea](#)

[Errores de paridad/ECC en el procesador de ruta Cisco 12000 Series Gigabit](#)

[Errores de un solo bit \(SBE\)](#)

[Errores de bit múltiple \(MBE\)](#)

[Error de paridad de la memoria del procesador \(PMPE\)](#)

[Mensaje de error %GRP-3-PARITYERR](#)

[%PRP-3-SBE DATA: Malos datos \[hex\] \[hex\] ECC rec \[hex\] calc \[hex\]](#)

[Errores de paridad/ECC en las tarjetas de línea Cisco serie 12000](#)

[Errores ECC de SDRAM](#)

[Excepciones de paridad en la memoria caché](#)

[Mensajes de error de tarjeta de línea basados en 0 del motor](#)

[Mensajes de error de la tarjeta de línea basada en el motor 1](#)

[Mensajes de error de tarjeta de línea basados en el motor 2](#)

[Mensajes de error del linecard del motor 3-based](#)

[Mensajes de error de la tarjeta de línea basada en el motor 4/4+](#)

[Mensajes de error del linecard del motor 5/5+-based](#)

[Mensajes de error del linecard del motor 6-based](#)

[Mensajes de error SPA](#)

[Errores de Paridad en las Cisco 12000 Series Switching Fabric Cards](#)

[Información Relacionada](#)

## Introducción

Este documento explica los pasos para la Resolución de problemas y la manera de aislar una pieza defectuosa o un componente del router de Internet de la serie 12000 de Cisco luego de recibir varios mensajes de error de paridad.

**Nota:** Este documento no cubre la causa de los errores de paridad. [Si está interesado en una definición más precisa de los errores de paridad \(también conocidos como Alteraciones de un](#)

[evento único - SEU\) y su causa posible, le recomendamos leer los documentos en Disponibilidad de red creciente.](#)

## [Antes de comenzar](#)

### [Convenciones](#)

Para obtener más información sobre las convenciones del documento, consulte [Convenciones de Consejos Técnicos de Cisco](#).

### [prerrequisitos](#)

Antes de continuar con este documento, le recomendamos que lea los siguientes documentos:

- [Errores de paridad en la memoria del procesador \(PMPE\)](#)
- [Resolución de problemas por averías del router](#)

### [Componentes Utilizados](#)

La información que contiene este documento se basa en las versiones de software y hardware indicadas a continuación.

- 'Router de Internet la serie Cisco 12000'
- Todas las versiones del software de Cisco IOS®

La información que se presenta en este documento se originó a partir de dispositivos dentro de un ambiente de laboratorio específico. Todos los dispositivos que se utilizan en este documento se pusieron en funcionamiento con una configuración verificada (predeterminada). Si la red está funcionando, asegúrese de haber comprendido el impacto que puede tener un comando antes de ejecutarlo.

## [Información general](#)

La mayoría de los procesadores de ruta y las tarjetas de línea del Router de Internet de la serie 12000 de Cisco incluyen la función de Corrección de código de error (ECC). Hay, sin embargo, algunas placas de línea existente en el campo que no tienen la capacidad ECC. La funcionalidad ECC cubre solamente el RAM o la memoria del RAM dinámico síncrono SDRAM en los indicadores luminosos LED amarillo de la placa muestra gravedad menor. El resto no está protegido por ECC.

Aquí está una comparación de la funcionalidad ECC para el linecards usado con el Cisco 12000:

- Todos los indicadores luminosos LED amarillo de la placa muestra gravedad menor del motor 2 y posterior tienen funcionalidad ECC.
- Las tarjetas del Motor 1 cambiaron a ECC luego de FCS.
- Las tarjetas de motor 0 no tienen funcionalidad ECC.
- Algunas tarjetas se pueden actualizar a productos similares que integran la funcionalidad ECC.

La tabla que figura a continuación enumera los productos que cuentan con la funcionalidad ECC:

Productos NON-ECC	Productos ECC
GRP(=)	GRP-B(=)
GE-SX/LH-SC(=)	GE-GBIC-SC-B(=)
GE-GBIC-SC-A(=)	GE-GBIC-SC-B(=)
8FE-FX-SC(=)	8FE-FX-SC-B(=)
8FE-TX-RF45(=)	8FE-TX-RJ45-B(=)
6DS3-SMB(=)	6DS3-SMB-B(=)
12DS3-SBM(=)	12DS3-SMB-B(=)
OC12/SRP-IR-SC(=)	OC12/SRP-IR-SC-B(=)
OC12/SRP-MM-SC(=)	OC12/SRP-mm-SC-B(=)
OC12/SRP-LR-SC(=)	OC12/SRP-LR-SC-B(=)

**Nota:** - B y el ECC son independientes. -B significa que el producto es una segunda revisión importante de la placa. En algunos casos, esta fue la revisión para ECC.

Cisco ofrece un [plan de migración de tecnología](#) (TMP) que permita que usted actualice una tarjeta NON-ECC a una nueva tarjeta ECC. Se aplicará un crédito a la compra de la nueva placa ECC a cambio de la placa que no posee ECC.

## [Análisis del árbol de fallas de errores de paridad del Procesador del ruteo Gigabit \(GRP\)](#)

El diagrama de flujo a continuación lo ayudará a determinar qué componente del router de Internet de la serie Cisco 12000 es responsable de los mensajes de error de paridad/de Error Code Correction (ECC) en Gigabit Route Processor (GRP).

**Nota:** Capture y registre la salida y los registros de la consola del **tecnología-soporte de la demostración**, y recoja todos los [archivos CRASHINFO](#) durante los eventos de error de paridad/ECC.

## [Análisis del árbol de las fallas de errores de paridad de la tarjeta de línea](#)

El siguiente diagrama de flujo le ayuda a determinar qué componente de una tarjeta de línea del router de Internet Cisco serie 12000 es responsable de mensajes de error de paridad/Corrección de código de error (ECC):

**Nota:** Siempre que un linecard experimente un evento de error de paridad/ECC, recoja tanta información como sea posible (véase los [errores de placa de línea del troubleshooting en el Cisco 12000 Series Internet Router](#) para los detalles).

El router de Internet serie Cisco 12000 se recupera de errores de paridad en otras memorias de tarjetas de línea (SDRAM y SRAM) sin generar problemas.

## [Errores de paridad/ECC en el procesador de ruta Cisco 12000 Series Gigabit](#)

Los datos con la paridad incorrecta pueden ser señalados por varios de los dispositivos de la verificación de paridad para ningunos leídos o escribir la operación en el Cisco 12000 Series Internet Router.

El GRP-B y el PRP utilizan el ECC de detección de la corrección de error de bit único y del error de bits múltiples a memoria compartida (SDRAM). Un solo error binario en la memoria SDRAM se corrige en forma automática y el sistema sigue funcionando normalmente.

### Errores de un solo bit (SBE)

El PRP y el GRP-B tienen el regulador aumentado del RAM dinámica (DRAM) que soporta el ECC. Por lo tanto, pueden corregir los errores de un solo bit y los errores de bits múltiples del informe. La corrección de un error de un solo bit es similar a la siguiente:

```
%Tiger-3-SBE: Single bit error detected and corrected at <address>
```

Los SBE son corregidos por el Circuito de corrección de errores y no afectan la funcionalidad de GRP-B o PRP. No se requiere ninguna acción para los errores de un solo bit, a menos que sucedan con frecuencia. En ese caso, se recomienda reemplazar la placa del procesador.

### Errores de bit múltiple (MBE)

La detección de un error de bits múltiples está señalada con un excepción de error de bus o una excepción de error de paridad de la memoria caché CPU.

### Error de paridad de la memoria del procesador (PMPE)

Se informa un error de paridad de la memoria del procesador si la CPU detecta un error de paridad cuando accede al caché externo del procesador (L3 en GRP) a través del bus SysAD o alguna de las memorias de caché internas de la CPU (L1 o L2). El cuadro 1 enumera los ejemplos de los mensajes que serían impresos para cada tipo de error de paridad de la memoria caché:

Tabla 1: Ubicación de error de paridad en la memoria caché

Ubicación de error de paridad	Mensaje de error
Memoria caché de instrucciones L1	Error: Principal, memoria caché de instrucciones, campos: datos
Memoria caché de datos L1	Error: Principal, memoria caché de datos, campos: datos
Caché de la instrucción L2	Error: SysAD, caché de instrucciones, campos: datos
Memoria caché de datos L2	Error: SysAD, memoria caché de datos, campos: datos
Caché de la instrucción L3	Error: SysAD, caché de instrucciones, campos: 1st dword
Memoria caché de datos L3	Error: SysAD, memoria caché de datos, campos: 1st dword

Ejemplo:

La primera línea del mensaje de error indica la ubicación del error de paridad, que puede ser cualquiera de las enumeradas en la Tabla 1. En este ejemplo, la ubicación es la memoria caché de instrucciones L3.

```
Error: SysAD, instr cache, fields: data, 1st dword
Physical addr(21:3) 0x0000000,
virtual addr 0x6040BF60, vAddr(14:12) 0x3000
virtual address corresponds to main:text, cache word 0
      Low Data      High Data  Par  Low Data      High Data  Par
L1 Data:  0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
      Low Data      High Data  Par  Low Data      High Data  Par
DRAM Data: 0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
```

La salida de la **versión de la demostración** debe ser similar a esto:

```
...System was restarted by processor memory parity error at PC 0x602310D0,
address 0x0 at 03:18:21 GMT Sun Oct 27 2002 ...
```

De la salida del **contexto de la demostración**, usted puede ver que el sistema fue recommenzado por una excepción de paridad de la memoria caché:

```
Router#show context slot 11
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)
TAC Support: http://www.cisco.com/tac
Compiled Mon 16-Sep-02 17:36 by nmasa
Card Type: Route Processor, S/N

LC uptime was 0 minutes.
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
System restarted by a Cache Parity Exception
STACK TRACE:
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
...
```

Substituya el GRP o el PRP después de una segunda falla.

## [Mensaje de error %GRP-3-PARITYERR](#)

El siguiente mensaje puede aparecer en el resultado de la consola:

```
Router#show context slot 11
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)
TAC Support: http://www.cisco.com/tac
Compiled Mon 16-Sep-02 17:36 by nmasa
Card Type: Route Processor, S/N

LC uptime was 0 minutes.
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
System restarted by a Cache Parity Exception
STACK TRACE:
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
...
```

Este mensaje significa que se detectó un error de paridad en el GRP. El número hexadecimal indica el vector de interrupción de errores. Esto generalmente indica que hay un problema de

hardware en el GRP que informa que hay un error (en este caso, en la ranura 7). El GRP defectuoso debe ser reemplazado si un problema similar ocurre por segunda vez.

## [%PRP-3-SBE DATA: Malos datos \[hex\] \[hex\] ECC rec \[hex\] calc \[hex\]](#)

Visualizaciones de este mensaje de error cuando el router recibe los datos con una paridad incorrecta.

Los datos con la paridad incorrecta son señalados por varios de los dispositivos de la verificación de paridad para ningunos leídos o escriben la operación realizada en el Cisco 12000 Series Internet Router.

El PRP utiliza el ECC de detección de la corrección de error de bit único y del error de bits múltiples para compartir la memoria (SDRAM). Un solo error binario en la memoria SDRAM se corrige en forma automática y el sistema sigue funcionando normalmente.

Los errores de un solo bit (SBE) son corregidos por el Circuito de corrección de errores (ECC) y no afectan a las funciones del PRP. No se requiere ninguna acción para los errores de un solo bit a menos que sucedan con frecuencia.

Si sucede el error con frecuencia, es recomendable substituir a la placa de procesador.

## [Errores de paridad/ECC en las tarjetas de línea Cisco serie 12000](#)

### [Errores ECC de SDRAM](#)

- Errores del Código de corrección de errores (ECC) del bit único de SDRAMUn error de un solo bit es un único bit de datos que es incorrecto en una palabra que se lee de la memoria. Para los SBE, puede corregirse el error sin interrumpir las operaciones. Se detectan los errores de un solo bit y se presentan los datos corregidos. Por ejemplo, los errores de un solo bit están señalados como sigue en el motor 4/4+:  
Router#show context slot 11

```
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002
```

```
VERSION:
```

```
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)  
TAC Support: http://www.cisco.com/tac  
Compiled Mon 16-Sep-02 17:36 by nmasa  
Card Type: Route Processor, S/N
```

```
LC uptime was 0 minutes.
```

```
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
```

```
System restarted by a Cache Parity Exception
```

```
STACK TRACE:
```

```
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
```

```
...
```

Los SBE son corregidos por el Circuito de corrección de errores y no afectan la funcionalidad de la tarjeta de línea. No se requiere ninguna acción para los errores de un solo bit, a menos que ocurran con frecuencia. En este caso, se recomienda reemplazar la tarjeta de línea.

- Errores ECC de bits múltiples SDRAMUn error de bits múltiples es cuando más de un bit es incorrecto en la misma palabra. En los MBE, se detecta el error y la tarjeta de línea falla. Es muy extraño que sucedan SBE y MBE. Aquí se presenta un ejemplo del mensaje impreso en

## la consola como respuesta a un error de ECC de bits múltiples en SDRAM:Router#show

**context slot 11**

CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:

GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fc1)

TAC Support: <http://www.cisco.com/tac>

Compiled Mon 16-Sep-02 17:36 by nmasa

Card Type: Route Processor, S/N

LC uptime was 0 minutes.

System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44

System restarted by a Cache Parity Exception

STACK TRACE:

-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58

...

ECC no puede corregir los MBE y estos hacen que la tarjeta de línea falle. La tarjeta de línea se volverá a cargar y el procesador de ruta la colocará en funcionamiento normal. Los diagnósticos de campo pueden ser usados para verificar si la memoria de las tarjetas de línea poseen MBE. Los MBE son detectados por los diagnósticos de campo como errores de memoria. A continuación se presenta un ejemplo de una placa que ha experimentado un error de bit múltiple en TX SDRAM que fracasó con los diagnósticos de

**campo:**FDIAG\_STAT\_IN\_PROGRESS(5): test #12 TX SDRAM Marching Pattern

FD 5> RIM:

FD 5> TX Registers

FD 5> INT\_CAUSE\_REG = 0x00000680

FD 5> Unexpected L3FE Interrupt occurred.

FD 5> ERROR: TX BMA Asic Interrupt Occured

FD 5> \*\*\* 0-INT: External Interrupt \*\*\*

FDIAG\_STAT\_DONE\_FAIL(5) test\_num 12, error\_code 1

Field Diagnostic: \*\*\*\*\*TEST FAILURE\*\*\*\*\* slot 5: last test run 12,

**TX SDRAM Marching Pattern, error 1**

Field Diag eeprom values: run 5 fail mode 1 (TEST FAILURE) slot 5

last test failed was 12, error code 1 Si usted tiene un QOC48 o un linecard OC192, refiera a este [Field Notice: QOC48/OC192 SBE/MBE](#). De lo contrario, debe reemplazar la tarjeta de línea luego de una segunda falla.

## [Excepciones de paridad en la memoria caché](#)

Verifique el valor del campo sig= en el resultado del comando show context slot [slot#]:

Router#show context slot 4

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE

SOFTWARE (fc1)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,

context=0x40337424

System restarted by a **Cache Parity Exception**

Algunos indicadores luminosos LED amarillo de la placa muestra gravedad menor basaron en el motor de reenvío del motor 1 son susceptibles a los problemas de la corrupción de memoria caché interna al actuar en el voltaje y las condiciones de temperatura muy específicos.

La característica de la recuperación de error del caché (CERF) es una función del software en el

linecards Engine1 que detecta y corrige los errores de paridad de la memoria caché por los errores que vacían del caché del externo CPU, y la restauración de la línea de caché del DRAM. Esta función otorga la inteligencia en el algoritmo de administración de caché de la CPU que habilita a la CPU para recuperarse de un error de paridad en la memoria caché y, de esta manera, evita que se caiga una tarjeta de línea sin causar un salto de rendimiento.

**Nota:** CERF se activa en forma predeterminada. La actividad de este código de corrección de error del software (ECC) se puede monitorear por el **comando show controller cerf**. Para apagar la función, utilice el comando de configuración global `no service cerf`.

Vea el [Field Notice: Error de paridad de la memoria caché en el indicador luminoso LED amarillo de la placa muestra gravedad menor GSR 1GE](#) para la información adicional.

¿Para determinar en qué motor de reenvío se basa el linecard, vea [cómo puedo determinar lo que se está ejecutando la placa del motor en el rectángulo?](#) del Cisco 12000 Series Internet Router: Documento de preguntas frecuentes.

Si el linecard se basa en el motor 1, la solución alternativa es actualizar el Cisco IOS Software a una versión que contenga la característica de la recuperación de error del caché (CERF). Esta función estuvo disponible por primera vez en la versión 12.0(21)S3 de Cisco IOS. Si todavía está causando un crash por la excepción de paridad de la memoria caché, después el linecard necesita ser substituido.

Si el linecard se basa en otro tipo de motor, usted debe substituir el linecard en el segundo acontecimiento de una caída similar.

## [Mensajes de error de tarjeta de línea basados en 0 del motor](#)

Usted puede ver el siguiente mensaje en los registros de la consola:

```
Router#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Este los informes de mensajes a la CPU DRAM escriben el error de paridad. La sigla L3FE significa motor de envío de Capa 3. La tarjeta de línea se debe reemplazar la segunda vez que ocurra un problema similar.

## [Mensajes de error de la tarjeta de línea basada en el motor 1](#)

Aquí verá algunos mensajes de error que se pueden producir:

- En los registros para una tarjeta de línea Gigabit de un puerto: 

```
Router#show context slot 4
    CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
```



```
SOFTWARE (fcl)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Para más nuevas tarjetas, un arreglo ha sido substituir el TX GigaTranslator ASIC por un Field Programmable Gate Array (FPGA). A la segunda ocurrencia de un problema similar, la tarjeta debe ser substituida.

- En la salida de la consola: `Router#show context slot 4`

```
CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999
```

```
VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
SOFTWARE (fcl)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Estos mensajes se pueden partir en las piezas siguientes: %LC-3-ECC: Salsa ECC - Hay un error en el L3FE ASIC del linecard. %LC-3-L3FEERR - Hay un error en el L3FE del linecard reg ASIC. información. %MEM\_ECC-3-SBE - Un error corregible de un solo bit fue detectado en leído en el DRAM. El comando `show memory ecc` puede ser utilizado para vaciar los errores de un solo bit registrados hasta el momento. Éste es lo mismo que %MEM\_ECC-3-SBE\_LIMIT el mensaje de error. %MEM\_ECC-3-SYNDROME\_SBE - El síndrome de 8 bits para el error de un solo bit detectado. Este valor no indica la posición exacta de los bits en error, pero puede usarse para ver sus posiciones aproximadas. Esto equivale al mensaje de error %MEM\_ECC-3-SYNDROME\_SBE\_LIMIT. Básicamente, el linecard señaló un error de un solo bit y lo corrigió automáticamente. No es necesario que usted haga nada, a no ser que esto ocurra frecuentemente. En este caso, se recomienda reemplazar la tarjeta de línea. %LC-3-SWECC\_DATA - Indica que un evento del caché ha sido corregido en el LC en el SLOT0 por el código de corrección de error del software (SWECC).

- Otro mensaje que puede encontrar es el siguiente: `Router#show context slot 4`

```
CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999
```

```
VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
SOFTWARE (fcl)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Este mensaje significa que se detectó un error incorregible de un solo bit [error de hardware] en una lectura de la CPU desde DRAM. El comando `show memory ecc` vacia los errores de un solo bit registrados hasta el momento e indica las ubicaciones de dirección detectadas del error persistente. Monitoree el sistema usando el comando `show memory ecc` y substituya el DRAM si hay demasiados acontecimientos de estos errores.

## [Mensajes de error de tarjeta de línea basados en el motor 2](#)

Es posible que observe el siguiente error en la salida de la consola:

Router#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,  
context=0x40337424

System restarted by a **Cache Parity Exception**

Esto significa que el Packet-Switching ASIC (PSA) SDRAM protegido ECC ha identificado un error de dígito binario corregible. No se requiere ninguna acción de su parte, a menos que ocurran estos mensajes con frecuencia. En este caso, se recomienda reemplazar la tarjeta de línea.

## [Mensajes de error del linecard del motor 3-based](#)

Usted puede ver estos errores en la salida de la consola:

Router#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,  
context=0x40337424

System restarted by a **Cache Parity Exception**

## [Mensajes de error de la tarjeta de línea basada en el motor 4/4+](#)

- Podría encontrar los siguientes mensajes en las tarjetas de líneas basadas en motor 4/4+-

.Router#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,  
context=0x40337424

System restarted by a **Cache Parity Exception**

ORouter#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fcl)

Compiled Mon 28-Dec-98 14:53 by tamb

Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL

System exception: **SIG=20**, code=0xA414EF5A,  
context=0x40337424

System restarted by a **Cache Parity Exception**

ORouter#**show context slot 4**

CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:

GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE  
SOFTWARE (fcl)  
Compiled Mon 28-Dec-98 14:53 by tamb  
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL  
System exception: **SIG=20**, code=0xA414EF5A,  
context=0x40337424  
System restarted by a **Cache Parity Exception**

Los síntomas para este problema incluyen: Se deshabilita el Cisco Express Forwarding en esta tarjeta de línea. Los puertos asociados permanecen el up/up. La tarjeta de línea puede restablecerse automáticamente. Si el linecard no reajusta, la solución alternativa es ejecutar el **comando microcode reload <slot>**. Este mensaje no siempre indica un problema de hardware con el módulo RX192. Algunos errores de procesamiento de software de Cisco IOS podrían generar este mensaje de error como efecto secundario. Si aparece este mensaje sólo una vez, continúe supervisando la placa. Se reiniciará el dispositivo. Si el problema persiste, la tarjeta será reiniciada automáticamente. Si éste mensaje continúa apareciendo, contáctese con su representante de soporte técnico de Cisco para obtener asistencia.

- Los eventos SBE pueden verificarse en E4/E4+ con el comando `show controllers mcc192`

```
ECC:LC-Slot4#show controllers mcc192 ecc
```

```
MCC192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

```
TX192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

Esto señala sobre la memoria RX y TX.

## [Mensajes de error del linecard del motor 5/5+-based](#)

Usted puede ver estos errores en la salida de la consola:

```
LC-Slot4#show controllers mcc192 ecc
```

```
MCC192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

```
TX192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

## [Mensajes de error del linecard del motor 6-based](#)

Usted puede ver estos errores en la salida de la consola:

```
LC-Slot4#show controllers mcc192 ecc
```

```
MCC192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

```
TX192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

## [Mensajes de error SPA](#)

Usted puede ver estos errores en la salida de la consola:

```
LC-Slot4#show controllers mcc192 ecc
```

```
MCC192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

```
TX192 SDRAM ECC Counters
```

```
SBE = 0x0, MBE = 0x0
```

## [Errores de Paridad en las Cisco 12000 Series Switching Fabric Cards](#)

[Todos los mensajes de error de paridad relacionados con las tarjetas de entramado de switches se analizan en detalle en la Resolución de problemas de hardware correspondiente al router de Internet de la serie 12000 de Cisco.](#) Estos mensajes incluyen (lista no exhaustiva):

```
LC-Slot4#show controllers mcc192 ecc
MCC192 SDRAM ECC Counters
      SBE = 0x0,           MBE = 0x0
TX192 SDRAM ECC Counters
      SBE = 0x0,           MBE = 0x0
```

## Información Relacionada

- [Resolución de problemas por averías del router](#)
- [Errores de paridad en la memoria del procesador \(PMPE\)](#)
- [Página de soporte de routers de Internet Cisco series 12000](#)
- [Soporte Técnico - Cisco Systems](#)