

# Mensaje del Troubleshooting “QM\_SANITY\_WARNING” en el 12000 Series Router

## Contenido

[Introducción](#)

[prerrequisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenciones](#)

[Problema](#)

[Solución](#)

[Antecedente](#)

[Escenario 1:](#)

[Escenario 2:](#)

[Escenario 3:](#)

[Comandos para Troubleshooting](#)

[Ejemplo:](#)

## Introducción

Este documento describe el procedimiento para hacer el debug de los depletionmessages del almacén intermedio del paquete que pueden suceder linecards ondifferent en un router Cisco de las 12000 Series que ejecuta el IOS. Es demasiado común lejano a ver que funciona el tiempo y recursos valiosos perdido substituyendo el hardware ese realmente correctamente debido faltar del conocimiento en la administración del búfer GSR.

## Prerrequisitos

### Requisitos

El lector debe tener una descripción de la [arquitectura del Cisco 12000 Series Router](#).

## Componentes Utilizados

La información que contiene este documento se basa en las siguientes versiones de software y hardware.

- 'Router de Internet la serie Cisco 12000'
- Versión de software de Cisco IOS® que apoya al router switch Gigabit

La información que contiene este documento se creó a partir de los dispositivos en un ambiente de laboratorio específico. Todos los dispositivos usados en este documento se encienden con una

configuración despejada (predeterminada). Si la red está funcionando, asegúrese de haber comprendido el impacto que puede tener cualquier comando.

## Convenciones

Consulte [Convenciones de Consejos TécnicosCisco](#) para obtener más información sobre las convenciones del documento.

## Problema

El GSR o los routers Cisco de las 12000 Series tiene verdad una arquitectura distribuida. Esto significa que cada LC funciona con su propia copia de la imagen del Cisco IOS Software y tiene la inteligencia de completar la decisión de reenvío de paquetes en sus los propio. Cada linecard hace sus los propio

1. Búsqueda de reenvío
2. Administración de almacén intermedio del paquete
3. QOS
4. Control de flujo

Uno de la operación más importante durante el packet switching en el GSR es la administración del búfer que es hecha por la diversa administración del búfer Asics (BMA) situado en el linecards. Abajo están algunos mensajes relacionados con la administración del búfer GSR que podría aparecer en los registros del router mientras que en la producción. En la sección siguiente discutiremos los diversos activadores que podrían hacer estos mensajes aparecer en los registros del router y cuáles son la acción correctiva para ser hecho para atenuar el problema. En una cierta situación esto podría también llevar a la pérdida del paquete que podría manifestar como aletas del protocolo y causar el impacto de la red.

```
%EE48-3-QM_SANITY_WARNING: Buffers del FreeQ del tofab agotados
```

```
SLOT 1:Sep 16 19:06:40.003 UTC: %EE48-3-QM_SANITY_WARNING: Poco buffers(1)  
libre está disponible en el pool# 2 del FreeQ del tofab
```

```
SLOT 8:Sep 16 19:06:45.943 UTC: %EE48-3-QM_SANITY_WARNING: Poco buffers(0)  
libre está disponible en el pool# 1 del FreeQ del tofab
```

```
SLOT 0:Sep 16 19:06:46.267 UTC: %EE48-3-QM_SANITY_WARNING: Poco buffers(2)  
libre está disponible en el pool# 2 del FreeQ del tofab
```

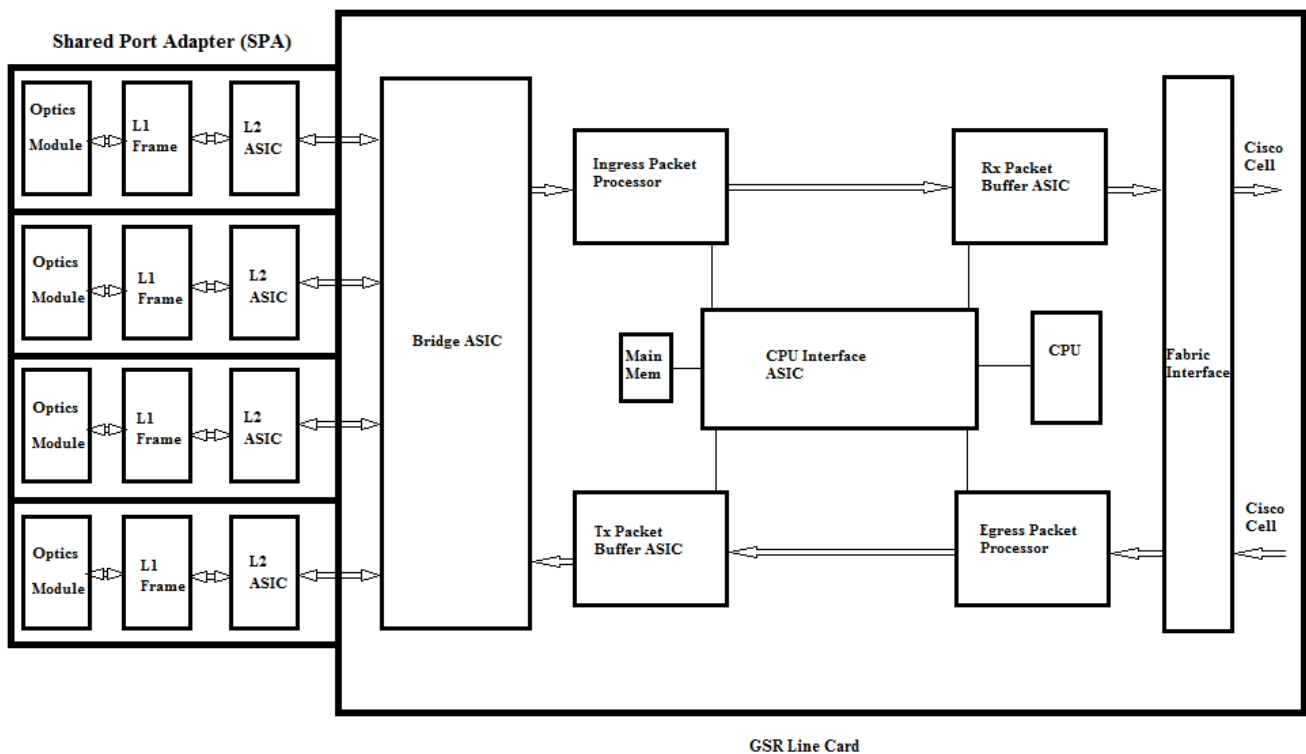
```
SLOT 8:Sep 16 19:06:47.455 UTC: %EE48-3-QM_SANITY_WARNING: Buffers del  
FreeQ del tofab agotados. Retallar los buffers del tofab
```

```
SLOT 8:Sep 16 19:06:47.471 UTC: %EE192-3-BM QUIESCE:
```

## Solución

### Antecedente

Para resolver problemas los errores amonestadores QM-SANITY que necesitamos entender el flujo de paquetes en una placa de línea GSR. La figura abajo explica los bloques principales de un linecard C12k y de la trayectoria del flujo de paquetes.



El line card (LC) en un Cisco 12000 Series Internet Router tiene dos tipos de memoria:

- Ruta o memoria del procesador (RAM dinámico - DRAM): Esta memoria permite principalmente al procesador integrado a la placa para funcionar con el Cisco IOS Software y para salvar las tablas de ruteo de la red (base de información de reenvío - BOLA, la adyacencia)
- Memoria del paquete (RAM síncrono dinámico - SDRAM): La memoria del paquete de tarjeta de línea almacena temporariamente paquetes de datos que esperan decisiones del switch a través del procesador de tarjeta de línea.

Según lo visto de la imagen antedicha, la placa de línea GSR ha especializado el almacén intermedio del paquete ASIC (circuito integrado específico a la aplicación), uno en cada flujo de la dirección del tráfico que proporciona el acceso a memoria del paquete. Este ASIC también conocido como Buffer Management ASIC (BMA) hace la función de Administración de cola del Almacenamiento de paquetes en memoria intermedia y del buffer en el linecard. Para soportar las tarifas de /forwarding del alto rendimiento, memoria del paquete en cualquier dirección se talla en diversos agrupamientos de memoria del tamaño diseñados para remitir los paquetes de tallas del MTU diversas.

Las tramas recibidas por los indicadores luminosos LED amarillo de la placa muestra gravedad menor del módulo de interfaz de capa física (PLIM) son la capa 2 procesados y DMAed a memoria local en el indicador luminoso LED amarillo de la placa muestra gravedad menor PLIM. Una vez que la unidad de datos recibidos es completa, ASIC en el PLIM entra en contacto el ingreso BMA y pide un buffer del tamaño apropiado. Si se concede el buffer, el paquete se mueve a la memoria del paquete de ingreso del linecard. Si se cae no hay disponible mitiga el paquete y sube el contador de la interfaz ignorado. El procesador del paquete de ingreso hace las características que procesan en el paquete, toma la decisión de reenvío y mueve el paquete a la cola del tofab correspondiente al linecard de la salida. La interfaz de recursos físicos ASIC(FIA) divide el paquete en segmentos a las células de Cisco y la celda se transmite al Switch

Fabric. Los paquetes después son recibidos del Switch Fabric por el FIA en el linecard de la salida y van encendido a las colas de administración del tráfico del frfab donde se vuelven a montar, después a la salida PLIM, y finalmente enviado encendido el alambre.

La decisión del frfab BMA para seleccionar el buffer de los recursos compartidos del almacén intermedio determinados se basa en la decisión tomada por el motor de Switching del linecard del ingreso. Puesto que todas las colas en el rectángulo entero están del mismo tamaño y en la misma orden, el motor de Switching dice el LC que transmite poner el paquete en la misma cola del número de la cual ingresó al router.

Mientras que se está conmutando el paquete, el tamaño de la cola de los recursos compartidos del almacén intermedio determinados en el linecard del ingreso que fueron utilizados para mover el paquete decrementado por uno hasta que el BMA en el linecard de la salida vuelve el buffer. Aquí debemos también observar que a la administración del búfer ASIC hace a la administración del búfer completa en hardware y para el defecto menos operación él es necesaria que los BMA vuelven los buffers al agrupamiento original de donde estaba originado.

Hay tres escenarios donde la Administración de almacén intermedio del paquete GSR puede experimentar la tensión o el error que lleva a la pérdida del paquete. Abajo están los tres escenarios.

## Escenario 1:

La Administración de cola de hardware falla. Esto sucede cuando la salida BMA no puede volver el almacén intermedio del paquete o vuelve el almacén intermedio del paquete a los recursos compartidos del almacén intermedio incorrectos. Si los buffers se vuelven al pool incorrecto, veremos algunos recursos compartidos del almacén intermedio el crecer y a algunos recursos compartidos del almacén intermedio que agotan durante un período de tiempo y eventual el efectuar de los paquetes con el tamaño de recursos compartidos de la memoria intermedia de agotamiento. Willstart que ve las advertencias de la QM-cordura como el almacén intermedio del paquete agotamos y cruzamos el Umbral de advertencia.

Utilice los reguladores de los debugs y show de la cordura QM que las colas de administración del tráfico del tofab ordenan para marcar si esta condición le afecta. Refiera a la sección de Troubleshooting para encontrar cómo habilitar los umbrales de la cordura QM.

Esta condición es causada generalmente por el hardware defectuoso. Marque las salidas abajo en el router y busca los errores de paridad o los errores de placa de línea. El arreglo sería substituir el linecard.

```
show controllers fia
```

```
muestre el contexto todo
```

```
show log
```

## Ejemplo:

De la cola del tofab del regulador de los debugs y show de la cordura QM podemos ver que el pool 2 está creciendo de tamaño mientras que el pool 4 se está ejecutando bajo. Esto indica que el pool 4 está soltando los buffers y se está volviendo para reunir 2.

## Debugs de la cordura QM:

SLOT 5:Oct 25 04:41:03.286 UTC: Pool 1: Tamaño de separación 102001: Talla 73078 actual

SLOT 5:Oct 25 04:41:03.286 UTC: Pool 2: Tamaño de separación **78462**: Talla 181569 actual

SLOT 5:Oct 25 04:41:03.286 UTC: Pool 3: Tamaño de separación 57539: Talla 6160 actual

SLOT 5:Oct 25 04:41:03.286 UTC: Pool 4: Tamaño de separación 22870: Talla 67 actual

SLOT 5:Oct 25 04:41:03.286 UTC: FreeQ de IPC: Tamaño de separación 600: Talla 600 actual

## muestre a reguladores las colas de administración del tráfico del tofab:

<snip>

#Qelem LenThresh del Tail de la pista de Qnum

-----

4 colas libres no IPC:

102001/102001 (buffers specified/carved), 39.1%, tamaño de datos de 80 bytes

1 13542 13448 73078 262143

78462/**78462** (buffers specified/carved), 30.0%, tamaño de los datos en bytes 608

2 131784 131833 **181569** 262143

57539/57539 (buffers specified/carved), 22.0%, tamaño de los datos en bytes 1616

3 184620 182591 6160 262143

23538/22870 (buffers specified/carved), 8.74%, tamaño de los datos en bytes 4592

4 239113 238805 67 262143

<snip>

## **Escenario 2:**

Congestión de tráfico en la trayectoria dispositiva de Next Hop o delantera. En este escenario el dispositivo al cual el tráfico de las alimentaciones GSR no puede procesar a la velocidad y como consecuencia al dispositivo de Next Hop GSR está enviando las tramas de pausa hacia el GSR que lo pide para retrasar. Si el control de flujo se habilita en los indicadores luminosos LED amarillo de la placa muestra gravedad menor GSR PLIM, el router honrará las tramas de pausa y comenzará a mitigar los paquetes. El router se ejecutará eventual de los buffers que causan los mensajes de error y las caídas de paquetes de la cordura QM. Comenzaremos a ver las advertencias de la QM-cordura como el almacén intermedio del paquete agota y cruza el Umbral de advertencia. Refiera a la sección de Troubleshooting en cómo encontrar los umbrales de la cordura QM.

Utilice la **salida de la interfaz de la demostración** en la interfaz de egreso para marcar si este escenario afecta al router. La captura abajo da un ejemplo de una interfaz que recibe las tramas de pausa. El plan de acción será mirar la causa de la congestión en el dispositivo de Next Hop.

GigabitEthernet6/2 está para arriba, Line Protocol está para arriba

La óptica enchufable del pequeño factor OK

El hardware es gigabitethernet del puerto de GigMac 4, direccionamiento es 000b.455d.ee02 (bia 000b.455d.ee02)

Descripción: Laboratorio de Cisco Sydney

La dirección de Internet es 219.158.33.86/30

Bytes del MTU 1500, Kbit de BW 500000, usec DLY 10, rely 255/255, carga 154/255

Encapsulación de ARPA, loopback not set

Keepalive fijado (sec 10)

El Full-duplex, 1000Mbps, tipo de link es fuerza-para arriba, tipo de media es LX

**el control de flujos de la salida está prendido, control de flujos de la entrada está prendido**

Tipo ARP: ARPA, tiempo de espera de ARP 04:00:00

La entrada más reciente 00:00:02, nunca hizo salir 00:00:02, caída de la salida

La última limpieza de la "interfaz de la demostración" contradice 7w1d

Estrategia de almacenamiento en cola detección temprana aleatoria (WRED)

Cola de salida 0/40, 22713601 descensos; cola de entrada 0/75, 736369 descensos

Kilobites disponibles/sec del ancho de banda 224992

30 segundos velocidades de entrada 309068000 dígitos por segundo, 49414 paquetes/sec

30 segundos velocidades de salida 303400000 dígitos por segundo, 73826 paquetes/sec

entrada de 143009959974 paquetes, 88976134206186 bytes, 0 ningunos buffer

Recibido 7352 broadcasts, runts 0, gigantes 0, válvulas reguladoras 0

0 errores de entrada, 0 CRC, 0 tramas, 0 sobrantes, 0 ignorado

0 perros guardianes, 7352 Multicast, **entrada de 45 pausas**

salida de 234821393504 paquetes, 119276570730993 bytes, 0 underruns

Transmitido 73201 broadcasts

0 errores de salida, 0 colisiones, 0 restauraciones de interfaz

0 charlas, 0 late collisions, 0 diferido

0 portadores perdidos, 0 ningunos portador, 0 salidas de la pausa

0 fallas de búfer de salida, 0 búfers de salida eliminados

### Escenario 3:

En tiempos del oversubscription debido al ataque pobre del diseño de red/del tráfico bursts/DOS. La advertencia de la cordura QM puede ocurrir si hay conditionwhere continuo del mucho tráfico que más tráfico se dirige en el router que lo que el linecards puede dirigir.

Al rootcause este control las relaciones del tráfico en todas las interfaces en el router. Eso revelará si los links de alta velocidad uces de los están congestionando los links lentos.

Utilice “el comando de la salida de la interfaz de la demostración”.

## Comandos para Troubleshooting

- Para marcar la cordura actual QM llana para un LC Asocie al LCVaya al enable modeFuncione con el comando del **fab de la prueba**Recoja la salida del “qm\_sanity\_info”Opción **q** para salir la línea de comando del **fab de la prueba**Salga del LC
- Para configurar los parámetros de la cordura QM cambie al modo de configuraciónEjecute el **tofab de la QM-cordura del <slot-> del hw-module slot que advierte el <> del freq**
- Para habilitar/debugs de la cordura de la neutralización QM Asocie al LCVaya al enable mode**Fabcommand de** RunttestEjecute el “qm\_sanity\_debug”. Ejecútese otra vez y parará los debugsOpción **q a la** línea más exittest del **fabcommand**Salga del LC
- Para marcar las estadísticas del Fabric Interface ASIC GSR muestre a la FIA del regulador
- Para marcar las colas de administración del tráfico del tofab muestre a reguladores las colas de administración del tráfico del tofab
- Para marcar el queus del frfab muestre las colas de administración del tráfico del controlador frfab

### Ejemplo:

La salida abajo se tira de un router del laboratorio de trabajo al demostre las salidas de comando.

FIA del regulador GSR-1-PE-5#show

Configuración de estructura: ancho de banda 10Gbps (2.4Gbps disponible), tela redundante

Programador principal: Planificador de trabajos de reserva del SLOT 17: Ranura 16

Epoch fabuloso ninguna cuenta 0 de 0 altos

Errores From Fabric FIA

-----

descensos 0 de la célula del desbordamiento 0 del redund

paridad de celdas 0

Actuales slots 16 0x001F de las placas del switch 17 18 19 20

Las placas del switch monitorearon los slots 16 0x001F 17 18 19 20

Slot: 16 17 18 19 20

Nombre: csc0 csc1 sfc0 sfc1 sfc2

-----

los 0 0 0 0 0

estado apagado apagado apagado apagado apagado

crc16 0 0 0 0 0

Errores To Fabric FIA

-----

pres del sca no 0 desbordamientos uni FIFO 0 del error 0 del req

req multi de la paridad 0 de la concesión 0 uni undrflow 0 primero en entrar, primero en salir

req 0 de la paridad 0 control uni

req vacío del dst primero en entrar, primero en salir 0 multi 0 errores de entrada en contacto 0

paridad de celdas 0

GSR-1-PE-5#attach 1

Ingresar la consola para la tarjeta de interfaz modular SPA en el slot: 1

Tipo "salida" para terminar esta sesión

¡Presione la VUELTA para conseguir comenzada!

LC-Slot1>en

Fab LC-Slot1#test

Programa de la consola de diagnóstico BFLC

¿BFLC (? para el [?])de la ayuda): qm\_sanity\_debug



Debug de la cordura QM habilitado

¿BFLC (? para el [qm\_sanity\_debug] de la ayuda):

SLOT 1:02:54:33: Información del tofab BMA

SLOT 1:02:54:33: El número de FreeQs talló 4

SLOT 1:02:54:33: Pool 1: Tamaño de separación 102001: Talla 102001 actual

SLOT 1:02:54:33: Pool 2: Tamaño de separación 78462: Talla 78462 actual

SLOT 1:02:54:33: Pool 3: Tamaño de separación 57539: Talla 57539 actual

SLOT 1:02:54:33: Pool 4: Tamaño de separación 22870: Talla 22870 actual

SLOT 1:02:54:33: FreeQ de IPC: Tamaño de separación 600: Talla 600 actual

SLOT 1:02:54:33: El número de LOQs habilitó 768

SLOT 1:02:54:33: El número de LOQs inhabilitó 1280

SLOT 1:02:54:33: Información del tofab BMA

SLOT 1:02:54:33: El número de FreeQs talló 4

SLOT 1:02:54:33: Pool 1: Tamaño de separación 102001: Talla 102001 actual

SLOT 1:02:54:33: Pool 2: Tamaño de separación 78462: Talla 78462 actual

SLOT 1:02:54:33: Pool 3: Tamaño de separación 57539: Talla 57539 actual

SLOT 1:02:54:33: Pool 4: Tamaño de separación 22870: Talla 22870 actual

SLOT 1:02:54:33: FreeQ de IPC: Tamaño de separación 600: Talla 600 actual

SLOT 1:02:54:33: El número de LOQs habilitó 768

SLOT 1:02:54:33: El número de LOQs inhabilitó 1280

Debug de la cordura QM inhabilitado

¿BFLC (? para el [qm\_sanity\_debug] de la ayuda): qm\_sanity\_info

Advertencia del nivel de la cordura del tofab QM

Nivel de la cordura del frfab QM ninguno

La verificación de integridad se acciona cada 20 segundos

El Min. mitiga el umbral en el porcentaje 5

¿BFLC (? para el [qm\_sanity\_info] de la ayuda): q

LC-Slot1#exi

Desconexión del slot1.

Duración de la conexión: 00:01:09

GSR-1-PE-5#config t

Ingrese los comandos de configuración, uno por línea. Finalizar con CNTL/Z.

Tofab de la QM-cordura del slot1 GSR-1-PE-5(config)#hw-module que advierte el freq 10

GSR-1-PE-5(config)#end

GSR-1-PE-5#attach 1

02:57:25: %SYS-5-CONFIG\_I: Configured from console by console

GSR-1-PE-5#attach 1

Ingresar la consola para la tarjeta de interfaz modular SPA en el slot: 1

Tipo "salida" para terminar esta sesión

¡Presione la VUELTA para conseguir comenzada!

LC-Slot1>en

Fab LC-Slot1#test

Programa de la consola de diagnóstico BFLC

¿BFLC (? para el [?]de la ayuda): qm\_sanity\_info

Advertencia del nivel de la cordura del tofab QM

Nivel de la cordura del frfab QM ninguno

La verificación de integridad se acciona cada 10 segundos

El Min. mitiga el umbral en el porcentaje 5

¿BFLC (? para el [qm\_sanity\_info] de la ayuda): q

LC-Slot1#exit

Desconexión del slot1.

Duración de la conexión: 00:00:27

GSR-1-PE-5#execute-on todos muestran a reguladores las colas de administración del tráfico del tofab

===== del linecard del ===== (slot0)

Información de separación para los buffers del tofab

Tamaño de SDRAM: 268435456 bytes, direccionamiento: E0000000, base de separación: E0018000

tamaño de separación de 268337152 bytes, banco SDRAM 4, bytes de SDRAM de tamaño de página 16384, 2

tamaño del almacén de datos intermedio máximo 4592 bytes, tamaño de datos de búfer mínimo 80 bytes

262141/262141 buffers specified/carved

265028848/265028848 bytes sum buffer sizes specified/carved

#Qelem LenThresh del Tail de la pista de Qnum

-----

4 colas libres no IPC:

107232/107232 (buffers specified/carved), 40.90%, tamaño de datos de 80 bytes

601 107832 107232 262143

73232/73232 (buffers specified/carved), 27.93%, tamaño de los datos en bytes 608

107833 181064 73232 262143

57539/57539 (buffers specified/carved), 21.94%, tamaño de los datos en bytes 1616

181065 238603 57539 262143

23538/23538 (buffers specified/carved), 8.97%, tamaño de los datos en bytes 4592

238604 262141 23538 262143

Cola IPC

600/600 (buffers specified/carved), 0.22%, tamaño de los datos en bytes 4112

155 154 600 262143

Cola sin procesar (prioritaria):

0 0 0 65535

Cola sin procesar (Prioridad media):

0 0 0 32767

Cola sin procesar (prioridad baja):

0 0 0 16383

Colas de administración del tráfico del tofab:

Umbral de extensión del Tail de la pista de Queue# del slot Dest

pkts del pkts

=====

0 0 0 0 0 262143

15 2191(hpr) 0 0 0 0

Multicast 2048 0 0 0 262143

2049 0 0 0 262143

Linecard del ===== (===== del slot 1)

Información de separación para los buffers del tofab

Tamaño de SDRAM: 268435456 bytes, direccionamiento: 26000000, base de separación: 26010000

tamaño de separación de 268369920 bytes, banco SDRAM 4, bytes de SDRAM de tamaño de página 32768, 2

tamaño del almacén de datos intermedio máximo 4592 bytes, tamaño de datos de búfer mínimo 80 bytes

262140/261472 buffers specified/carved

267790176/264701344 bytes sum buffer sizes specified/carved

#Qelem LenThresh del Tail de la pista de Qnum

-----

4 colas libres no IPC:

102001/102001 (buffers specified/carved), 39.1%, tamaño de datos de 80 bytes

1 601 102601 102001 262143

78462/78462 (buffers specified/carved), 30.0%, tamaño de los datos en bytes 608

2 102602 181063 78462 262143

57539/57539 (buffers specified/carved), 22.0%, tamaño de los datos en bytes 1616

3 181064 238602 57539 262143

23538/22870 (buffers specified/carved), 8.74%, tamaño de los datos en bytes 4592

4 238603 261472 22870 262143

Cola IPC

600/600 (buffers specified/carved), 0.22%, tamaño de los datos en bytes 4112

30 85 84 600 262143

Cola sin procesar (prioritaria):

27 0 0 0 65368

Cola sin procesar (Prioridad media):

28 0 0 0 32684

Cola sin procesar (prioridad baja):

31 0 0 0 16342

Colas de administración del tráfico del tofab:

Umbral de extensión del Tail de la pista de Queue# del slot Dest

pkts del pkts

=====

.....

Elevado prioridad

0 2176(hpr) 0 0 0

1 2177(hpr) 0 0 0

2 2178(hpr) 0 0 0

3 2179(hpr) 0 0 0

4 2180(hpr) 553 552 0

5 2181(hpr) 0 0 0

6 2182(hpr) 0 0 0

7 2183(hpr) 0 0 0

8 2184(hpr) 0 0 0

9 2185(hpr) 0 0 0

10 2186(hpr) 0 0 0

11 2187(hpr) 0 0 0

12 2188(hpr) 0 0 0

13 2189(hpr) 0 0 0

14 2190(hpr) 0 0 0

15 2191(hpr) 0 0 0

Multicast (multidifusión)

2048 0 0 0

2049 0 0 0

2050 0 0 0

2051 0 0 0

2052 0 0 0

2053 0 0 0

2054 0 0 0

2055 0 0 0

Linecard del ===== (===== del slot 3)

Información de separación para los buffers del tofab

Tamaño de SDRAM: 268435456 bytes, direccionamiento: E0000000, base de separación: E0018000

tamaño de separación de 268337152 bytes, banco SDRAM 4, bytes de SDRAM de tamaño de página 16384, 2

tamaño del almacén de datos intermedio máximo 4112 bytes, tamaño de datos de búfer mínimo 80 bytes

262142/262142 buffers specified/carved

230886224/230886224 bytes sum buffer sizes specified/carved

#Qelem LenThresh del Tail de la pista de Qnum

-----

3 colas libres no-IPC:

94155/94155 (buffers specified/carved), 35.91%, tamaño de datos de 80 bytes

601 94755 94155 262143

57539/57539 (buffers specified/carved), 21.94%, tamaño de los datos en bytes 608

94756 152294 57539 262143

109848/109848 (buffers specified/carved), 41.90%, tamaño de los datos en bytes 1616

152295 262142 109848 262143

Cola IPC

600/600 (buffers specified/carved), 0.22%, tamaño de los datos en bytes 4112

207 206 600 262143

Cola sin procesar (prioritaria):

0 0 0 65535

Cola sin procesar (Prioridad media):

0 0 0 32767

Cola sin procesar (prioridad baja):

0 0 0 16383

Colas de administración del tráfico del tofab:

Umbral de extensión del Tail de la pista de Queue# del slot Dest

pkts del pkts

=====

0 0 0 0 0 262143

1 0 0 0 262143

2 0 0 0 262143

3 0 0 0 262143

.....

2049 0 0 0 262143

2050 0 0 0 262143

2051 0 0 0 262143

2052 0 0 0 262143

2053 0 0 0 262143

2054 0 0 0 262143

2055 0 0 0 262143

Colas de administración del tráfico del controlador frfab de la demostración del slot 2 GSR-1-PE-5#execute-on

Linecard del ===== (===== del slot 2)

Dividir información para memorias intermedias FrFab

Tamaño de SDRAM: 268435456 bytes, direccionamiento: D0000000, base de separación: D241D100

tamaño de separación de 230567680 bytes, banco SDRAM 4, bytes de SDRAM de tamaño de página 16384, 2

tamaño del almacén de datos intermedio máximo 4592 bytes, tamaño de datos de búfer mínimo 80 bytes

235926/235926 buffers specified/carved

226853664/226853664 bytes sum buffer sizes specified/carved

#Qelem LenThresh del Tail de la pista de Qnum

-----

4 colas libres no IPC:

96484/96484 (buffers specified/carved), 40.89%, tamaño de datos de 80 bytes

11598 11597 96484 262143

77658/77658 (buffers specified/carved), 32.91%, tamaño de los datos en bytes 608

103116 103115 77658 262143

40005/40005 (buffers specified/carved), 16.95%, tamaño de los datos en bytes 1616

178588 178587 40005 262143

21179/21179 (buffers specified/carved), 8.97%, tamaño de los datos en bytes 4592

214748 235926 21179 262143

Cola IPC



600/600 (buffers specified/carved), 0.25%, tamaño de los datos en bytes 4112

66 65 600 262143

Cola sin procesar del Multicast:

0 0 0 58981

Cola libre de la replicación de multidifusión:

235930 262143 26214 262143

Cola sin procesar (prioritaria):

78 77 0 235927

Cola sin procesar (Prioridad media):

11596 11595 0 58981

Cola sin procesar (prioridad baja):

0 0 0 23592

Colas de la interfaz:

Umbral de extensión del Tail de la pista de Queue# de la interfaz

pkts del pkts

=====

0 0 103107 103106 0 32768

3 178588 178587 0 32768

1 4 103110 103109 0 32768

7 11586 11585 0 32768

2 8 0 0 0 32768

11 0 0 0 32768

3 12 0 0 0 32768

15 0 0 0 32768

GSR-1-PE-5#