

ID del Documento: 11085

Actualizado: De agosto el 08 de 2008



[Descarga PDF](#)



[Imprimir](#)

[\[+\] Feedback](#)

Productos Relacionados

- [Cisco 12000 Series Routers](#)

Contenido

[¿Cuáles son las diferencias entre los modelos en las series Cisco 12000?](#)

[¿Cuál es la diferencia entre 12016 y 12416?](#)

[¿Qué es una Tarjeta de entramado de switches \(SFC\) y una Tarjeta del reloj programador \(CSC\)?](#)

[¿Qué tarjetas comparten las tres plataformas \(12008, 12012 y 12016\)?](#)

[Con la configuración máxima para las tarjetas de switch de entramado \(SFC\) y tarjetas de reloj y programación \(CSC\), ¿cuál es la capacidad total por ranura?](#)

[¿Qué tipos de memoria existen en el Procesador de Ruteo Gigabit \(GRP\)?](#)

[¿Qué tipos de memoria existen en las tarjetas de línea \(LC\)?](#)

[¿Qué tarjetas de línea \(LC\) están disponibles para el router de Internet de la serie 12000?](#)

[¿Cómo puedo determinar lo que se está ejecutando la placa del motor en el rectángulo?](#)

[¿Cómo la Redundancia del Gigabit Route Processor del 12000 Series Internet Router \(GRP\) trabaja?](#)

[¿Qué versiones de software IOS de Cisco corren en un router de Internet serie 12000](#)

[¿El 12000 Series Internet Router soporta el Listas de control de acceso \(ACL\)?](#)

[¿Qué MIB del protocolo de administración de red simple \(SNMP\) realice el soporte del router de Internet de la serie Cisco 12000 para la administración de redes?](#)

[¿Qué características de calidad de servicio \(QoS\) están disponibles para el router de Internet de la serie 12000?](#)

[¿Qué es CLI de Calidad modular de servicio \(MQC\) y dónde se admite en la serie 12000?](#)

[¿El Fast EtherChannel \(FEC\) se soporta en el 8xFE y los indicadores luminosos LED amarillo de la placa muestra gravedad menor 1XGE para el 12000 Series Internet Router?](#)

[¿El Inter-Switch Link \(ISL\) o la encapsulación 802.1q se soporta en el Gigabit Ethernet \(GE\) o el linecards del Fast Ethernet \(FE\) \(LC\)?](#)

[¿Las estadísticas IP se soportan en el 12000 Series Internet Router?](#)

[¿La Contabilización de Netflow se soporta en el 12000 Series Internet Router?](#)

[¿El Listas de control de acceso \(ACL\) se soporta en el linecards del motor 2 \(LC\) \(también conocidos como funcionamiento LC\)?](#)

[¿El 12000 Series Internet Router soporta el \(MPLS\) del Multi-Protocol Label Switching?](#)

[¿Cuál es el comando que muestra la tarjeta del reloj y programación \(CSC\) activa?](#)

[¿Cuáles son los comandos que muestran las tarjetas de línea \(LC\) instaladas?](#)

[¿Cómo ejecuto los comandos en el line card \(LC\) de la consola del Gigabit Route Processor \(GRP\)?](#)

[¿Cómo asocio al line card \(LC\) la consola?](#)

[¿Cómo funciona con las pruebas de diagnóstico en un line card \(LC\)?](#)

[¿Qué comandos muestran el uso de la memoria intermedia del paquete en una tarjeta de línea \(LC\)?](#)

[Qué hacen las estadísticas en el **frfab de los reguladores de la demostración** | ¿medio de la salida de las **colas de administración del tráfico del tofab**?](#)

[¿Qué función cumple el comando download-fl y cuándo debo usarlo?](#)

[¿En la salida del comando show diag, qué hace la “tarjeta es Idbs-rem analizado los minusválidos” significó?](#)

[¿Son las características tales como tipo de fibra y de presupuesto de pérdida de la vinculación por fibra óptica puramente una función cuyo el Convertidor de la interfaz de Gigabit \(GBIC\) usted asocia, o son éstos también dependientes en la plataforma o el line card \(LC\)?](#)

[¿Qué comandos debo utilizar para comprobar las verificaciones cíclicas de redundancia \(CRC\) en las tarjetas de entramado de switches \(SFC\)?](#)

[Qué comando muestra el número de serie del chasis del Cisco 12000](#)

[¿Qué %TFIB-7-SCANSABORTED significa?](#)

[¿La característica del canal de éter del gigabit \(GEC\) se soporta en SPA-10xGE o SPA-10xGE-V?](#)

[Solamente 3.5GB se puede ver en un router de switch Gigabit \(GRS\) con PRP2 equipado de 4GB de memoria principal. ¿Es esto normal?](#)

[¿El control de flujo se soporta en SPA-5X1GE? ¿Si sí, cómo puede yo habilitó/neutralización con el CLI?](#)

[Información Relacionada](#)

[Discusiones relacionadas de la comunidad del soporte de Cisco](#)

Q. ¿Cuáles son las diferencias entre los modelos en las series Cisco 12000?

A. El router de Internet de la serie Cisco 12000 está disponible en siete modelos. Esta tabla enumera las diferencias de hardware entre estos modelos:

	12008	12012	12016	12404	12406	12410	12416
Capacidad de estructura del switch (Gbps)	40	60	80	80	120	200	320
# de los slots	8	12	16	4	6	10	16
# de los slots del Switch Fabric	3 SFC, 2 CSC	3 SFC, 2 CSC	3 SFC, 2 CSC	1 board 3	3 SFC, 2 CSC	5 SFC, 2 CSC	3 SFC, 2 CSC
# de los slots	7	11	15	3	5	9	15

linecard							
----------	--	--	--	--	--	--	--

1 El Procesador de ruta gigabit (GRP) toma una ranura. Si dos GRP están presentes para los propósitos de la redundancia, después usted necesita quitar un slot disponible para el linecards.

2^{el} Cisco 12016 se pueden actualizar a un Cisco 12416 usando un Switch Fabric kit de actualización.

3 El 12404 tiene una placa que contiene todos las funcionalidades de la Tarjeta de reloj y programación (CSC) y de la Tarjeta de estructura de switch (SFC) (funcionalmente equivalente a una CSC y tres SFC).

El GRP puede colocarse en cualquier ranura. En el Cisco 12012, se recomienda que utilice las ranuras 0 y 11 para GRP porque estas ranuras no se enfrían y GRP disipa menos el calor que las otras tarjetas de línea (LC).

Q. ¿Cuál es la diferencia entre 12016 y 12416?

A. El 12016 y el 12416 son el mismo chasis. La única diferencia es la tarjeta de reloj y programación (CSC) y las tarjetas de estructura de switch (SFC). El 12016 utiliza la CSC GSR16/80 y la SFC GSR16/80 mientras que el 12416 utiliza la CSC GSR16/320 y la SFC GSR16/320. Con las nuevas SFC, la 12416 puede admitir hasta 10 Gbps por ranura, mientras que la 12016 admite hasta 2.5 Gbps por ranura.

Si usted tiene 12016 y quiere actualizarlo a 12416, todo lo que usted tendría que hacer es substituir el GSR16/80-CSC y el GSR16/80-SFC por el nuevos GSR16/320-CSC y GSR16/320-SFC.

Q. ¿Qué es una Tarjeta de entramado de switches (SFC) y una Tarjeta del reloj programador (CSC)?

A. El SFC y el CSC proporcionan el entramado del switch físico para el sistema como así también la temporización para las celdas de Cisco que transportan paquetes de datos y de control entre las tarjetas de línea y los procesadores de ruta.

En el 12008, 12012 y 12016, debe tener al menos una CSC para que el router funcione. Teniendo solamente un CSC y ningunos SFC se llama ancho de banda cuater, y trabaja solamente con el linecards del motor 0 (LC). Si otros LC están en el sistema, se apagan automáticamente. Si usted requiere los LC con excepción del motor 0, el ancho de banda completa (tres SFC y un CSC) se debe instalar en el router. Si se requiere la Redundancia, un segundo CSC es necesario. Esta CSC redundante sólo funciona si la CSC o una SFC no funcionan. La tarjeta CSC redundante puede funcionar como CSC o SFC.

12416, 12406, 12410 y 12404 requieren ancho de banda completo.

- Todos los Cisco 12000 Series Router tienen un máximo de tres SFC y dos CSCs, a excepción de las 12410 Series que tenga cinco SFC dedicada y CSCs dedicado dos, y de los 12404 que tiene una tarjeta que contenga todo el CFC y funcionalidad de SFC. No hay redundancia para el 12404.
- En los 12008, los 12012, los 12016, los 12406, y los 12416, el CSC carda también la función como SFC. Por este motivo, para obtener una configuración redundante de ancho de banda

completo, sólo necesita tres SCF y dos CSC. En los 12410, hay CSCs y SFC dedicados.

Para lograr una configuración redundante de ancho de banda necesita dos CSC y cinco SFC.

- Las configuraciones de cuarto de ancho de banda sólo pueden utilizarse en 12008, 12012 y 12016, si sólo posee LC Engine 0 en el chasis. El CSC192 y el SFC192, que reside en el chasis serie 12400, no admite configuraciones de ancho de banda de un cuarto.

Q. ¿Qué tarjetas comparten las tres plataformas (12008, 12012 y 12016)?

A. Aunque utilicen diversos Switch Fabric Cards (SFC) y cronometren y las placas del programador de trabajos (CSCs), todos los 12000 Series Internet Router utilizan el mismo Gigabit Route Processor (GRP) y el linecards (LC). La excepción son todas las LC basadas en el motor 4, como la OC-192 POS, 10xGE y otras soportadas sólo en un 124xx con el entramado de conmutación de 320 Gbps. Para más detalles, refiérase a [cómo puedo determinar lo que se está ejecutando la placa del motor en el rectángulo?](#).

Q. Con la configuración máxima para las tarjetas de switch de entramado (SFC) y tarjetas de reloj y programación (CSC), ¿cuál es la capacidad total por ranura?

A. Los Procesadores de ruta Gigabit (GRP) y las Tarjetas de línea (LC) se instalan desde el frente del chasis y se conectan dentro de una placa de interconexiones pasiva. Esta placa de interconexiones contiene líneas en serie que interconectan a todos los LC con las tarjetas de estructura de switches, y también con otras conexiones para funciones de energía y mantenimiento. Cada slot del chasis del 2.5 Gbps (12008, 12012, 12016) tiene hasta cuatro conexiones de línea serial (1.25 Gbps), uno a cada uno de los SFC para proporcionar una capacidad total de 5 Gbps por el slot (del 2.5 Gbps duplex por completo -). Los conjuntos del uso cuatro del 10 Gbps (12404, 12406, 12410 y 12416) de cuatro conexiones de línea serial en cada slot, proveyendo de cada slot un Switching Capacity del duplex del 20 Gbps por completo -.

Nota: Realmente, cada LC tiene cinco conexiones de línea serial. Una es para la redundancia (va a la tarjeta redundante) y es el XOR de los datos a través de los demás SFC para la corrección de errores. Lo mismo solicita las 124xx Series.

Q. ¿Qué tipos de memoria existen en el Procesador de Ruteo Gigabit (GRP)?

A. Estos tipos de memoria existen en el GRP:

RAM dinámica (DRAM)

El DRAM también se refiere como memoria principal o del procesador. El GRP y el linecards (LC) contienen el DRAM que permite a un procesador integrado a la placa para funcionar con el software de Cisco IOS® y para salvar las tablas de ruteo de la red. En el GRP, usted puede configurar la memoria de la ruta en un rango que va desde el valor predeterminado de fábrica, 128 MB, hasta una configuración máxima de 512 MB.

El procesador en las aplicaciones GRP dram integrada de realizar una variedad de tareas importantes incluyendo éstos:

- Ejecución de la imagen de Cisco IOS Software
- Almacenamiento y mantenimiento de tablas de ruteo de la red
- Cargar la imagen del Cisco IOS Software en los LC instalados

- Tablas actualizadas del Cisco Express Forwarding que formatan y de distribuciones (Base de información de reenvío (FIB) y tablas de las adyacencias) LC instalados
- Supervisión de las condiciones de alarmas de temperatura y voltaje de las tarjetas instaladas y cierre de éstas cuando es necesario
- Admite un puerto de la consola que le permite configurar el router utilizando una terminal asociada
- Participación en protocolos de ruteo de red (junto con otros routers en el entorno de red) para actualizar las tablas internas de ruteo del router.

Nota: Las configuraciones de la memoria de la ruta 512 MB en el GRP son compatibles sólo con el Número del producto GRP-B=. Además, los Cisco IOS Software Release 12.0(19)S, 12.0(19)O, o se requieren más adelante y la versión 11.2 (181) del monitor de la memoria ROM (ROMmon) o también se requieren más adelante.

Memoria de acceso aleatorio compartida (SRAM)

SRAM brinda memoria caché secundaria de CPU. La configuración GRP estándar es de 512 KB. Su función principal es actuar como área de montaje para la información de la actualización de la tabla de ruteo a y desde los LC. SRAM no permite la actualización de campos, lo que significa que no puede actualizarlo ni reemplazarlo.

Memoria flash GRP

Ambos memoria flash basada en la tarjeta a bordo y PCMCIA permiten que usted cargue remotamente y que Cisco IOS Software y que las imágenes de microcódigo del almacenar múltiples. Puede descargar una nueva imagen por la red o desde un servidor local. Luego puede agregar la nueva imagen a la memoria Flash o reemplazar los archivos existentes. Puede iniciar los routers de manera manual o automática desde cualquier imagen almacenada. Memoria flash también funciona como un servidor TFTP para permitir que otros servidores inicien remotamente de las imágenes guardadas o las copien en su propia memoria flash.

Módulo único de memoria en línea (SIMM) Flash integrado

La memoria Flash integrada (llamada memoria flash de inicialización) está ubicada en el conector U17 y contiene la imagen de inicio del software Cisco IOS y otros archivos definidos por el usuario en el GRP. El es un 8 MB SIMM, que no es campo mejorable. No puede actualizarlo ni reemplazarlo. Se recomienda siempre para sincronizar la imagen del arranque de sistema con la imagen del Cisco IOS Software principal.

Placa de memoria Flash

La tarjeta de memoria Flash contiene la imagen de software del IOS de Cisco. Una placa de memoria Flash está disponible como número de producto MEM-GRP-FL20=, que es una placa de memoria Flash del 20 MB PCMCIA que envía como repuesto, o como parte de un sistema de las Cisco 12000 Series. Esta tarjeta se puede insertar en cualquiera de las dos ranuras PCMCIA del GRP y permite la carga del software del IOS de Cisco en la memoria principal del GRP. Ambos placas PCMCIA tipo 1 y tipo 2 pueden ser utilizados.

Para la información sobre compatibilidad entre las placas PCMCIA Flash y las diversas Plataformas, refiera a la [matriz de compatibilidad del sistema de archivos PCMCIA](#).

memoria RAM no volátil' (NVRAM)

La información salvada en el NVRAM es permanente, que significa que la información está todavía presente en esta memoria después de una recarga del sistema. Los archivos de configuración del sistema, la configuración de los registros de la configuración del software y los registros de monitoreo ambiental están incluidos en los 512 KB de NVRAM, que tiene el respaldo de baterías de litio incorporadas que retienen la memoria por un mínimo de cinco años. El NVRAM no es el campo mejorable, que significa que usted puede ni actualizarlo ni substituir.

Memoria borrable y programable de sólo lectura (EPROM)

EPROM en el GRP contiene un ROMmon que lo habilita para reiniciar la imagen predeterminada del software del IOS de Cisco de una tarjeta de memoria Flash si SIMM de memoria Flash no contiene una imagen de la ayuda de inicialización. Si no se encuentra ninguna imagen válida, el proceso de arranque termina para arriba en el modo ROMMON, que es un subconjunto del Cisco IOS Software principal, para permitir los comandos básicos. Las memorias EPROM Flash de 512 KB no son actualizables por campo, esto significa que no se pueden actualizar ni reemplazar.

Q. ¿Qué tipos de memoria existen en las tarjetas de línea (LC)?

A. En una LC, existen dos tipos de memoria LC que el usuario puede configurar:

- Ruta o memoria del procesador (situada en el RAM dinámica (DRAM))
- Memoria de paquetes (ubicada en la memoria RAM dinámica sincrónica (SDRAM))

Las configuraciones de la memoria LC y las ubicaciones del socket de memoria diferencian, dependiendo del tipo de motor del LC. Todos los LC comparten generalmente un conjunto común de opciones para el procesador o de Route Memory de la configuración de la memoria, pero soportan el diversos valor por defecto y configuraciones máximas para memoria del paquete basada en el tipo de motor quien se emplea el LC.

En los LC, memoria principal puede ser alcance configurado del valor predeterminado de fábrica del 128 MB (motor 0, 1, 2) hasta la configuración máxima del 256 MB que es el valor por defecto para Motor 3 y 4 LC.

Nota: Si no hay bastante DRAM para cargar las tablas del Cisco Express Forwarding sobre un LC, el Cisco Express Forwarding se inhabilita automáticamente para este LC y puesto que éste es el único método de Switching disponible en los 12000 Series Internet Router, se inhabilita el LC sí mismo.

Memoria del paquete LC salva temporalmente los paquetes de datos que aguardan las decisiones de Switching por el procesador LC. Una vez que el procesador de LC toma las decisiones de conmutación, los paquetes se propagan en la estructura de conmutación del router para transmitir a la LC adecuada. Para que un LC actúe, los sockets del módulo dual in-line memory (DIMM) para transmitir y recibir deben ser poblados. Las DIMM SDRAM instaladas en una determinada memoria intermedia (recepción o transmisión) deben ser del mismo tipo y tamaño, aunque las memorias intermedias de recepción y transmisión pueden funcionar con diferentes tamaños de memoria.

Tipo de motor	Memoria de paquete predeterminada	Actualizable	Actualizable a
Mot	MEM-LC-PKT-	No	

or 0	128=		
Mot or 1	MEM-LC1-PKT-256=	No	
Mot or 2	MEM-LC1-PKT-256=	Sí	MEM-PKT-512-UPG=
Mot or 3	512 MB - Sin FRU todavía	No	
Mot or 4	MEM-LC4-PKT-512=	No	

Q. ¿Qué tarjetas de línea (LC) están disponibles para el router de Internet de la serie 12000?

A. El Cisco 12000 Series ofrece un portafolio amplio de LC, que incluye núcleo, borde, borde canalizado, ATM, Ethernet, Dynamic Packet Transport (DPT) y Fin de venta (EOS). Estas LC brindan alto rendimiento, un reparto del paquete prioritario garantizado y una inserción y extracción en línea (OIR) transparente de servicio a través de la arquitectura del sistema distribuida de las series 12000 de Cisco. Esta tabla enumera los LC liberados en diciembre 2001:

Base LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
linecard del acceso OC-48c/STM-16c POS/SDH ISE del Internet Service Engine 1-Port OC-48 POS (ISE)	Motor 3 (ISE)	Chasis 10G Chasis 2.5G	12.0(21)ST 12.0(21)S	
Tarjeta de línea 1-Port OC-48 POS One-Port OC-48c/STM-16c POS/SDH	Motor 2	Chasis 10G Chasis 2.5G	12.0(10)S RMtermco de = 3 nfw	Ficha técnica
Tarjeta de línea de 4 puertos OC-48 POS de cuatro puertos OC-48c/STM-16c POS/SDH	Motor 4	Sólo chasis 10G	12.0(15)S 12.0(17)O	
Tarjeta de línea OC-192c/STM-64c POS/SDH de un puerto OC-192 POS 1	Motor 4	Sólo chasis 10G	12.0(15)S 12.0(17)O	

puerto				
--------	--	--	--	--

Borde LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
6-Port DS3 Six-Port DS3 Line Card	Motor 0	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	
12-Port DS3, Tarjeta de línea DS3 de 12 puertos	Motor 0	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	
Tarjeta de línea E3 de 6 puertos con E3 de seis puertos	Motor 0	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(15)S	
Tarjeta de línea de 12 puertos E3 Doce puertos E3	Motor 0	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(15)S	
Tarjeta de línea de 4 puertos OC-3 POS de cuatro puertos OC-3c/STM-1c POS/SDH	Motor 0	Chasis 10G Chasis 2.5G	12.0(05)S 12.0(11)ST	Ficha técnica
Tarjeta de línea de 8 puertos OC-3 POS Eight-Port OC-3c/STM-1c POS/SDH	Motor 2	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	
Tarjeta de línea OC-3 POS/SDH de 16 puertos OC-3c/STM-1c POS/SDH de 16 puertos	Motor 2	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	
ISE POS OC-3 de 16 puertos	Motor 3	Chasis 10G	12.0(21)ST 12.0(21)S	

ISE POS/SDH OC-3c/STM-1c de 16 puertos	(ISE)	Chasis 2.5G		
Tarjeta de línea de 1 puerto OC-12 POS de un puerto OC-12c/STM-4c POS/SDH	Motor 0	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	Ficha técnica
Tarjeta de línea POS/SDH OC-12c/STM-4c de cuatro puertos, POS OC-12 de cuatro puertos	Motor 2	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	Ficha técnica
Tarjeta de línea de 4 puertos OC-12c/STM-4c POS/SDH ISE de cuatro puertos OC-12 POS ISE	Motor 3 (ISE)	Chasis 10G Chasis 2.5G	12.0(21)ST 12.0(21)S	
Tarjeta de línea de un puerto OC-48c/STM-16c POS/SDH ISE y de un puerto OC-48 POS ISE	Motor 3 (ISE)	Chasis 10G Chasis 2.5G	12.0(21)ST 12.0(21)S	

Borde canalizado LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
Tarjeta de línea OC-3/STM-1(DS1/E1) canalizada de 2 puertos, CHOC-3, DS1/E1 de 2 puertos	Motor 0	Chasis 10G Chasis 2.5G	12.0(17)S 12.0(17)O	Ficha técnica
Tarjeta de línea de	Mot	Chasis	12.0(05)	Ficha

1 puerto CHOC-12, DS3 un puerto canalizado OC-12 (DS3)	or 0	10G Chasis 2.5G	S 12.0(11) ST	técnica
Tarjeta de línea de 1 puerto CHOC-12, OC-3 Un puerto canalizado OC-12/STM-4 (OC-3/STM-1)	Mot or 0	Chasis 10G Chasis 2.5G	12.0(05) S 12.0(11) ST	Ficha técnica
CHOC-12 ISE de 4 puertos OC-12/STM-4 (DS3/E3, OC-3c/STM-1c) POS/SDH ISE canalizado de cuatro puertos	Mot or 3 (ISE)	Chasis 10G Chasis 2.5G	12.0(21) ST 12.0(21) S	
1-Port CHOC-48 ISE One-Port Channelized OC-48/STM-16 (DS3/E3, OC-3c/STM-1c, OC-12c/STM-4c) POS/SDH ISE Line Card	Mot or 3 (ISE)	Chasis 10G Chasis 2.5G	12.0(21) ST 12.0(21) S	
Tarjeta de línea (T1) T3 canalizada de 6 puertos, T3 canalizada de 6 puertos	Mot or 0	Chasis 10G Chasis 2.5G	12.0(14) S 12.0(14) O	

Atmósfera LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
ATM OC-3c/STM-1c de cuatro puertos, ATM OC-3 de cuatro puertos	Mot or 0	Chasis 10G Chasis 2.5G	12.0(5)S RMtermcode = 3 nfw	
ATM OC-12 de 1 puerto ATM OC-12c/STM-4c de un puerto	Mot or 0	Chasis 10G Chasis 2.5G	12.0(7)S 12.0(11)ST	Ficha técnica
Tarjeta de	Moto	Chasis	12.0(13)S	Ficha

línea 4-Port OC-12 ATM Four-Port OC-12c/STM-4c ATM	r 2	10G Chasis 2.5G	12.0(14)O	técnica
-------------------------------------------------------	-----	-----------------------	-----------	-------------------------

Ethernetes LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
Tarjeta de línea de Fast Ethernet de 8 puertos FE con ECC ocho puertos	Motor 1	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(10)S	
GE de 3 puertos con tarjeta de línea Gigabit Ethernet de de tres puertos	Motor 2	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(11)S	Ficha técnica
Ethernet GE de 10 puertos y Gigabit de diez puertos	Motor 4 w/RX/TX+ /density	Chasis 10G Chasis 2.5G	12.0(22)S 12.0(22)O	Ficha técnica

DPT LC

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco	Recursos
DPT OC-12 DPT 2 puertos DPT OC-12c/STM-4c	Motor 1	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw	Aviso

dos puertos				
1-Port OC-48 DPT One-Port OC-48c/STM- 16c DPT	Moto r 2	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(15)S	

EOSLCs

Estos LC se venden no más. Son mencionados para su referencia solamente:

Nombre del linecard	Motor	Chasis soportado	Versión de software del IOS de Cisco
indicador luminoso LED amarillo de la placa muestra gravedad menor posición/del Enabler del acceso OC-192c/STM-64c del indicador luminoso LED amarillo de la placa muestra gravedad menor del Enabler 1-Port OC-192c/ STM 64c	Motor 2	Chasis 10G Chasis 2.5G	12.0(10)S RMtermcode = 3 nfw
1-Port GE con el gigabit ethernet line card de un acceso ECC refieren al boletín de productos para más información.	Motor 1	Chasis 10G Chasis 2.5G	12.0(16)ST 12.0(10)S

Nota: Motor 3 los LC son capaces de realizar las características del borde en la línea tarifa. Cuanto más alto es el motor de la capa 3 (L3), más los paquetes consiguen conmutados en hardware.

Q. ¿Cómo puedo determinar lo que se está ejecutando la placa del motor en el rectángulo?

A. El Cisco IOS Software Release 12.0(9)S agregó el tipo de motor de la capa 3 (L3) a la salida del comando **show diag**, según lo ilustrado:

Existe un comando de acceso directo que puede utilizarse para obtener el mismo resultado, pero sólo con la información útil.

```
Router#show diag | i (SLOT | Engine) ... SLOT 1 (RP/LC 1 ): 1 port ATM Over SONET OC12c/STM-4c
Multi Mode L3 Engine: 0 - OC12 (622 Mbps) SLOT 3 (RP/LC 3 ): 3 Port Gigabit Ethernet L3
Engine: 2 - Backbone OC48 (2.5 Gbps) ...
```

Q. ¿Cómo la Redundancia del Gigabit Route Processor del 12000 Series Internet

Router (GRP) trabaja?

A. El soporte para GRP redundantes se presentó en las versiones 12.0(5)S y 11.2(15)GS2 del software del IOS de Cisco. Cuando se instalan dos GRP en un chasis de router de la serie 12000, un GRP actúa como GRP activo y el otro actúa como GRP de respaldo o en espera. Si el (RP) del Route Processor principal falla o se quita del sistema, el GRP secundario detecta el error e inicia un intercambio. Durante un intercambio, el GRP secundario asume el control del router, conecta con las interfaces de la red, y activa la interfaz de administración y la consola del sistema de la red local.

Redundancia de procesador de ruteo

La Redundancia del procesador del router (RPR) es un modo alternativo a la Alta disponibilidad de sistema (HSA) y permite el reinicio del software del IOS de Cisco en el procesador inactivo antes de la conmutación (un "arranque en frío"). En el RPR, el RP espera carga una imagen del Cisco IOS Software en el tiempo del inicio y se inicializa en el modo de reserva; sin embargo, aunque la configuración de inicio se sincronice al RP espera, los sistemas cambia no son. En caso de error fatal en el RP activo, el Switches del sistema al procesador de reserva, que se reinicializa mientras que el procesador activo, lee y analiza la configuración de inicio, recarga todo el linecards (LC), y recomienza el sistema.

Plus de redundancia de procesador de ruta más

En el modo RPR+, el RP espera se inicializa completamente. El RP activo sincroniza en forma dinámica el inicio y los cambios en la configuración actual con RP en espera, lo cual significa que el RP en espera debe volver a cargarse y ser reinicializado (un "inicio en caliente"). Además, en los routers de Internet de las Cisco y Series, los LC no se reajustan en el modo RPR+. Esta funcionalidad proporciona una conmutación mucho más rápida entre los procesadores. La información sincronizada al RP espera incluye la información de la configuración corriente, la información de inicio en los routers de Internet de las Cisco y Series, y los cambios al estado del chasis tal como Insertar/Remove en Línea (OIR) del hardware. El LC, el protocolo, y la información del estado de la aplicación no se sincronizan al RP espera.

El RPR+ fue introducido en el Cisco IOS Software Release 12.0(17)ST. Para más información sobre los LC con los 12000 Series Internet Router que soportan el RPR+, refiera a los [Release Note para plataformas cruzadas para el Cisco IOS Release 12.0 S, la parte 2: Nuevas funciones y NOTAS IMPORTANTES](#). El resto del linecards (tal como atmósfera y motor 3) se reajusta y se recarga durante un intercambio RPR+.

Stateful Switchover

El modo de intercambio con estado (SSO) proporciona toda la funcionalidad de RPR+ dado que el software Cisco IOS está completamente inicializado en el RP en espera. Además, SSO admite sincronización del LC, del protocolo, y de la información del estado de la aplicación entre los RP para las características admitidas y los protocolos (una "espera en caliente").

El SSO es una nueva función disponible desde el Cisco IOS Software Release 12.0(22)S. Para más información con respecto a esta característica, refiera al [Stateful Switchover](#).

Q. Qué versiones de software IOS de Cisco corren en un router de Internet serie 12000

A. Dependiendo de las características que usted necesita, los Cisco IOS Software Release 11.2GS, 12.0S, o el 12.0O se puede instalar en un 12000 Series Internet Router. La decisión se debe tomar basando en las características que se requieren, las piezas de hardware que están instaladas, y memoria disponible.

Como guía de referencia para decidir qué Cisco IOS Software a instalar, consulte a los Release Notes enumerados. Éstos proporcionan una descripción detallada de las funciones y los componentes de hardware que admite cada versión del IOS de Cisco.

- [Notas de la versión 11.2GS de software del IOS de Cisco](#)
- [Release Note para plataformas cruzadas para el Cisco IOS Release 12.0 S](#)
- [Release Note para plataformas cruzadas para el Cisco IOS Software Release 12.0ST](#)

La herramienta del [Software Advisor](#) ([clientes registrados solamente](#)) puede ayudarle a elegir el software apropiado para su dispositivo de red.

Nota: La imagen que se ejecuta en el Router de Internet de la serie 12000 (gsr-x-xx) incluye una imagen (glc-x-x) de Tarjeta de línea integrada (LC) que se carga a las LC durante la inicialización del sistema.

Q. ¿El 12000 Series Internet Router soporta el Listas de control de acceso (ACL)?

A. El soporte para los ACL varía con el tipo de motor de la capa 3 (L3) de line card (LC). El motor 4 LC no soporta los ACL, sino el motor 4+ (ahora en el Early Field Trial (el EFT)) los soporta.

Q. ¿Qué MIB del protocolo de administración de red simple (SNMP) realice el soporte del router de Internet de la serie Cisco 12000 para la administración de redes?

A. Refiera a

Q. ¿Qué características de calidad de servicio (QoS) están disponibles para el router de Internet de la serie 12000?

A. Diseñan al 12000 Series Internet Router generalmente para el funcionamiento de la retransmisión de paquetes de alta velocidad en la base de una red del IP. Motor 3 y el linecards del motor 4+ (LC) se diseñan para las aplicaciones de borde y implementa los servicios del IP mejorado (tales como QoS) en hardware sin el impacto del rendimiento.

Esta tabla resume el soporte para las características de QoS del tipo de motor:

	MDRR	WRED	Marcación	Notas
Motor 0	Sí - Software	Sí - Software	Declaración de tarifa límite únicamente. También se puede utilizar el ruteo basado en	

			la política.	
Motor 1	No	No	Declaración de tarifa límite únicamente. También se puede utilizar el ruteo basado en la política.	
Motor 2	Sí - Hardware	Sí - Hardware	Una sola sentencia de límite de tarifa de ingreso por la interfaz solamente. Ningún ACL.	La marca, el MDRR, y el WRED no están disponibles en las subinterfaces.
Motor 3	Sí - Hardware	Sí - Hardware	Puerto, ACL, límite de velocidad	Las subinterfaces se soportan encendido Motor 3.
Motor 4	Sí - Hardware	Sí - Hardware	Sí - De acuerdo con el puerto con el Tarifa-límite. No en el ACL.	Soporte mínimo de la subinterfaz.
Motor 4+	Sí - Hardware	Sí - Hardware	Sí - como el Motor 4, pero también brinda soporte de ACL.	

1 MDRR = Ordenamiento cíclico con déficit modificado

2 WRED = Detección temprana aleatoria ponderada

El mecanismo adecuado de planificación de paquetes para un router depende de su arquitectura de conmutación. Weighted Fair Queueing (WFQ) y Class-Based WFQ (CBWFQ) son los algoritmos conocidos de programación para la asignación de recursos en plataformas de routers de Cisco con una arquitectura basada en bus. Sin embargo, no se soportan en el Cisco 12000 Series Router. La espera y el Custom Queueing de la prioridad de la herencia también no son soportados por el Cisco 12000 Series Router. En lugar, el router de switch Gigabit (GRS) utiliza un Mecanismo para formar la cola que se adapte mejor a su arquitectura y Switch Fabric de alta

velocidad. Ese mecanismo es MDRR.

Dentro del Ordenamiento cíclico con déficit (DRR), cada cola de servicio posee un valor determinado asociado –una cantidad promedio de bytes en cada ciclo– y un contador de déficit inicializado según el valor determinado. Cada cola de flujo no vacía se sirve en una forma de cargas balanceadas, programando por término medio los paquetes de cantidades determinadas de bytes en cada uno redondo. Los paquetes de una cola de servicio se sirven mientras el contador de déficit sea mayor a cero. Cada paquete en servicio hace disminuir el contador en déficit en un valor equivalente a su longitud en bytes. Una cola no puede ser atendida después de que el contador en déficit sea cero o negativo. En cada uno la nueva ronda, el contador en déficit de cada cola no vacía es incrementada por su valor determinado.

El MDRR diferencia del DRR regular agregando una cola de tiempo de latencia bajo especial que se pueda mantener en uno de dos modos:

- **Modo de prioridad estricta** — Se mantiene la cola siempre que sea no vacía. Esto permite el menor retraso posible para este tráfico.
- **Modo alterno** — La cola de tiempo de latencia bajo es alternancia mantenida entre sí mismo y las otras colas de administración del tráfico.

Consejo: Esta cola de tiempo de latencia bajo es absolutamente necesaria para el tráfico sensible al tiempo que necesita el retardo y la fluctuación baja muy bajos. Por ejemplo, si usted quiere desplegar una red de la voz sobre IP (VoIP), los requisitos de la fluctuación y retraso son muy estrictos, y la única forma de cumplir estos requisitos es utilizar al modo de prioridad estricta. El Acuerdo de nivel de servicio (SLA) en la estructura básica para la clase del priority queue (PQ) requiere la fluctuación y retraso baja, y ninguna pérdida. El modo alterno introduce más retardo y así más jitter en la clase PQ. Un proveedor de servicio diseña la clase PQ de modo que su tarifa media del uso nunca exceda el 30-50 por ciento. Es permitido tener explosiones en la clase PQ sobre el 100 por ciento del régimen de egresos. ¿En este caso, las otras clases mueren de hambre, pero por mismo un breve periodo de tiempo (quizás unas centenas? escenario s en el peor de los casos).

Soporte de la lista de estas tablas para el MDRR en las colas de hardware del tofab (hacia el Switch Fabric) y del frfab (del Switch Fabric):

	Sistema alterno de MDRR del tofab	ToFab Strict MDRR	ToFab WRED
Eng0	no	sí	sí
Eng1	no	no	no
Eng2	sí	sí	sí
Eng3	sí	sí	sí
Eng4	sí	sí	sí
Eng4 +	sí	sí	sí

Todo el Clase de Servicio (CoS) del tofab en el 12000 Series Internet Router se debe configurar con la sintaxis antigua del CoS.

	Sistema alterno de MDRR del frfab	Frfab MDRR estricto	Frfab WRED
--	-----------------------------------	---------------------	------------

Eng0	no	sí	sí
Eng1	no	no	no
Eng2	sí	sí	sí
Eng3	sí	sí	sí
Eng4	sí	sí	sí
Eng4+	sí	sí	sí

Un sistema alternativo de MDRR en la dirección FrFab sólo se puede utilizar con la sintaxis heredada de clase de servicio (CoS) para Engine 2 LCs.

Modelado y regulación del tráfico de la salida de la por-cola de ² soportes del hardware del motor 3/5. Esta característica proporciona un superconjunto de la espera del modo alternativo MDRR.

Q. ¿Qué es CLI de Calidad modular de servicio (MQC) y dónde se admite en la serie 12000?

A. MQC simplifica la configuración de las características de Calidad de servicio (QoS) en un router que ejecuta el software de Cisco IOS al proporcionar una sintaxis de línea de comandos común entre las plataformas. El MQC contiene estos tres pasos:

1. Definición de una clase de tráfico con el **comando class-map**
2. Creando una política de servicio asociando la clase de tráfico a una o más directivas de QoS (usando el **comando policy-map**)
3. Asociar la política de servicio a la interfaz con el **comando service-policy**

Para más información, refiera a la [Interfaz de Línea de Comando de Calidad de Servicio Modular](#).

El MQC en el 12000 Series Internet Router varía levemente de la implementación en otras Plataformas. Por otra parte, el MQC en cada motor de reenvío de la capa 3 (L3) puede variar levemente.

Esta tabla enumera el soporte MQC para todos motor L3 teclea del linecards (LC):

Motor L3 tipo	Motor 0	Mot or 1	Motor 2	Motor 3	Motor 4	Motor 4+
Soporte MQC	yes3	no	yes3	sí	sí	sí
Versión de software del IOS de Cisco	12.0(15)S	-	12.0(15)S	12.0(21)S	12.0(22)S	12.0(22)S

1 Las tarjeta de línea 4OC3/ATM y LC-1OC12/ATM Engine 0 no admiten MQC.

² hay algunas excepciones referentes al soporte MQC en algunos LC:

- Para la atmósfera ocho puertos LC del OC3, se soporta en y posterior las versiones 12.0(22)S.
- Para el CHOC3/STM1 cuadripolo, se soporta desde 12.0(17)S.
- Para la DPT OC-48, se soporta desde 12.0(18)S.

³For el motor 0 y el motor 2, MQC soporta solamente estos comandos:

- **Prioridad IP de la coincidencia [value]**
- **porcentaje de ancho de banda [value]**
- **prioridad**
- **al azar**
- **precedencia aleatoria [prec] [min] [max] 1**

El MQC soporta solamente las colas de administración del tráfico del frfab. El MQC no admite colas ToFab. Por consiguiente, el Weighted Random Early Detection (WRED) del rx y el Modified Deficit Round Robin (MDRR) se pueden configurar solamente con un CLI tradicional.

Esto es válido para todos los LC. El MQC no sabe sobre el Clase de Servicio (CoS) del tofab.

Las políticas Rx no pueden ser usadas porque las colas de salida virtuales (conocidas como colas ToFab) no son colas de entrada. La razón es que las colas ToFab pertenecen a un puerto o ranura de destino. Las colas de entrada se deben asociar solamente a una interfaz de entrada, sin ninguna consideración por el slot de destino o el puerto. En el motor del extremo, las únicas colas de entrada son las colas de modelado (de entrada).

Motor 3 los LC soportan el MQC a partir de la versión 2. En Motor 3, el MQC se puede utilizar para configurar las colas modeladas en la dirección ToFab; las colas de administración del tráfico regulares del tofab se pueden configurar solamente por el CLI. El MQC se puede utilizar para configurar todas las colas de administración del tráfico del fromfab. El soporte MQC está disponible para las definiciones de la comprobación/de interfaz de canal en el 12.0(21)S/O, y se ha extendido para soportar las definiciones de la sub-interfaz también en las 12.0(22)AS/O.

Nota: Mientras que el MQC soporta las velocidades comprometidas de acceso (CAR), no soporta la función de la continuación; esto es un problema genérico MQC y no se limita al 12000 Series Internet Router o Motor 3 a los LC.

Aquí, usted puede ver las diferencias de la puesta en práctica MQC entre el motor 2 y Motor 3:

Motor 2

- Hay solamente un de un solo nivel de la configuración para compartir ancho de banda.
- El porcentaje de ancho de banda en el CLI se traduce internamente como un valor cuantificable y luego se programa en la cola apropiada.

Motor 3

- Hay dos niveles de configuración para compartir ancho de banda.
- Hay un ancho de banda mínimo y un valor determinado para cada cola.
- El porcentaje de ancho de banda de CLI se traduce a una velocidad (Kbps), según la

velocidad del link subyacente, y se configura directamente en la cola. No se hace ninguna conversión a un valor determinado. La precisión de esta garantía mínima del ancho de banda es 64 Kbps.

- El valor de la cantidad se configura internamente de manera que concuerde con la Unidad de transmisión máxima (MTU) de la interfaz y se configura de la misma manera para todas las colas. No hay un mecanismo MQC CLI para modificar este valor determinado, ni directa ni indirectamente.

Nota: Es necesario que el valor determinado sea mayor o igual el MTU de la interfaz. También, el valor determinado internamente está en las unidades de 512 bytes. Entonces, para el MTU predeterminado de 4470 bytes, el mínimo valor determinado del MTU debe ser de 9.

Q. ¿El Fast EtherChannel (FEC) se soporta en el 8xFE y los indicadores luminosos LED amarillo de la placa muestra gravedad menor 1XGE para el 12000 Series Internet Router?

A. El FEC no se soporta en el indicador luminoso LED amarillo de la placa muestra gravedad menor del Fast Ethernet (FE). El canal de éter del gigabit (GEC) no se soporta actualmente en todo el linecards del Gigabit Ethernet (GE) (LC) (por ejemplo, GE y 3GE).

Q. ¿El Inter-Switch Link (ISL) o la encapsulación 802.1q se soporta en el Gigabit Ethernet (GE) o el linecards del Fast Ethernet (FE) (LC)?

A. El Cisco IOS Software Release 12.0(6) introdujo el soporte para 802.1q en las interfaces de GE solamente. Todas las LC GE admiten encapsulación 802.1q. El 12000 Series Internet Router no soporta la encapsulación ISL, y no se planea ningún soporte.

Q. ¿Las estadísticas IP se soportan en el 12000 Series Internet Router?

```
router#show interface GigabitEthernet 3/0 mac-accounting GigabitEthernet3/0 GE to LINX
switch #1 Output (431 free) 0090.bff7.a871(1 ): 1 packets, 85 bytes, last: 44960ms ago
00d0.6338.8800(3 ): 2 packets, 145 bytes, last: 33384ms ago 0090.86f7.a840(9 ): 2
packets, 145 bytes, last: 12288ms ago 0050.2afc.901c(10 ): 4 packets, 265 bytes, last:
1300ms ago
```

A. El line card (LC) 3xGE también soporta contabilidad de políticas contabilidad NetFlow de ejemplo y del Border Gateway Protocol (BGP).

Q. ¿La Contabilización de Netflow se soporta en el 12000 Series Internet Router?

A. Desde el Cisco IOS Software Release 12.0(6)S, el Netflow se soporta en los Cisco 12000 Series Router, pero solamente en el linecards del motor 0 y 1 (LC). El Netflow no se soporta en el Gigabit Ethernet (GE) LC.

Desde la versión 12.0(7)S del IOS de Cisco, GE LC admite NetFlow.

Desde la versión 12.0(14)S del IOS de Cisco, los LC de Paquete sobre SONET (PoS) del motor 2 admiten NetFlow de muestra. La función Sampled NetFlow permite el muestreo de uno de x paquetes IP reenviados a los routers, al permitir al usuario definir el intervalo x con un valor comprendido entre un mínimo y un máximo. Los paquetes de muestreo se toman en cuenta en la memoria caché de flujo de NetFlow del router. Estos paquetes de muestreo reducen considerablemente la utilización de la CPU necesaria para dar cuenta de los paquetes NetFlow,

permitiendo que la mayoría de los paquetes sean conmutados más rápidamente ya que no necesitan atravesar un procesamiento NetFlow adicional.

Refiera al [Sampled NetFlow](#) para más información.

Gracias a la versión 12.0(14)S de software del IOS de Cisco, también se admite NetFlow Export versión 5 en routers de Internet serie 12000 de Cisco. El formato de exportación de la versión 5 puede habilitarse junto con las funciones tradicionales de NetFlow y Sampled NetFlow. La función Exportar de la versión 5 de NetFlow permite exportar datos de granularidad fina al recolector de NetFlow. Se mantiene información y estadísticas por flujo y se las carga en la estación de trabajo.

Desde la Versión 12.0(16)S del IOS de Cisco, NetFlow con muestras es soportado en las GE LC con 3 puertos.

A partir de la versión 12.0(18)S del software Cisco IOS, NetFlow con muestras y las Listas de control de acceso (ACL) de 128 entradas en el Circuito integrado de aplicación específica (ASIC) (PSA) de conmutación de paquetes ahora pueden configurarse al mismo tiempo en el paquete de Engine 2 sobre las LC de SONET (PoS).

A partir de la versión 12.0(19)S del software del IOS de Cisco, la función Destinos de exportación múltiples de NetFlow habilita la configuración de destinos múltiples de los datos NetFlow. Con esta función habilitada, dos secuencias idénticas de datos NetFlow son enviadas al host de destino. Actualmente, el número máximo de destinos de la exportación permitidos es dos.

La función de Destinos de exportación múltiples de NetFlow está disponible sólo si NetFlow está configurado.

Refiera a los [detalles y al Soporte de la plataforma del Sampled NetFlow](#) para más información sobre las Plataformas soportadas.

Q. ¿El Listas de control de acceso (ACL) se soporta en el linecards del motor 2 (LC) (también conocidos como funcionamiento LC)?

A. Sí, a partir del Cisco IOS Software Release 12.0(10)S. Sin embargo, hay algunas restricciones debido a la arquitectura del LC de motor 2. El Packet Switch Application-Specific Integrated Circuit (ASIC) (PSA) se usa en los Engine 2 LC para IP y para el reenvío de paquetes de Multiprotocol Label Switching (MPLS). Utiliza el motor de búsqueda basado en mtrie, los microsequencers, y el otro hardware especial para ayudar al proceso del reenvío de paquete. La PSA es un ASIC de operación de línea. Por lo tanto, el funcionamiento del LC de motor 2 depende de los ciclos de cada uno de las seis etapas. Ciclos adicionales requeridos para soportar las características adicionales o el resultado del proceso en una degradación del rendimiento del PSA. Esta es la razón por la cual las LC basadas en el Motor 2 no pueden admitir simultáneamente todas las funciones del software del IOS de Cisco. Para ayudar a los clientes en habilitar ciertas características en el motor 2 LC, personalizan a varios conjuntos de microcódigos PSA. Por ejemplo, los ACL no pueden coexistir con el Per Interface Rate Control (PIRC).

Q. ¿El 12000 Series Internet Router soporta el (MPLS) del Multi-Protocol Label Switching?

A. Sí. El tren de la versión 12.0S del software Cisco IOS soporta la ingeniería del tráfico y el Protocolo de distribución de etiquetas (TDP). La serie 12.0ST del IOS de Cisco agrega soporte para las Redes privadas virtuales MPLS (VPN) y para los Protocolos de distribución de etiquetas

(LDP). El MPLS se soporta sobre los indicadores luminosos LED amarillo de la placa muestra gravedad menor del Dynamic Packet Transport (DPT) desde la versión del Cisco IOS Software 12.0(9)S.

Q. ¿Cuál es el comando que muestra la tarjeta del reloj y programación (CSC) activa?

A. El comando `show controllers clock` visualiza el CSC activo, tal y como se muestra en de este ejemplo:

```
Router#show controllers clock      Switch Card Configured 0x1F (bitmask), Primary Clock for
system is CSC_1                  System Fabric Clock is Redundant      Slot #   Primary      ClockMode
0          CSC_1      Redundant      1          CSC_1      Redundant      2          CSC_1
Redundant      3          CSC_1      Redundant      4          CSC_1      Redundant      16
CSC_1      Redundant      17          CSC_1      Redundant      18          CSC_1      Redundant
19          CSC_1      Redundant      20          CSC_1      Redundant
```

Q. ¿Cuáles son los comandos que muestran las tarjetas de línea (LC) instaladas?

A. Los comandos `show gsr` y `show diag summary` muestran las LC instaladas. Primer le da el estado del LC, mientras que segundo es más corto, tal y como se muestra en de este ejemplo:

```
Router#show gsr      Slot 0 type = 1 Port SONET based SRP OC-12c/STM-4      state = Line
Card Enabled      Slot 1 type = 8 Port Fast Ethernet      state = Line Card Enabled
Slot 2 type = 1 Port E.D. Packet Over SONET OC-48c/STM-16      state = Line Card Enabled
Slot 3 type = Route Processor      state = IOS Running ACTIVE      Slot 4 type = 4
Port E.D. Packet Over SONET OC-12c/STM-4      state = Line Card Enabled      Slot 16 type =
Clock Scheduler Card(6) OC-192      state = Card Powered      Slot 17 type = Clock
Scheduler Card(6) OC-192      state = Card Powered PRIMARY CLOCK      Slot 18 type =
Switch Fabric Card(6) OC-192      state = Card Powered      Slot 19 type = Switch Fabric
Card(6) OC-192      state = Card Powered      Slot 20 type = Switch Fabric Card(6) OC-192
state = Card Powered      Slot 24 type = Alarm Module(6)      state = Card Powered      Slot
25 type = Alarm Module(6)      state = Card Powered      Slot 28 type = Blower Module(6)
state = Card Powered      Router#show diag summary      SLOT 0 (RP/LC 0 ): 1 Port SONET based
SRP OC-12c/STM-4      Single Mode      SLOT 1 (RP/LC 1 ): 8 Port Fast Ethernet Copper      SLOT
2 (RP/LC 2 ): 1 Port E.D. Packet Over SONET OC-48c/STM-16      Single Mode/SR SC-SC connector
SLOT 3 (RP/LC 3 ): Route Processor      SLOT 4 (RP/LC 4 ): 4 Port E.D. Packet Over SONET OC-
12c/STM-4      Multi Mode      SLOT 16 (CSC 0 ): Clock Scheduler Card(6) OC-192      SLOT 17
(CSC 1 ): Clock Scheduler Card(6) OC-192      SLOT 18 (SFC 0 ): Switch Fabric Card(6) OC-192
SLOT 19 (SFC 1 ): Switch Fabric Card(6) OC-192      SLOT 20 (SFC 2 ): Switch Fabric Card(6)
OC-192      SLOT 24 (PS A1 ): AC PEM(s) + Alarm Module(6)      SLOT 25 (PS A2 ): AC PEM(s) +
Alarm Module(6)      SLOT 28 (TOP FAN ): Blower Module(6)
```

Q. ¿Cómo ejecuto los comandos en el line card (LC) de la consola del Gigabit Route Processor (GRP)?

A. Publique el comando `execute-on slot <slot -> execute-on all`.

Q. ¿Cómo asocio al line card (LC) la consola?

A. Del enable mode, publique el comando `attach <slot ->`. Para salir de LC, ejecute el comando `exit`.

Q. ¿Cómo funciona con las pruebas de diagnóstico en un line card (LC)?

A. Publique el comando `diag <slot -> verbose`. La ejecución de diagnósticos altera el

funcionamiento normal y el reenvío de paquetes en la LC. Si los diagnósticos fallan, el LC permanece en un estado de inactividad. Para recomenzarlo, usted puede publicar el **comando reload <slot -> del microcódigo o el comando hw-module slot <slot -> reload**. Los diagnósticos no encuentran los problemas con los Switch Fabric Cards (SFC).

Q. ¿Qué comandos muestran el uso de la memoria intermedia del paquete en una tarjeta de línea (LC)?

A. Estos comandos se pueden utilizar para monitorear la utilización del almacén intermedio:

- colas de administración del tráfico del tofab de los reguladores de la demostración del <slot-> del execute-on slot
- colas de administración del tráfico del frfab de los reguladores de la demostración del <slot-> del execute-on slot

Q. Qué hacen las estadísticas en el frfab de los reguladores de la demostración | ¿medio de la salida de las colas de administración del tráfico del tofab

A. Memoria del paquete en los Cisco 12000 Series Router se divide en dos bancos: Tofab y frfab. Memoria ToFab se utiliza para los paquetes que vienen en una de las interfaces en el line card (LC) y hacen su manera a la tela, mientras que memoria FrFab se utiliza para los paquetes que están saliendo una interfaz en el LC de la tela.

Estas colas ToFab y FrFab son los conceptos más importantes que deben comprenderse para solucionar eficientemente los problemas de paquetes ignorados en el router de Internet serie 12000.

Nota: ToFab (hacia la estructura) y Rx (recibido por el router) son dos nombres diferentes que designan lo mismo, tal como lo son FrFab (desde la estructura) y Tx (transmitido por el router). Por ejemplo, el circuito específico de la aplicación de la administración del búfer del tofab (ASIC) (BMA) también se refiere como el RxBMA. Este documento utiliza la convención ToFab/FrFab, pero podrá encontrar la nomenclatura Rx/TX utilizada en cualquier otro lugar.

```
LC-Slot1#show controllers tofab queues Carve information for ToFab buffers   SDRAM size:
33554432 bytes, address: 30000000, carve base: 30029100   33386240 bytes carve size, 4 SDRAM
bank(s), 8192 bytes SDRAM pagesize, 2 carve(s)   max buffer data size 9248 bytes, min buffer
data size 80 bytes   40606/40606 buffers specified/carved   33249088/33249088 bytes sum
buffer sizes specified/carved   Qnum   Head   Tail   #Qelem   LenThresh
-----
5 non-IPC free queues:
20254/20254 (buffers specified/carved), 49.87%, 80 byte data size   1   17297
17296   20254   65535   12152/12152 (buffers specified/carved), 29.92%, 608 byte data
size   2   20548   20547   12152   65535   6076/6076 (buffers
specified/carved), 14.96%, 1568 byte data size   3   32507   38582   6076
65535   1215/1215 (buffers specified/carved), 2.99%, 4544 byte data size   4
38583   39797   1215   65535   809/809 (buffers specified/carved), 1.99%, 9248 byte
data size   5   39798   40606   809   65535   IPC Queue:
100/100 (buffers specified/carved), 0.24%, 4112 byte data size   30   72   71
100   65535   Raw Queue:   31   0   17302   0   65535   ToFab
Queues:   Dest   Slot   0   0   0   0   65535
1   0   0   0   65535   2   0   0   0   65535   3
0   0   0   65535   4   0   0   0   65535   5   0
17282   0   65535   6   0   0   0   65535   7   0   75
0   65535   8   0   0   0   65535   9   0   0   0
65535   10   0   0   0   65535   11   0   0   0
65535   12   0   0   0   65535   13   0   0   0
```

65535	14	0	0	0	65535	15	0	0	0
65535	Multicast	0	0	0	65535				

Esta lista describe algunos de los campos claves encontrados en el ejemplo referidos:

- **Tamaño del RAM dinámico síncrono SDRAM: 33554432 bytes, dirección: 30000000, base de separación: 30029100** - El tamaño de memoria de paquetes de recepción y de la ubicación de dirección en donde comienza.
- max buffer data size 9248 bytes, min buffer data size 80 bytes – Tamaños máximo y mínimo de la memoria intermedia.
- 40606/40606 de memoria intermedia especificada/dividida: memoria intermedia especificada por el software Cisco IOS para ser dividida y la cantidad de memoria intermedia realmente dividida.
- **colas libres no-IPC** - Los recursos compartidos del almacén intermedio de proceso NON-interes de la comunicación (IPC) son los recursos compartidos de almacén intermedio de paquete. Los paquetes que llegan a la LC se asignarán a un búfer de alguno de estos agrupamientos de búferes según el tamaño del paquete. En algunas LC, el algoritmo de distribución de la memoria intermedia crea solamente tres colas libres no IPC. El motivo es que las colas ToFab se dividen hasta la Unidad máxima de transmisión (MTU) máxima admitida de la LC determinada. Por ejemplo, el soporte de los Ethernetes LC solamente tres colas de administración del tráfico (hasta el tamaño 1568-byte) y no necesita un pool 4544-byte. La salida de ejemplo muestra cinco recursos compartidos de almacén intermedio de paquete con un tamaño de 80, 608, 1568, 4544 y 9248 bytes. Para cada pool, proporcionan los detalles adicionales:20254/20254 (memorias intermedias especificadas/repartidas), tamaño de datos 49,87%, 80 byte – 49,87 por ciento de la memoria de paquete recibido fue repartida entre memorias intermedias de 20254 80 bytes.Qnum – El número de la cola.**#Qelem** - La cantidad de búfers en esta cola que está todavía disponible. Esta es la columna que debe marcar para averiguar qué cola tiene respaldo.Cabecera y pie: El mecanismo de cabecera y pie se utiliza para garantizar que las colas se muevan correctamente.
- **Cola de IPC** - Reservado para los mensajes IPC del LC al Gigabit Route Processor (GRP). Para una explicación en IPC, refiera a los [mensajes de error del CEF Relacionado del troubleshooting](#).
- **Cola sin procesar** - Cuando un paquete entrante se ha asignado un buffer de una cola libre no-IPC, se envía a la cola en la cola sin procesar. La cola sin procesar es una estructura Primero en entrar-Primero en salir (FIFO) procesada por la CPU LC durante las interrupciones. Mismo un número grande en la columna del #Qelem de la fila de la cola sin procesar indica que usted tiene demasiados paquetes que esperan en el CPU, que no puede continuar con la tarifa en la cual estos paquetes necesitan ser mantenidos. Un síntoma de este problema está incrementando los errores ignorados como se ve en la salida del **comando show interfaces**. Este problema es muy raro.
- **Cola del tofab** - Colas de salida virtual; una por ranura de destino más una por tráfico de multidifusión. Las visualizaciones del ejemplo de resultado antedichas 15 colas de salida virtual. Aunque los 12012 contenga 12 slots, fue diseñado originalmente como chasis 15-slot. Las colas de salida virtual de la 13 a la 15 no se utilizan.

Después de que el ingreso LC CPU tome una decisión de Packet-Switching, el paquete se envía a la cola en la cola de salida virtual correspondiente al slot donde está destinado el paquete. El número de la cuarta columna es el número de paquetes que están actualmente en una cola de salida virtual.

Del GRP, publique el **comando attach** de asociar a un LC, después publique el **comando show controller frfab queue** de visualizar memoria del paquete del transmitir. Además de los campos en el Resultado ToFab, la salida del frfab visualiza una sección de las colas de la interfaz. El resultado varía en función del tipo y número de interfaces de la tarjeta de línea saliente.

Existe una cola de este tipo para cada interfaz en la LC. Los paquetes destinados a una interfaz específica se colocaron en la cola de interfaz correspondiente.

```
LC-Slot1#show controller frfab queue          ===== Line Card (Slot 2) ===== Carve information
for FrFab buffers   SDRAM size: 16777216 bytes, address: 20000000, carve base: 2002D100
16592640 bytes carve size, 0 SDRAM bank(s), 0 bytes       SDRAM pagesize, 2 carve(s) max
buffer data size 9248 bytes, min buffer data size 80      bytes   20052/20052 buffers
specified/carved 16581552/16581552 bytes sum buffer sizes specified/carved
Qnum      Head   Tail   #Qelem  LenThresh  ----   ----   ----   -----   ----
-----
5 non-IPC free queues:                               9977/9977 (buffers specified/carved),
49.75%, 80 byte data size                               1  101   10077  9977   65535
5986/5986 (buffers specified/carved), 29.85%, 608 byte data size                               2  10078  16063
5986      65535                               2993/2993 (buffers specified/carved), 14.92%, 1568 byte data size
3  16064  19056   2993   65535                               598/598 (buffers specified/carved), 2.98%,
4544 byte data size                               4  19057  19654   598   65535                               398/398
(buffers specified/carved), 1.98%, 9248 byte data size                               5  19655  20052   398
65535      IPC Queue:                               100/100 (buffers specified/carved), 0.49%, 4112 byte data size
30  77    76    100   65535      Raw Queue:                               31  0    82    0
65535      Interface Queues:                               0  0    0    0    65535
1  0     0     0     65535      2  0    0    0    65535
3  0     0     0     65535
```

Esta lista describe algunos de los campos claves encontrados en el ejemplo referidos:

- **non-IPC free queues** - Estas colas son los agrupamientos de búfers de paquetes de diversos tamaños. Cuando se recibe un paquete a través de la estructura, se toma un búfer de un tamaño apropiado de una de estas colas. El paquete se copia en la memoria intermedia, que luego se coloca en la cola de la interfaz de salida correspondiente. A diferencia de las colas ToFab, las colas FrFab se dividen a la MTU máxima del sistema entero para admitir un paquete originado en cualquier interfaz entrante.
- **Cola de IPC** - Reservado para los mensajes IPC del GRP al LC.
- **Colas de la interfaz** - Estas colas de administración del tráfico están por la interfaz (a diferencia de las colas de administración del tráfico del tofab, que están por el slot de destino). El número (65535) en la columna de derecha es el tx-cola-límite. Este número puede sintonizarse emitiendo el comando tx-queue limit, pero sólo en la LC Engine 0. Este comando limita el número de búfers de paquetes de transmisión que puede ocupar una cola por interfaz. Reduzca este valor cuando una determinada interfaz esté muy congestionada y le exija a la LC que almacene en el búfer un gran número de paquetes excedentes.

Q. ¿Qué función cumple el comando download-fl y cuándo debo usarlo?

A. cargador de fibra de la significa Florida. El comando completo le enseña al Procesador de ruta (RP) a usar el cargador de estructura agrupada para descargar en las tarjetas de línea (LC) la imagen del software del IOS de Cisco. Es decir el RP sube primero y descarga el cargador de fibra a los LC. La imagen completa del software del IOS de Cisco luego se descarga a los LC mediante el nuevo descargador de la conexión de fibra. El comando service download-fl tiene efecto después de un reinicio. Puede leer más sobre esto en [Actualización del firmware de tarjeta de línea en un router de la serie Cisco 12000](#).

Q. ¿En la salida del comando show diag

A. el `Idbs-rem` significa que los bloques del descriptor de la interfaz (IDBs) asociados a la interfaz se han quitado. Este mensaje por lo general señala una tarjeta defectuosa o una tarjeta insertada incorrectamente. Usted debe primero intentar volver a sentar el LC o recargarlo manualmente publicando el comando `hw-module slot <slot -> reload`. Si el indicador luminoso LED amarillo de la placa muestra gravedad menor todavía no se reconoce, sustitúyalo.

Q. ¿Son las características tales como tipo de fibra y de presupuesto de pérdida de la vinculación por fibra óptica puramente una función cuyo el Convertidor de la interfaz de Gigabit (GBIC) usted asocia, o son éstos también dependientes en la plataforma o el line card (LC)?

A. Son un factor del GBIC y no dependen del LC.

Q. ¿Qué comandos debo utilizar para comprobar las verificaciones cíclicas de redundancia (CRC) en las tarjetas de entramado de switches (SFC)?

A. El comando `show controllers fia` proporciona la información pedida. Usted debe marcar este comando en el Gigabit Route Processor primario (GRP) y para todo el linecards (LC) asociando a cada uno de ellos por separado. Si se quejan todos cerca de un SFC, después primero intente volverlo a sentar. Si todavía persiste el problema, sustituya a la tarjeta defectuosa. Si se queja solamente un LC cerca de un SFC en el cual los CRC estén aumentando, después ese LC es muy probablemente defectuoso y no el SFC.

Más información está disponible en [cómo leer la salida del comando show controller fia](#).

Q. Qué comando muestra el número de serie del chasis del Cisco 12000

A. El comando `show gsr chassis-info` puede utilizarse para buscar el número de serie del chasis. En este ejemplo, el TBA03450002 es el número de serie de este Cisco 12000 Series Internet Router.

```
Router#show gsr chassis-info Backplane NVRAM [version 0x20] Contents - Chassis: type 12416
Fab Ver: 3 Chassis S/N: TBA03450002 PCA: 73-4214-3 rev: A0 dev: 4759 HW ver: 1.0
Backplane S/N: TBC03450002 MAC Addr: base 0030.71F3.7C00 block size: 1024 RMA Number:
0x00-0x00-0x00 code: 0x00 hist: 0x00Preferred GRP: 7
```

Q. ¿Qué %TFIB-7-SCANSABORTED significa?

A. El `%TFIB-7- SCANSABORTED`: La exploración TFIB que no completa el mensaje de Syslog se recibe cuando el escáner del Cisco Express Forwarding (CEF) se ejecuta periódicamente, pero se invoca inmediatamente mientras que se cambia la tabla del Address Resolution Protocol (ARP). Una vez que está invocado, el escáner CEF llama el escáner TFIB que analiza secuencialmente la tabla ARP y pone al día la base de datos TFIB. Si el escáner TFIB se está ejecutando ya y, al mismo tiempo, el escáner CEF se invoca debido a un cambio en la tabla ARP, después el escáner CEF pospondrá la llamada del escáner TFIB hasta que acabe la exploración actual. Si el escáner TFIB no completó la primera exploración y el escáner CEF recibe más de 60 peticiones de poner al día TFIB0, entonces el `%TFIB-7- SCANSABORTED`: La exploración TFIB que no completa los mensajes se visualiza. Si el mensaje termina con la cadena MAC actualizada, por ejemplo `%TFIB-7- SCANSABORTED: Exploración TFIB que no completa. La cadena MAC actualizada`, entonces el mensaje

significa que la cadena de la adyacencia para una interfaz guarda el cambiar. Esto es sobre todo debido a una configuración o a una configuración incorrecta.

Q. ¿La característica del canal de éter del gigabit (GEC) se soporta en SPA-10xGE o SPA-10xGE-V?

A. El GEC no se soporta en SPA-10xGE o SPA-10xGE-V. La canalización de la interfaz no se soporta. Por lo tanto, no es posible conectar la interfaz de Ethernet Gigabite a un canal del puerto configurado con el comando del puerto-canal-*número del canal-grupo*.

Q. Solamente 3.5GB se puede ver en un router de switch Gigabit (GRS) con PRP2 equipado de 4GB de memoria principal. ¿Es esto normal?

A. Esto es una conducta esperada. El CPU tiene 4GB del espacio de la dirección eficaz. El de los 4GB, el último 256MB se asocia a los diversos dispositivos HW. La asignación es hecha por la detección del chip del control del sistema. Así, solamente 3.75GB están disponibles asociar a los dispositivos de memoria.

El chip de la detección soporta la asignación de cuatro bancos de memoria. Cada banco debe tener tamaño, que es un poder de 2. Por lo tanto, los primeros tres bancos se configuran para ser 1GB de tamaño y el más reciente - 0.5GB de tamaño, que suma 3.5GB.

Q. ¿El control de flujo se soporta en SPA-5X1GE? ¿Si sí, cómo puede yo habilitó/neutralización con el CLI?

A. SPA-5X1GE soporta el control de flujo. Para los fast ethernet y las interfaces de Ethernet Gigabite en el Cisco 12000 Series Router, el control de flujo es auto negociado cuando se habilita la negociación automática. Así, no hay manera de habilitar/control de flujos de la neutralización con el CLI puesto que se negocia automáticamente.

Refiera a [configurar el autonegotiation en una interfaz](#) para más información.

Información Relacionada

- [Release Note para plataformas cruzadas para el Cisco IOS Release 12.0 S, parte 1: Requisitos del sistema](#)
- [Route Processor Redundancy Plus para el router de Internet de la serie Cisco 12000](#)
- [Stateful Switchover](#)
- [Soporte de productos del Routers](#)
- [Soporte Técnico y Documentación - Cisco Systems](#)

¿Era este documento útil? [Sí](#) [ningún](#)

Gracias por su feedback.

[Abra un caso de soporte](#) (requiere un [contrato de servicios con Cisco](#).)

Discusiones relacionadas de la comunidad del soporte de Cisco

[La comunidad del soporte de Cisco](#) es un foro para que usted haga y conteste a las preguntas, las sugerencias de la parte, y colabora con sus pares.

Refiera a los [convenios de los consejos técnicos de Cisco](#) para la información sobre los convenios usados en este documento.

Actualizado: De agosto el 08 de 2008

ID del Documento: 11085