

Introducción al almacenamiento en cola en interfaces de Frame Relay del router

Contenido

[Introducción](#)

[prerrequisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenciones](#)

[Capas de colas](#)

[Cola PVC](#)

[Almacenamiento en cola a nivel de interfaz](#)

[Colas primero en entrar, primero en salir](#)

[FIFO Dual](#)

[PIPQ](#)

[Ajuste del anillo TX](#)

[Información Relacionada](#)

Introducción

Este documento se ocupa de la arquitectura de espera jerárquica en las interfaces seriales que se han configurado con el encapsulado de Frame Relay. Cuando se configuran con Frame Relay Traffic Shaping (FRTS), las interfaces de Frame Relay soportan las siguientes capas en la cola:

- Cola PVC
- Cola en el nivel de la interfaz

prerrequisitos

Requisitos

Quienes lean este documento deben tener conocimiento de lo siguiente:

- [Configuración de Frame Relay](#)
- Cisco 2600, 3600 y 7200 Series Router
- [FRTS](#)

Componentes Utilizados

Las configuraciones usadas en este documento fueron capturadas en un Cisco 7200 Series

Router con el hardware y software siguiente:

- Adaptador de puerto del multichannel T1 PA-MC-4T1
- Versión del Cisco IOS ® Software 12.2(6)

La información que se presenta en este documento se originó a partir de dispositivos dentro de un ambiente de laboratorio específico. Todos los dispositivos que se utilizan en este documento se pusieron en funcionamiento con una configuración verificada (predeterminada). Si la red está funcionando, asegúrese de haber comprendido el impacto que puede tener un comando antes de ejecutarlo.

[Convenciones](#)

Para obtener más información sobre las convenciones del documento, consulte [Convenciones de Consejos Técnicos de Cisco](#).

[Capas de colas](#)

La siguiente figura ilustra las dos capas de colas cuando se aplica FRTS a la interfaz. La aplicación de FRTS y de los acuerdos de implementación del foro de Frame Relay (FRF.12) hace la cola en el nivel de la interfaz cambiar para doblarse (Primero en Entrar, Primero en Salir FIFO) que hace cola dependiendo de las Plataformas que soportan esta técnica de colocación en cola. Las dos colas incluyen una cola de alta prioridad para llevar voz en IP (VoIP) y ciertos paquetes de control y una cola de baja prioridad para llevar todos los demás paquetes. Para más información sobre el (Primero en Entrar, Primero en Salir FIFO) dual que hace cola, vea la sección [dual \(Primero en Entrar, Primero en Salir FIFO\)](#).

Las colas de la interfaz del soporte de las interfaces de Frame Relay así como las colas de administración del tráfico PVC cuando FRTS y envío a cola de PVC se habilitan. Cada cola PVC también soporta un sistema separado del Espera equitativa ponderada (WFQ), si la cola PVC se configura como WFQ.

[Cola PVC](#)

El Frame Relay y las interfaces ATM pueden soportar los circuitos virtuales múltiples (VCs). Dependiendo del hardware, estas interfaces soportan las colas de administración del tráfico PVC, que aseguran que una VC congestionada no consume a todos los recursos de memoria y afectan el otro VCs (no congestionado).

[El comando frame-relay traffic-shaping](#) habilita el modelado de tráfico y envío a cola de PVC para todo el VCs en una interfaz de Frame Relay. El modelado del tráfico PVC brinda mayor control sobre el flujo de tráfico en un VC individual. El modelado de tráfico combinado con colas VC limita el consumo del ancho de banda de la interfaz para un solo VC. Sin ningún shaping, un VC puede consumir todo el ancho de banda de la interfaz y morir de hambre el otro VCs.

Si usted no especifica los valores de modelado, los valores predeterminados para la tasa promedio y el tamaño de ráfaga son aplicados. Cuando la carga ofrecida al VC excede los valores de modelado, los paquetes en exceso se salvan en la cola del Almacenamiento de paquetes en memoria intermedia VC. Una vez que los paquetes están mitigados, usted puede aplicar un Mecanismo para formar la cola y controlar con eficacia la pedido de los paquetes dequeued de la cola del VC a la cola de la interfaz. Por abandono, el uso de las colas de administración del tráfico

PVC primero viene, primero servido la espera con un límite de cola de 40 paquetes. [Utilice el comando frame-relay holdq en el modo de configuración map-class para cambiar este valor.](#) Alternativamente, usted puede aplicar el low latency queueing (LLQ) o el Mecanismo de cola de espera equitativo y ponderado basado en clases (CBWFQ) usando una directiva del Calidad de Servicio (QoS) configurada con los comandos del comando line interface(cli) de la Calidad del servicio (QoS) modular (MQC). Además, usted puede aplicar el WFQ directamente dentro del map-class con el [comando fair queue](#). Este comando configura al router para que clasifique el tráfico de acuerdo con el flujo y coloca estos flujos en sus propias subcolas. De esta forma, el comando fair queue crea un sistema WFQ por VC.

Los Mecanismos para formar la cola detallados para las colas de administración del tráfico PVC son descritos más abajo.

1. Ejecute el [comando show frame-relay pvc 20](#). El identificador de la conexión de link de datos de Frame Relay (DLCI) es identificado por los 20. El producto siguiente no muestra ninguna información de espera porque el FRTS no se habilita.


```
Router# show frame pvc 20 PVC
Statistics for interface Serial6/0:0 (Frame Relay DTE) DLCI = 20, DLCI USAGE = LOCAL, PVC
STATUS = DELETED, INTERFACE = Serial6/0:0.1 input pkts 0 output pkts 0 in bytes 0 out bytes
0 dropped pkts 0 in FECN pkts 0 in BECN pkts 0 out FECN pkts 0 out BECN pkts 0 in DE pkts 0
out DE pkts 0 out bcast pkts 0 out bcast bytes 0 PVC create time 00:00:38, last time PVC
status changed 00:00:25
```
2. Configure el FRTS usando el [comando frame-relay traffic-shaping](#) en el modo de configuración de la interfaz bajo interfaz física. Ejecute el [comando show frame-relay pvc \[dlci\] otra vez](#).


```
Router# show frame-relay pvc 20 PVC Statistics for interface Serial6/0:0
(Frame Relay DTE) DLCI = 20, DLCI USAGE = LOCAL, PVC STATUS = DELETED, INTERFACE =
Serial6/0:0.1 input pkts 0 output pkts 0 in bytes 0 out bytes 0 dropped pkts 0 in FECN pkts
0 in BECN pkts 0 out FECN pkts 0 out BECN pkts 0 in DE pkts 0 out DE pkts 0 out bcast pkts
0 out bcast bytes 0 PVC create time 00:04:59, last time PVC status changed 00:04:46 cir
56000 bc 7000 be 0 byte limit 875 interval 125 !--- Shaping parameters. mincir 28000 byte
increment 875 Adaptive Shaping none pkts 0 bytes 0 pkts delayed 0 bytes delayed 0 shaping
inactive traffic shaping drops 0 Queueing strategy: fifo !--- Queue mechanism. Output queue
0/40, 0 drop, 0 dequeued !--- Queue size.
```
3. Por abandono, las colas de administración del tráfico PVC utilizan un límite de cola de resultados de 40 paquetes. Utilice el [comando frame-relay holdq](#) de configurar un valor no predeterminado.


```
Router(config)# map-class frame-relay shaping Router(config-map-class)# no
frame-relay adaptive-shaping Router(config-map-class)# frame-relay holdq 50 Router(config)#
interface serial 6/0:0.1 Router(config-subif)# frame-relay interface-dlci 20 %PVC is
already defined Router(config-fr-dlci)# class shaping Router(config-fr-dlci)# end Router#
sh frame pvc 20 PVC Statistics for interface Serial6/0:0 (Frame Relay DTE) DLCI = 20, DLCI
USAGE = LOCAL, PVC STATUS = DELETED, INTERFACE = Serial6/0:0.1 input pkts 0 output pkts 0
in bytes 0 out bytes 0 dropped pkts 0 in FECN pkts 0 in BECN pkts 0 out FECN pkts 0 out
BECN pkts 0 in DE pkts 0 out DE pkts 0 out bcast pkts 0 out bcast bytes 0 PVC create time
00:11:06, last time PVC status changed 00:10:53 cir 56000 BC 7000 be 0 byte limit 875
interval 125 mincir 28000 byte increment 875 Adaptive Shaping none pkts 0 bytes 0 pkts
delayed 0 bytes delayed 0 shaping inactive traffic shaping drops 0 Queueing strategy: FIFO
Output queue 0/50, 0 drop, 0 dequeued !--- Queue size.
```
4. Las colas de administración del tráfico PVC también soportan el [CBWFQ](#) y el [LLQ](#), que usted puede configurar usando una política de servicio y los comandos del MQC. El siguiente ejemplo de resultado se capturó en el PVC de Frame Relay después de aplicarse una política de servicio de Calidad de servicio (QoS).


```
Router(config)# class-map gold
Router(config-cmap)# match ip dscp 46 Router(config-cmap)# class-map silver Router(config-
cmap)# match ip dscp 26 Router(config-cmap)# policy-map sample Router(config-pmap)# class
gold Router(config-pmap-c)# priority 64 Router(config-pmap-c)# class silver Router(config-
pmap-c)# bandwidth 32 Router(config)# map-class frame-relay map1 Router(config-map-class)#
service-policy output sample Router(config-if)# frame-relay interface-dlci 20
Router(config-fr-dlci)# class map1 Router# show frame-relay pvc 20 PVC Statistics for
interface Serial6/0:0 (Frame Relay DTE) DLCI = 20, DLCI USAGE = LOCAL, PVC STATUS =
```

```

DELETED, INTERFACE = Serial6/0:0.1 input pkts 0 output pkts 0 in bytes 0 out bytes 0
dropped pkts 0 in FECN pkts 0 in BECN pkts 0 out FECN pkts 0 out BECN pkts 0 in DE pkts 0
out DE pkts 0 out bcast pkts 0 out bcast bytes 0 PVC create time 00:12:50, last time PVC
status changed 00:12:37 cir 56000 bc 7000 be 0 byte limit 875 interval 125 mincir 28000
byte increment 875 Adaptive Shaping none pkts 0 bytes 0 pkts delayed 0 bytes delayed 0
shaping inactive traffic shaping drops 0 service policy sample Service-policy output:
sample Class-map: gold (match-all) 0 packets, 0 bytes 5 minute offered rate 0 bps, drop
rate 0 BPS Match: ip dscp 46 Weighted Fair Queueing Strict Priority Output Queue:
Conversation 24 Bandwidth 64 (kbps) Burst 1600 (Bytes) (pkts matched/bytes matched) 0/0
(total drops/bytes drops) 0/0 Class-map: silver (match-all) 0 packets, 0 bytes 5 minute
offered rate 0 BPS, drop rate 0 BPS Match: ip dscp 26 Weighted Fair Queueing Output Queue:
Conversation 25 Bandwidth 32 (kbps) Max Threshold 64 (packets) !--- Queue information.
(pkts matched/bytes matched) (depth/total drops/no-buffer drops) 0/0/0 Class-map: class-
default (match-any) 0 packets, 0 bytes 5 minute offered rate 0 BPS, drop rate 0 BPS Match:
any Output queue size 0/max total 600/drops 0 !--- Queue size.

```

Originalmente, utilizaron al comando map-class del **<size>** del holdq del Frame Relay de configurar el tamaño de las colas de modelado del tráfico (Primero en Entrar, Primero en Salir FIFO) solamente. El tamaño máximo era 512. En el Cisco IOS Software Release 12.2, y de la versión de software IOS 12.2(4) este comando también afecta a los buffers máximos en las colas de modelado del tráfico CBWFQ, según lo habilitado por el [comando service-policy output map-class](#). El tamaño máximo ahora es 1024. Los valores por defecto, que sigue habiendo sin cambiar, son 40 para el (Primero en Entrar, Primero en Salir FIFO) y 600 para el CBWFQ.

Almacenamiento en cola a nivel de interfaz

Después de que las tramas de Frame Relay se envíen a la cola en una cola PVC, dequeued a las colas en el nivel de la interfaz. El tráfico de todo el VCs pasa a través de las colas en el nivel de la interfaz.

Dependiendo de las funciones configuradas, la cola en el nivel de la interfaz del Frame Relay utiliza uno de los mecanismos siguientes.

Función	Mecanismo para formar la cola predeterminado
FRTS	FIFO
FRF.12	FIFO Dual
PIPQ	PIPQ

Nota: El PIPQ (PVC Interface Priority Queueing) reemplaza el (Primero en Entrar, Primero en Salir FIFO) y el (Primero en Entrar, Primero en Salir FIFO) dual. Es decir si usted habilita el FRF.12, la Estrategia de almacenamiento en cola de la interfaz sigue siendo PIPQ.

Colas primero en entrar, primero en salir

Los pasos que se describe a continuación indican cómo la configuración de FRTS modifica el mecanismo aplicado para formar la cola hacia FIFO.

1. Cree una interfaz canalizada usando el **comando channel-group**.

```

Router(config)# controller
t1 6/0 Router(config-controller)# channel-group 0 ? timeslots List of timeslots in the
channel group Router(config-controller)# channel-group 0 timeslots ? <1-24> List of
timeslots which comprise the channel Router(config-controller)# channel-group 0 timeslots
12

```
2. Ejecute el **comando show interface serial 6/0:0** y confirme la interfaz T1 está utilizando la

“Estrategia de almacenamiento en cola predeterminada: feria cargada”. Primero, un paquete se envía a la cola a una cola de lujo en el VC llano. Entonces se envía a la cola de la interfaz. En este caso, el WFQ sería aplicado.

```
Router# show interface serial 6/0:0
Serial6/0:0 is up, line protocol is up (looped) Hardware is Multichannel T1 MTU 1500 bytes,
BW 64 Kbit, DLY 20000 usec, reliability 253/255, txload 1/255, rxload 1/255 Encapsulation
HDLC, crc 16, Data non-inverted Keepalive set (10 sec) Last input 00:00:08, output
00:00:08, output hang never Last clearing of "show interface" counters never Input queue:
0/75/0/0 (size/max/drops/flushes); Total output drops: Queueing strategy: weighted fair !---
- Queue mechanism. Output queue: 0/1000/64/0 (size/max total/threshold/drops) !--- Queue
size. Conversations 0/1/16 (active/max active/max total) !--- Queue information. Reserved
Conversations 0/0 (allocated/max allocated) !--- Queue information. Available Bandwidth 48
kilobits/sec !--- Queue information. 5 minute input rate 0 bits/sec, 0 packets/sec 5 minute
output rate 0 bits/sec, 0 packets/sec 5 packets input, 924 bytes, 0 no buffer Received 0
broadcasts, 14 runts, 0 giants, 0 throttles 14 input errors, 0 CRC, 0 frame, 0 overrun, 0
ignored, 0 abort 17 packets output, 2278 bytes, 0 underruns 0 output errors, 0 collisions,
0 interface resets 0 output buffer failures, 0 output buffers swapped out 0 carrier
transitions no alarm present Timeslot(s) Used:12, subrate: 64Kb/s, transmit delay is 0
flags !--- Queue information.
```

3. [Cuando la estrategia de colocación en cola es WFQ, puede utilizar los comandos show queueing y show queue para confirmar.](#)

```
Router# show queueing interface serial 6/0:0
Interface Serial6/0:0 queueing strategy: fair Input queue: 0/75/0/0
(size/max/drops/flushes); Total output drops: 0 Queueing strategy: weighted fair Output
queue: 0/1000/64/0 (size/max total/threshold/drops) Conversations 0/1/16 (active/max
active/max total) Reserved Conversations 0/0 (allocated/max allocated) Available Bandwidth
48 kilobits/sec Router# show queue serial 6/0:0 Input queue: 0/75/0/0
(size/max/drops/flushes); Total output drops: 0 Queueing strategy: weighted fair Output
queue: 0/1000/64/0 (size/max total/threshold/drops) Conversations 0/1/16 (active/max
active/max total) Reserved Conversations 0/0 (allocated/max allocated) Available Bandwidth
48 kilobits/sec
```

4. Aplique el FRTS usando el comando **frame-relay traffic-shaping** en el modo de configuración de la interfaz.

```
Router(config)# interface serial 6/0:0 Router(config-if)# frame-relay traffic-shaping
```

5. La aplicación del FRTS indica al router que cambie la Estrategia de almacenamiento en cola en las colas en el nivel de la interfaz al (Primero en Entrar, Primero en Salir FIFO).

```
Router# show interface serial 6/0:0 Serial6/0:0 is up, line protocol is down (looped) Hardware is
Multichannel T1 MTU 1500 bytes, BW 64 Kbit, DLY 20000 usec, reliability 255/255, txload
1/255, rxload 1/255 Encapsulation FRAME-RELAY, crc 16, Data non-inverted Keepalive set (10
sec) LMI enq sent 13, LMI stat recvd 0, LMI upd recvd 0, DTE LMI down LMI enq recvd 19, LMI
stat sent 0, LMI upd sent 0 LMI DLCI 1023 LMI type is CISCO frame relay DTE Broadcast queue
0/64, broadcasts sent/dropped 0/0, interface broadcasts 0 Last input 00:00:06, output
00:00:06, output hang never Last clearing of "show interface" counters 00:02:16 Queueing
strategy: FIFO !--- queue mechanism Output queue 0/40, 0 drops; input queue 0/75, 0 drops 5
minute input rate 0 bits/sec, 0 packets/sec 5 minute output rate 0 bits/sec, 0 packets/sec
19 packets input, 249 bytes, 0 no buffer Received 0 broadcasts, 0 runts, 0 giants, 0
throttles 0 input errors, 0 CRC, 0 frame, 0 overrun, 0 ignored, 0 abort 19 packets output,
249 bytes, 0 underruns 0 output errors, 0 collisions, 0 interface resets 0 output buffer
failures, 0 output buffers swapped out 0 carrier transitions no alarm present Timeslot(s)
Used:12, subrate: 64Kb/s, transmit delay is 0 flags
```

6. Dado que la estrategia de colocación en cola ahora es FIFO, cambia la salida de los comandos **show queue** y **show queueing**.

```
Router# show queueing interface serial 6/0:0
Interface Serial6/0:0 queueing strategy: none Router# Router# show queue serial 6/0:0 'Show
queue' not supported with FIFO queueing.
```

El Cisco IOS Software Release 12.2(4)T introduce la característica del [Control de tráfico adaptable de Frame Relay para congestión de interfaz](#), que se diseña para minimizar los efectos del retardo y de las caídas de paquetes causados por la congestión de la interfaz. La función de Modelado adaptable de tráfico Frame Relay en la congestión de interfaz, ayuda a garantizar que el rechazo de paquetes ocurra en las colas del VC.

Al habilitar esta nueva función, el mecanismo de modelado de tráfico monitorea la congestión en la interfaz. Cuando el nivel de congestión excede un valor configurado llamado profundidad de espera en cola, el índice de envío de todos los PVC se reduce a la velocidad de información comprometida mínima (mincir). Tan pronto como la congestión de la interfaz caiga debajo de la profundidad de espera en cola, el mecanismo de modelado del tráfico cambia el índice de envío de los PVC de nuevo a la Velocidad de información comprometida (CIR). Este proceso garantiza el mincir para los PVC cuando hay congestión de la interfaz.

FIFO Dual

Frame Relay que hace cola, que aparece en la salida del **comando show interface serial** como (Primero en Entrar, Primero en Salir FIFO) dual, aplicaciones dos niveles de prioridad. La cola de alta prioridad maneja los paquetes de voz y los paquetes de control tales como Interfaz de administración local (LMI). La cola de prioridad baja administra paquetes fragmentados (paquete de datos o no voz).

El mecanismo de colocación en cola a nivel interfaz cambia automáticamente a FIFO dual cuando habilita una de las siguientes características:

- Fragmentación FRF.12 -- Esto se habilita con el [comando frame-relay fragment](#) en el modo de configuración de la clase de asociador. Los paquetes de datos más grandes que el tamaño de paquetes especificado en el **comando frame-relay fragment** primero se envían a la cola a una subcola WFQ. Después de queued y se hacen fragmentos. Después de la fragmentación, se transmite el primer segmento. Los segmentos restantes esperan el siguiente momento disponible de transmisión para ese VC tal como lo determina el algoritmo de modelado. En este momento, los paquetes de voz pequeños y los paquetes de datos fragmentados se interpolan de otros PVC.
- Priorización del Real-Time Transport Protocol (RTP) -- Originalmente, los pequeños paquetes de datos también fueron clasificados como perteneciendo a la cola de alta prioridad simplemente debido a su tamaño. El Cisco IOS Software Release 12.0(6)T cambió este comportamiento usando la característica de priorización RTP (VoIPoFR). Reserva la cola de alta prioridad para la Voz y los paquetes de control LMI solamente. VoIPoFR clasifica los paquetes de VoIP correspondiendo con en el rango de puertos RTP UDP definido en una clase de correspondencia de Frame Relay. Todo el tráfico RTP dentro de este rango de puertos se envía a la cola a un priority queue para el VC. Además, los paquetes de voz entran la cola de alta prioridad en el nivel de la interfaz. El resto de los paquetes entran la cola sin prioridad en el nivel de la interfaz. **Nota:** Esta funcionalidad supone que se ha configurado FRF 12.

Para ver el tamaño de las dos colas, utilice el comando show interface. Los pasos siguientes muestran las colas primero en entrar, primero en salir) y describe la manera de modificar las medidas de las colas.

1. Ejecute el **comando show interface serial**. La cola de alta prioridad utiliza un límite de cola que es el doble del tamaño del límite de la cola de baja prioridad.

```
Router# show interface serial 6/0:0
Serial6/0:0 is up, line protocol is down
Hardware is Multichannel T1
MTU 1500 bytes, BW 64 Kbit, DLY 20000 usec, reliability 255/255, txload 1/255, rxload 1/255
Encapsulation FRAME-RELAY, crc 16, Data non-inverted
Keepalive set (10 sec)
LMI enq sent 236, LMI stat recvd 0, LMI upd recvd 0, DTE LMI down
LMI enq recvd 353, LMI stat sent 0, LMI upd sent 0
LMI DLCI 1023 LMI type is CISCO frame relay DTE Broadcast
queue 0/64, broadcasts sent/dropped 0/0, interface broadcasts 0
Last input 00:00:02, output 00:00:02, output hang never
Last clearing of "show interface" counters 00:39:22
Queueing strategy:
```

dual FIFO! *--- Queue mechanism*. Output queue: high size/max/dropped 0/256/0 *!--- High-priority queue*. Output queue 0/128, 0 drops; input queue 0/75, 0 drops *!--- Low-priority queue*. 5 minute input rate 0 bits/sec, 0 packets/sec 5 minute output rate 0 bits/sec, 0 packets/sec 353 packets input, 4628 bytes, 0 no buffer Received 0 broadcasts, 0 runts, 0 giants, 0 throttles 0 input errors, 0 CRC, 0 frame, 0 overrun, 0 ignored, 0 abort 353 packets output, 4628 bytes, 0 underruns 0 output errors, 0 collisions, 0 interface resets 0 output buffer failures, 0 output buffers swapped out 0 carrier transitions no alarm present Timeslot(s) Used:12, subrate: 64Kb/s, transmit delay is 0 flags

2. Use el comando `hold-queue {value} out` para cambiar las medidas de la cola de

```
interfaz.Router(config)# interface serial 6/0:0 Router(config-if)# hold-queue ? <0-4096>
Queue length Router(config-if)# hold-queue 30 ? in Input queue out Output queue
Router(config-if)# hold-queue 30 out
```

3. Ejecute el comando `show interface serial` otra vez y observe cómo los valores máximos de la “cola de salida” han cambiado.

```
Router# show interface serial 6/0:0 Serial6/0:0 is up, line
protocol is up Hardware is Multichannel T1 MTU 1500 bytes, BW 64 Kbit, DLY 20000 usec,
reliability 255/255, txload 1/255, rxload 1/255 Encapsulation FRAME-RELAY, crc 16, Data
non-inverted Keepalive set (10 sec) LMI enq sent 249, LMI stat recvd 0, LMI upd recvd 0,
DTE LMI down LMI enq recvd 372, LMI stat sent 0, LMI upd sent 0 LMI DLCI 1023 LMI type is
CISCO frame relay DTE Broadcast queue 0/64, broadcasts sent/dropped 0/0, interface
broadcasts 0 Last input 00:00:02, output 00:00:02, output hang never Last clearing of "show
interface" counters 00:41:32 Queueing strategy: dual FIFO !--- Queue mechanism. Output
queue: high size/max/dropped 0/60/0 !--- High-priority queue. Output queue 0/30, 0 drops;
input queue 0/75, 0 drops !--- Low-priority queue. 5 minute input rate 0 bits/sec, 0
packets/sec 5 minute output rate 0 bits/sec, 0 packets/sec 372 packets input, 4877 bytes, 0
no buffer Received 0 broadcasts, 0 runts, 0 giants, 0 throttles 0 input errors, 0 CRC, 0
frame, 0 overrun, 0 ignored, 0 abort 372 packets output, 4877 bytes, 0 underruns 0 output
errors, 0 collisions, 0 interface resets 0 output buffer failures, 0 output buffers swapped
out 0 carrier transitions no alarm present Timeslot(s) Used:12, subrate: 64Kb/s, transmit
delay is 0 flags
```

PIPQ

El Frame Relay PIPQ se diseña para las configuraciones en las cuales VCs separado está llevando un solo tipo de tráfico, tal como Voz o datos. Esto permite asignar un valor de prioridad a cada PVC. PIPQ minimiza el retraso de cola o serialización en el nivel de la interfaz asegurándose de que se le preste servicio primero al VC de prioridad alta. PIPQ clasifica paquetes al extraer DLCI y buscar la prioridad en la estructura PVC que corresponda. El mecanismo PIPQ no mira los contenidos de paquetes. Por lo tanto, no toma decisiones según en los contenidos del paquete.

Utilice los siguientes comandos de configurar el PIPQ.

1. Habilite el PIPQ con el comando `frame-relay interface-queue priority` en la interfaz

```
principal.Router(config)# interface serial 6/0:0 Router(config-if)# frame-relay interface-
queue priority Router(config-if)# end
```

2. Utilice el comando `show interface serial` de confirmar la “Estrategia de almacenamiento en cola: Prioridad DLCI”. Este comando también visualiza el tamaño y el número actuales de descensos para cada cola.

```
Router# show interface serial 6/0:0 Serial6/0:0 is up, line
protocol is up Hardware is Multichannel T1 MTU 1500 bytes, BW 64 Kbit, DLY 20000 usec,
reliability 255/255, txload 1/255, rxload 1/255 Encapsulation FRAME-RELAY, crc 16, Data
non-inverted Keepalive set (10 sec) LMI enq sent 119, LMI stat recvd 0, LMI upd recvd 0,
DTE LMI down LMI enq recvd 179, LMI stat sent 0, LMI upd sent 0 LMI DLCI 1023 LMI type is
CISCO frame relay DTE Broadcast queue 0/64, broadcasts sent/dropped 0/0, interface
broadcasts 0 Last input 00:00:06, output 00:00:06, output hang never Last clearing of "show
interface" counters 00:19:56 Input queue: 0/75/0/0 (size/max/drops/flushes); Total output
drops: 0 Queueing strategy: DLCI priority !--- Queue mechanism. Output queue (queue
priority: size/max/drops): high: 0/20/0, medium: 0/40/0, normal: 0/60/0, low: 0/80/0 !---
Queue size. 5 minute input rate 0 bits/sec, 0 packets/sec 5 minute output rate 0 bits/sec,
```

0 packets/sec 179 packets input, 2347 bytes, 0 no buffer Received 0 broadcasts, 0 runts, 0 giants, 0 throttles 0 input errors, 0 CRC, 0 frame, 0 overrun, 0 ignored, 0 abort 179 packets output, 2347 bytes, 0 underruns 0 output errors, 0 collisions, 0 interface resets 0 output buffer failures, 0 output buffers swapped out 0 carrier transitions no alarm present Timeslot(s) Used:12, subrate: 64Kb/s, transmit delay is 0 flags

3. Construya una clase de correspondencia de Frame Relay y asigne un nivel de prioridad a un VC usando el [comando frame-relay interface-queue priority {alto|media|normal|bajo}](#). La prioridad PVC (Permanent Virtual Circuit/ Conexión/ Circuito Virtual Permanente) por defecto es normal. Todos los PVC en la misma prioridad comparten el mismo priority queue (Primero en Entrar, Primero en Salir FIFO). Aplique el map-class al VC. En la salida de muestra siguiente, un PVC con el número DLCI 21 se asigna a la cola de la

```
interfaz prioritaria.Router(config)# map-class frame-relay high_priority_class Router(config-  
map-class)# frame-relay interface-queue priority high Router(config-map-class)# exit  
Router(config)# interface serial 6/0:0.2 point Router(config-subif)# frame-relay interface-  
dlci 21 Router(config-fr-dlci)# class ? WORD map class name Router(config-fr-dlci)# class  
high_priority_class
```

4. Use los comandos show frame-relay PVC [dlci] y show queueing interface para confirmar el

```
cambio de configuración.Router# show frame PVC 21 PVC Statistics for interface Serial6/0:0  
(Frame Relay DTE) DLCI = 21, DLCI USAGE = LOCAL, PVC STATUS = INACTIVE, INTERFACE =  
Serial6/0:0.2 input pkts 0 output pkts 0 in bytes 0 out bytes 0 dropped pkts 0 in FECN pkts  
0 in BECN pkts 0 out FECN pkts 0 out BECN pkts 0 in DE pkts 0 out DE pkts 0 out bcast pkts  
0 out bcast bytes 0 PVC create time 00:00:17, last time PVC status changed 00:00:17 cir  
56000 BC 7000 be 0 byte limit 875 interval 125 mincir 28000 byte increment 875 Adaptive  
Shaping none pkts 0 bytes 0 pkts delayed 0 bytes delayed 0 shaping inactive traffic shaping  
drops 0 Queueing strategy: FIFO Output queue 0/40, 0 drop, 0 dequeued !--- Size of the PVC  
queue. priority high !--- All frames from this PVC are dequeued to the high-priority queue  
!--- at the interface. Router# show queueing interface serial 6/0:0 Interface Serial6/0:0  
queueing strategy: priority Output queue utilization (queue/count) high/13 medium/0  
normal/162 low/0
```

5. De modo opcional, configure el tamaño de cola de cada interfaz mediante el siguiente comando. Los tamaños predeterminados de las colas prioritarias de alta, media, normal y baja son paquetes de 20, 40, 60 y 80 respectivamente. Para configurar un diverso valor, utilice el [**<high limit><medium limit><normal limit><low limit>**] del comando frame-relay interface-queue priority en el modo de configuración de la interfaz. Una vez que está habilitado, el PIPQ reemplaza cualquier otro Mecanismo para formar la cola de la interfaz de Frame Relay, incluyendo el (Primero en Entrar, Primero en Salir FIFO) dual. Si usted habilita posteriormente el FRF.12 o el FRTS, el mecanismo de la colocación en cola en el nivel de la interfaz no invertirá para doblarse (Primero en Entrar, Primero en Salir FIFO). Además, el PIPQ no puede ser habilitado si un Mecanismo de envío a cola elaborado no valor por defecto se configura ya en la interfaz. Puede ser habilitado en presencia del WFQ si el WFQ es el método para colocación en cola de la interfaz predeterminada. Borrando los cambios de configuración PIPQ la colocación en cola en el nivel de la interfaz al valor por defecto o doblarse (Primero en Entrar, Primero en Salir FIFO), si se habilita el FRF.12.PIPQ aplica un almacenamiento en cola con prioridad estricta. Si el tráfico dequeued continuamente a la cola de alta prioridad, el planificador de trabajos de espera programará la cola de alta prioridad y puede morir de hambre con eficacia las colas de menor prioridad. Por lo tanto, asegúrese de asignar PVC a la cola de prioridad alta.

[Ajuste del anillo TX](#)

El anillo TX es el búfer FIFO no priorizado empleado para almacenar tramas antes de la transmisión. Las interfaces de Frame Relay utilizan un solo timbre TX que sea compartido por

todo el VCs. Por abandono, el tamaño de anillo TX es 64 paquetes para interfaces de WAN seriales más de alta velocidad, incluyendo el PA-T3+, el PA-MC-2T3+, y el PA-H. Los adaptadores de puerto PÁLIDOS de la menor velocidad ahora ajustan automáticamente abajo del timbre TX a un valor de 2 paquetes. Es decir los drivers de la interfaz fijaron los valores únicos del timbre del valor por defecto TX basados en la cantidad del ancho de banda.

Cola	Ubicación	Métodos de almacenamiento en cola	Asignación de políticas de servicio	Comando a ajustar
Cola de hardware o anillo de transmisión por la interfaz	Adaptador de puerto o módulo de red	sólo FIFO	No	tx-ring-limit
Cola de la capa 3 por el VC	Sistema de procesamiento de capa 3 o memorias intermedias de interfaz	(Primero en Entrar, Primero en Salir FIFO), WFQ, CBWFQ, o LLQ	Sí	Varía con el método para colocación en cola: <ul style="list-style-type: none"> • frame-relay y holdq con FIFO • Límite de cola con CBWFQ

Nota: A diferencia de las interfaces ATM tales como PA-A3, las interfaces de retransmisión de tramas utilizan un único anillo de transmisión para la interfaz. No construyen un anillo separado para cada VC.

Es importante saber que el timbre TX es (Primero en Entrar, Primero en Salir FIFO) y no puede

soportar un Mecanismo para formar la cola alterno. De esta manera, al ajustar el anillo TX a un valor de 2 en interfaces de baja velocidad, se mueve la mayor parte del almacenamiento en memoria intermedia de paquetes a la cola de PVC donde los mecanismos de colocación en cola elaborada y las políticas de servicio de QoS sí se aplican.

La tabla siguiente enumera los adaptadores de puerto serial de la serie 7x00 para el ajuste descendente automático del anillo de transmisión.

Pieza del adaptador de puerto #	El ajustar auto del límite del anillo TX
Adaptadores de puerto de los seriales de alta velocidad	
PA-H y PA-2H	Sí
PA-E3 y PA-T3	Sí
PA-T3+	Sí
Adaptadores de puerto en serie de canales múltiples	
PA-MC-2T3+	Sí
PA-MC-2T1(=), PA-MC-4T1(=), PA-MC-8T1(=), PA-MC-8DSX1(=)	Sí
PA-MC-2E1/120(=), PA-MC-8E1/120(=)	Sí
PA-MC-T3, PA-MC-E3	Sí
PA-MC-8TE1+	Sí
PA-STM1	Sí
Adaptadores de puerto serial	
PA-4T, PA-4T+	Sí
PA-4E1G	Sí
PA-8T-V35, PA-8T-X21, PA-8T-232	Sí

El tamaño del anillo de transmisión se reduce automáticamente cuando se habilita una función de optimización de voz. Además, la aplicación del PIPQ hace el anillo de transmisión ser ajustada abajo automáticamente.

El producto siguiente fue capturado en un Cisco IOS Software Release 12.2(6) corriente del 7200 Series Router.

```
7200-16# show controller serial 6/0:0 Interface Serial6/0:0 f/w rev 1.2.3, h/w rev 163, PMC
freedm rev 1 idb = 0x6382B984 ds = 0x62F87C18, plx_devbase=0x3F020000, pmc_devbase=0x3F000000
Enabled=TRUE, DSX1 linestate=0x0, Ds>tx_limited:1 Ds>tx_count:0 Ds>max_tx_count:20 alarm present
Timeslot(s) Used:1-24, subrate: 64Kb/s, transmit delay is 0 flags Download delay = 0, Report
delay = 0 IDB type=0xC, status=0x84208080 Pci shared memory = 0x4B16B200 Plx mailbox addr =
0x3F020040 RxFree queue=0x4B2FA280, shadow=0x62F9FA70 Rx freeq_wt=256, freeq_rd=256, ready_wt=1,
ready_rd=0 TxFree queue=0x4B2FAAC0, shadow=0x62F8FA44 TX freeq_wt=4099, freeq_rd=4099,
ready_wt=4, ready_rd=3 # of TxFree queue=4095 Freedm FIFO (0x6292BF64), hp=0x6292C034 indx=26,
tp=0x6292CF5C indx=511 reset_count=0 resurrect_count=0 TX enqueued=0, throttled=0,
unthrottled=0, started=10 tx_limited=TRUE tx_queue_limit=2 !--- Note "tx_limited=TRUE" when PIPQ
is enabled. The "tx_queue_limit" value !--- describes the value of the transmit ring. 7200-
16(config)# interface serial 6/0:0 7200-16(config-if)# no frame-relay interface-queue priority
7200-16(config-if)# end 7200-16# show controller serial 6/0:0 Interface Serial6/0:0 f/w rev
1.2.3, h/w rev 163, PMC freedm rev 1 idb = 0x6382B984 Ds = 0x62F87C18, plx_devbase=0x3F020000,
```

pmc_devbase=0x3F000000 Enabled=TRUE, DSX1 linestate=0x0, Ds>tx_limited:0 Ds>tx_count:0
Ds>max_tx_count:20 alarm present Timeslot(s) Used:1-24, subrate: 64Kb/s, transmit delay is 0
flags Download delay = 0, Report delay = 0 IDB type=0xC, status=0x84208080 Pci shared memory =
0x4B16B200 Plx mailbox addr = 0x3F020040 RxFree queue=0x4B2FA280, shadow=0x62F9FA70 Rx
freeq_wt=256, freeq_rd=256, ready_wt=1, ready_rd=0 TxFree queue=0x4B2FAAC0, shadow=0x62F8FA44 TX
freeq_wt=4099, freeq_rd=4099, ready_wt=4, ready_rd=3 # of TxFree queue=4095 Freedm FIFO
(0x6292BF64), hp=0x6292C034 indx=26, tp=0x6292CF5C indx=511 reset_count=0 resurrect_count=0 TX
enqueued=0, throttled=0, unthrottled=0, started=11 tx_limited=FALSE !--- Transmit ring value has
changed.

[Información Relacionada](#)

- [Configuración de CBWFQ en PVC de Frame Relay](#)
- [Cola de tiempo de latencia bajo para Frame Relay](#)
- [Frame Relay PVC Interface Priority Queueing](#)
- [Configuración del modelado del tráfico de Frame Relay en routers 7200 y plataformas inferiores](#)
- [Modelado del Tráfico de Frame Relay con QoS distribuido en las series Cisco 7500](#)
- ['Configuración del paquete de marcación en PVC de Frame Relay'](#)
- [Cola de tiempo de latencia bajo para Frame Relay](#)
- [Páginas de soporte de Frame Relay](#)
- [Páginas de soporte de Qos \(calidad de servicio\)](#)
- [Soporte Técnico - Cisco Systems](#)