

Sincronización y sincronización en el Cisco ONS 15454

Contenido

[Introducción](#)

[prerrequisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenciones](#)

[Antecedentes](#)

[Arquitectura que mide el tiempo](#)

[Distribución que mide el tiempo](#)

[Conjunto de circuitos que mide el tiempo](#)

[Calificación y error de la referencia](#)

[Loop sincronizado en fase](#)

[Soporte llano de la sincronización del indicador luminoso LED amarillo de la placa muestra gravedad menor](#)

[Placas ópticas](#)

[Indicadores luminosos LED amarillo de la placa muestra gravedad menor DS1/DS3](#)

[Indicadores luminosos LED amarillo de la placa muestra gravedad menor DS3XM](#)

[Modos de sincronización](#)

[Temporización externa](#)

[Sincronización de línea](#)

[Sincronización mezclada](#)

[Modos de reloj](#)

[Modo normal](#)

[Modo del comienzo rápido](#)

[Modo de mantenimiento](#)

[modo Libre-que se ejecuta](#)

[Guías de consulta para planear la sincronización](#)

[Características de bueno midiendo el tiempo del diseño](#)

[Información Relacionada](#)

[Introducción](#)

Este documento proporciona las guías de consulta para planear la sincronización y la sincronización en el Cisco ONS 15454.

[prerrequisitos](#)

Requisitos

Cisco recomienda que tenga conocimiento sobre estos temas:

- Cisco ONS 15454

Componentes Utilizados

La información que contiene este documento se basa en las siguientes versiones de software y hardware.

- Cisco ONS 15454

La información que contiene este documento se creó a partir de los dispositivos en un ambiente de laboratorio específico. Todos los dispositivos que se utilizan en este documento se pusieron en funcionamiento con una configuración verificada (predeterminada). Si la red está funcionando, asegúrese de haber comprendido el impacto que puede tener cualquier comando.

Convenciones

Consulte [Convenciones de Consejos Técnicos Cisco](#) para obtener más información sobre las convenciones del documento.

Antecedentes

El producto contiene:

- La plataforma /Synchronous del aprovisionamiento de la red óptica del XXX (ANSI/SONET)
- El instituto de los estándares de telecomunicación europea/la plataforma /Synchronous del aprovisionamiento de la jerarquía digital del International Telecommunications Union (ETSI/ITU/SDH)
- La plataforma del transporte, Dense Wavelength Division Multiplexing (DWDM)

La información de sincronización en este documento se aplica a las dos Plataformas de disposición. Las aplicaciones de la plataforma del transporte con la sincronización. En la sincronización directa, la señal recibida del “este” mide el tiempo de la señal transmitida del “oeste”, y la señal recibida del “oeste” mide el tiempo de la señal transmitida del “este”.

Arquitectura que mide el tiempo

Los indicadores luminosos LED amarillo de la placa muestra gravedad menor de la sincronización, de las comunicaciones y del control (TCC) y los indicadores luminosos LED amarillo de la placa muestra gravedad menor del Cross Connect (XC) controlan la función de temporización en el ONS15454 basado en los estándares de la industria para el equipo SONET/SDH. Utilice los indicadores luminosos LED amarillo de la placa muestra gravedad menor redundantes TCC y XC para proporcionar el incidente hardware del sistema común tolerante.

Nota: Este documento utiliza el TCC genéricamente para referir a todas las variaciones del indicador luminoso LED amarillo de la placa muestra gravedad menor TCC, y el XC genéricamente para referir a todas las variaciones del indicador luminoso LED amarillo de la placa

muestra gravedad menor XC.

El chasis de ANSI contiene dos Suministro de temporización integrada de construcción (BITS) en los puertos. Ambos puertos terminan en el Auxiliary Interface Protection (AIP). La terminación en el AIP permite que el active y las placas TCC en espera monitoreen los BITS, y asegura la terminación correcta de bits incluso si el backplane es dañado debido a un pico de tensión. Para la plataforma ETSI, las interfaces de los BITS están situadas en el panel delantero de la conexión eléctrica del soporte (FMEC).

Todas las interfaces síncronas (puertos ópticos) derivan la Sincronización de transmisión de la referencia de la temporización del sistema que el indicador luminoso LED amarillo de la placa muestra gravedad menor TCC maneja. Los indicadores luminosos LED amarillo de la placa muestra gravedad menor XC proporcionan la Sincronización de transmisión a cada puerto. El TCC realiza estas funciones de la sincronización:

- Para monitorear, califique y seleccione la referencia.
- Para filtrar y bloquear a la referencia activa.
- Para manejar la distribución del reloj del sistema.
- Para terminar dos entradas de los BITS.
- Para generar dos resultados de BITS.
- Para procesar y generar la mensajería de estado de sincronización (SS).
- Para conmutar la referencia para el mantenimiento.
- Para generar los informes de la alarma de la sincronización.

Distribución que mide el tiempo

[El cuadro 1](#) indica cómo el medir el tiempo se distribuye dentro de un sistema ANSI. La versión SDH es similar pero con los cambios de menor importancia de la terminología. Esta sección utiliza la versión ANSI como un ejemplo.

Nota: Las líneas llenas representan la distribución de la sincronización activa, y las líneas discontinuas representan la distribución de temporización en espera.

Cuadro 1 – Selección que mide el tiempo y distribución en ONS15454 ANSI

Cada sistema puede tomar las formas múltiples de entradas o de relojes de referencia, en base del aprovisionamiento de la sincronización. Las entradas que miden el tiempo disponibles están BITS1 y 2, las líneas ópticas, y el oscilador interno. Todas estas entradas se alimentan a ambos indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC solamente que la sincronización de la placa TCC activa se utiliza sin embargo. Usted puede utilizar el aprovisionamiento para señalar hasta tres entradas como relojes de referencia. El conjunto de circuitos de la sincronización dentro de cada indicador luminoso LED amarillo de la placa muestra gravedad menor TCC califica y selecciona independientemente una referencia activa entre las tres referencias y los bloqueos sobre esa referencia. El reloj resultante se llama el reloj del sistema o reloj NE.

Nota: Ambos indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC no bloquean sobre uno a.

El reloj del sistema de cada indicador luminoso LED amarillo de la placa muestra gravedad menor TCC se distribuye a ambos indicadores luminosos LED amarillo de la placa muestra gravedad menor XC, que alimentan el reloj en todos los indicadores luminosos LED amarillo de la placa

muestra gravedad menor del Ocn. El reloj del indicador luminoso LED amarillo de la placa muestra gravedad menor activo XC se selecciona.

Nota: En las plataformas SDH, el medir el tiempo se distribuye de los indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC directamente al linecards sobre un bus interno.

Para conducir otros relojes, los indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC pueden también generar los relojes de los BITS de las líneas.

Nota: De los BITS los relojes hacia fuera no se pueden derivar directamente de los BITS en los relojes para prevenir los Timing Loop de los BITS.

Conjunto de circuitos que mide el tiempo

El conjunto de circuitos de la sincronización en los indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC maneja todas las funciones relacionadas sincronización. [El cuadro 2](#) muestra un flujo de alto nivel. Para determinar la integridad, medir el tiempo del Field Programmable Gate Array (FPGA) procesa las entradas de información de la sincronización. El reloj del sistema se utiliza como referencia para la comparación. La referencia activa seleccionada se alimenta en la fase que sigue el loop, que produce el reloj del sistema (reloj NE). Las señales de los BITS se pueden también generar para las señales que vienen de las líneas proporcionar la sincronización a los dispositivos externos (BITS hacia fuera). De los BITS los puertos hacia fuera proporcionan dos interfaces metálicas que soporten una variedad de señales.

Cuadro 2 – Conjunto de circuitos que mide el tiempo en el TCC

Calificación y error de la referencia

Hay dos maneras de influenciar la selección de la referencia activa:

- Aprovisionamiento
- Calificación de la referencia

Solamente los relojes de referencia del aprovisionado son candidatos al proceso de selección. Una excepción es el reloj interno, que es siempre el reloj predeterminado cuando el resto de las referencias fallan. Sin embargo, una referencia del aprovisionado no se selecciona necesariamente como la referencia activa. Cualquier referencia seleccionada debe pasar el proceso de autorización.

Cada referencia se sondea cada cinco milisegundos para los cambios de estado. Durante un período 30-second, el TCC computa la frecuencia y vaga para cada referencia. Se califica una referencia (para la aceptación) cuando el desplazamiento de la frecuencia es dentro de ± 12.9 PPM. Una referencia es malo marcado (rechazado) cuando la frecuencia está fuera de los límites válidos de la frecuencia (± 15 PPM para los BITS activos, ± 16 PPM para las líneas activas, y ± 13.1 PPM para las referencias inactivas) y vaga está más allá del umbral (2 PPM). Una referencia es malo también marcado cuando se recibe una alarma, o si no hay señal. La alarma puede ser la pérdida de señal (LOS), la pérdida de trama (LOF) o Señal de indicación de alarma (AIS). El error de la referencia activa indica la selección de y la transferencia a la mejor referencia siguiente.

Un aprovisionado del indicador luminoso LED amarillo de la placa muestra gravedad menor IO para proporcionar la línea referencia de la sincronización monitorea constantemente su señal recibida. Si el puerto está en un estado LOS, LOF, o AIS, el indicador luminoso LED amarillo de la

placa muestra gravedad menor apaga la referencia al TCC. Como consecuencia, el TCC declara la referencia del puerto como malo. Si esta referencia es la referencia activa actual, la mejor referencia siguiente se convierte en la referencia activa.

Si un reloj entrante tiene SS asociado a él, el SS se utiliza para la selección de la referencia. El reloj más de alta calidad, independientemente de si el SS está utilizado, se selecciona siempre como el reloj activo. Cuando hay más de uno se refiere que tienen la misma calidad, la que está con la prioridad más alta (basada en el aprovisionamiento) se selecciona como la referencia activa.

En resumen, una referencia no se valida si ninguno de estas condiciones son verdades:

- La entrada Óptica o de los BITS recibe un LOS, un LOF, o una alarma AIS, o la interfaz es Out Of Service.
- El SS está en el estado del hacer-no-uso (DUS), o el SS indica que el reloj está de baja calidad (es decir la calidad de SSM de la referencia es peor que la del TCC).
- La frecuencia de la entrada es apagado por más que el ± 15 PPM para los BITS o el ± 16 PPM para las líneas durante un período 30-second (fuera de los límites).
- El reloj de la entrada es inestable (que significa que el reloj vaga en más de 2 PPM).
- No se califica por lo menos 30 segundos.

[Loop sincronizado en fase](#)

En el corazón del conjunto de circuitos de la sincronización en el TCC miente el bloque del generador de reloj generado por el phase-locked-loop (PLL). [El cuadro 3](#) representa un PLL simplificado en el TCC.

Figura loop bloqueado trifásico

El detector de la fase compara el reloj de referencia activo con el reloj del sistema (dividido ya a través del divisor). Si hay un desplazamiento de la fase, un nivel de voltaje proporcional al desplazamiento se genera. Si no hay desplazamiento, no se genera ninguna salida. El filtro allana o hace un promedio de la señal del voltaje durante un cierto período, y alimenta la media en el oscilador de cristal controlado voltaje (VCXO). El voltaje ajusta la fase y la frecuencia del VCXO. La salida del VCXO es reloj del sistema (o reloj NE). Retroactúan a la parte de la salida en el loop para relanzar el proceso. Cuando las pistas de reloj del sistema la referencia activa, el reloj son bloqueadas y el TCC ingresa al Modo de reloj normal.

El VCXO es estabilizado más a fondo por un PLL más pequeño entre el oscilador de cristal controlado horno (OCXO) y el reloj de referencia filtrado.

Nota: Para simplificar el diagrama, este PLL más pequeño no se muestra aquí.

El resultado es que el reloj del sistema es más estable. Note que OCXO usado en el TCC es clasificado en estrato 3 para su estabilidad de mantenimiento y precisión de ejecución libre.

[Carde el soporte llano de la sincronización](#)

[Placas ópticas](#)

- Los tiempos de reloj del sistema todas las interfaces de transmisión de SONET.
- Utilice los ajustes del indicador para resolver las diferencias entre la sincronización entrada y salida.

Indicadores luminosos LED amarillo de la placa muestra gravedad menor DS1/DS3

- La velocidad de entrada de DSx de la original determina la velocidad de datos de la salida. La velocidad de datos es totalmente independiente del reloj NE para el modo de sincronización directo.
- Utilice los bits de la materia en la asignación y los ajustes del indicador iniciales en la red SONET para resolver las diferencias entre la tarifa NE y la velocidad de datos.

Indicadores luminosos LED amarillo de la placa muestra gravedad menor DS3XM

- La tarifa de la línea de salida está bloqueada al reloj NE.
- El DS1s individual dentro del DS3 conserva su frecuencia de la entrada.

Modos de sincronización

El ONS15454 apoya a estos modos de sincronización:

- Externo
- Línea
- Mixto

Los indicadores luminosos LED amarillo de la placa muestra gravedad menor TCC tienen estrato 3 un reloj interno disponible proporcionar el mantenimiento y el soporte de la sincronización Libre que se ejecuta.

Nota: Con la sincronización y el Loop Timing por puerto son los modos de sincronización adicionales. Sin embargo, las Plataformas del aprovisionamiento ONS15454 no soportan estos modos.

Nota: Las interfaces asincrónicas eléctricas son por-sincronizadas y no se refieren a la temporización del sistema. Para estos puertos asincrónicos, la Sincronización de transmisión se deriva de la sincronización recibida para esa señal asíncrona.

Temporización externa

Este modo deriva la sincronización de un dispositivo de temporización externo, por ejemplo, de los BITS o de la sincronización DS-1/E1. El nivel de calidad del dispositivo de temporización externo es mejor que estrato 3 el reloj interno.

Sincronización de línea

La sincronización de línea deriva la referencia de sincronización de una o más interfaces ópticas. Las placas ópticas con las interfaces ópticas múltiples pueden provision solamente una interfaz como puerto de la referencia de sincronización. El reloj recuperado entrante se convierte a una señal 19.44MHz, se transmite a los indicadores luminosos LED amarillo de la placa muestra

gravedad menor TCC y se califica como referencia de sincronización. En el modo de la sincronización de línea, las referencias de sincronización disponibles son interfaces ópticas y el reloj interno.

Nota: Cuando los puertos ópticos son aprovisionado como 1+1, sólo el puerto de funcionamiento es aprovisionado como referencia de sincronización. El puerto de la protección se selecciona automáticamente durante un Switch encima.

Sincronización mezclada

La sincronización mezclada del modo permite el externo (BITS1/BITS2) y la línea (interfaces ópticas) referencias de sincronización que se seleccionarán así como el reloj interno. Tenga cuidado cuando usted utiliza la sincronización mezclada del modo, porque los Timing Loop pueden ocurrir fácilmente. Por lo tanto, planee cuidadosamente antes de que usted utilice la sincronización mezclada del modo. Alternativamente, el uso colocó los BITS.

Modos de reloj

Modo normal

En el modo de operación normal, el TCC es bloqueado sobre una fuente de la temporización externa.

Modo del comienzo rápido

Un oscilador utiliza el modo del comienzo rápido para rápido “extracción-en” de un reloj de referencia cuya frecuencia sea lejana aparte de la del oscilador. El comienzo rápido se refiere a veces mientras que “adquiera el estado”. Si el TCC cambia a una referencia que esté cercana a la tarifa en la cual el indicador luminoso LED amarillo de la placa muestra gravedad menor TCC se ejecuta ya, el modo cambia directamente a normal.

Modo de mantenimiento

En el modo de mantenimiento, todas las referencias del externo o de la sincronización de línea se pierden y los datos de sincronización de las aplicaciones del reloj se refieren mientras que en el modo de operación normal para controlar su señal de salida. Sin embargo, las derivas de frecuencia de efecto diferido hasta una referencia de sincronización están en un cierto plazo disponibles. Si la referencia de sincronización anterior estaba disponible para menos de 140 segundos antes de que fue perdida, el TCC ingresa el modo Libre-que se ejecuta cuando se pierde la referencia de sincronización.

Este modo es mejor que el modo Libre-que se ejecuta porque utiliza la media de 140 segundos de los datos de la referencia de sincronización calificada último para aumentar su reloj interno. El TCC permanece en este modo hasta que una referencia esté disponible para conmutar o la deriva está fuera de los límites. El tráfico es garantizado para estar ininterrumpido por una transición al modo de mantenimiento para las primeras 24 horas.

modo Libre-que se ejecuta

el modo Libre-que se ejecuta se refiere solamente al reloj interno en el indicador luminoso LED

amarillo de la placa muestra gravedad menor TCC. Este modo es también el modo predeterminado cuando se pierden otras referencias, incluso cuando no es específicamente provisionado como referencia. Asegúrese de que su red no actúe con el reloj interno del indicador luminoso LED amarillo de la placa muestra gravedad menor TCC como el único o la fuente de sincronización principal.

[Guías de consulta para planear la sincronización](#)

[Características de bueno midiendo el tiempo del diseño](#)

Buen diseño que mide el tiempo:

- Incorpora una jerarquía de sincronización lógica.
- Proporciona la sincronización eficiente.
- Evita los Timing Loop.
- Se recupera de los errores de la sincronización rápidamente.

Es siempre el mejor tener fuentes redundantes y exactas de la temporización externa para una red más grande que algunos Nodos. En las redes reales, éste no es siempre posible o requerido.

La temporización interna no se piensa para el uso como la fuente de sincronización principal durante el funcionamiento normal. Cisco recomienda que usted utiliza una fuente más de alta calidad (preferiblemente los relojes del reloj de la fuente de referencia principal/de referencia primaria (PRS/PRC)) para la sincronización de red primaria con el reloj interno disponible por las épocas en que el resto de las fuentes de sincronización fallan.

Para el seguimiento alto, minimice el número de los Nodos ONS15454 alinean sincronizado en una moda de la cadena margarita de un nodo maestro. Como Pautas generales, usted puede tener hasta siete Nodos para la dirección primaria y 13 Nodos para la dirección secundaria. Planee cuidadosamente la sincronización de línea en un timbre para evitar los Timing Loop.

Los Timing Loop pueden causar los errores de frecuencia grandes como el nodo intenta seguir su propio reloj, que a su vez puede dar lugar a los Nodos ONS15454 para ingresar en varias ocasiones el mantenimiento, comienzo rápido, o los modos de sincronización de recorrido libre. A menudo no hay alarma para indicar que existe un Timing Loop.

[Información Relacionada](#)

- [Soporte Técnico y Documentación - Cisco Systems](#)