

Contenido

[Introducción](#)

[prerrequisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenciones](#)

[Comprensión de partículas](#)

[Información sobre anillos de la memoria intermedia](#)

[Descripción general de la arquitectura PA-A3](#)

[Esquema de asignación de anillo de transmisión en PA-A3](#)

[Visualización de los valores actuales de anillos de transmisión](#)

[¿Cuándo se debe ajustar el anillo de transmisión?](#)

[Impacto de los valores límite muy pequeños de anillo de transmisión](#)

[Problemas conocidos](#)

[Ajuste de "tx-ring-limit" en routers 3600 y 2600](#)

[Información Relacionada](#)

Introducción

Este documento trata la función de un anillo de transmisión de hardware y la finalidad del comando tx-ring-limit en el hardware de la interfaz de un router ATM que admite la colocación en cola por circuito virtual (VC).

Las interfaces del router de Cisco configuradas con políticas de servicio almacenan paquetes para un VC ATM en uno de los dos conjuntos de colas según el nivel de congestión del VC:

Cola	Ubicación	Métodos de almacenamiento en cola	Asignación de políticas de servicio	Comando a ajustar
Cola de hardware o anillo de transmisión	Adaptador de puerto o módulo de red	sólo FIFO	No	tx-ring-limit
Cola de capa 3	Sistema de procesamiento de capa 3 o búfers de interfaz	N/A	Sí	Varía con el método para colocación en cola: - VC-

				control- cola - cola- límite
--	--	--	--	---------------------------------------

prerrequisitos

Requisitos

No hay requisitos específicos para este documento.

Componentes Utilizados

Este documento no tiene restricciones específicas en cuanto a versiones de software y de hardware.

Convenciones

Consulte [Convenciones de Consejos TécnicosCisco](#) para obtener más información sobre las convenciones del documento.

Comprensión de partículas

Antes de discutir el anillo de transmisión, primero necesitamos entender cuáles es una partícula. Una partícula forma el bloque de construcción básica de Almacenamiento de paquetes en memoria intermedia en muchas Plataformas, incluyendo la serie y el procesador de interfaz versátil (VIP) del Cisco 7200 Router en la serie del Cisco 7500 Router.

Dependiendo de la Longitud del paquete, el software de Cisco IOS® utiliza una o más partículas para salvar un paquete. Veamos un ejemplo. Al recibir un paquete de 1200 bytes, IOS extrae la próxima partícula libre y copia los datos del paquete en la partícula. Cuando se llena la primera partícula, el IOS se mueve a la partícula libre siguiente, la conecta a la primera partícula, y continúa copiando los datos en esta segunda partícula. Sobre la realización, los 1200 bytes del paquete se salvan en tres partes de memoria discontinua que el IOS lógicamente hace una parte de los buffers de un solo paquete.

El tamaño de partícula IOS varía de la plataforma a la plataforma. Todas las partículas dentro de una agrupación dada son el mismo tamaño. Esta uniformidad simplifica los algoritmos de gestión de partículas y ayuda a contribuir a un uso eficiente de memoria.

Información sobre anillos de la memoria intermedia

Junto con las agrupaciones de interfaz públicas y privadas, Cisco IOS crea estructuras especiales de control de buffer llamadas anillos. El Cisco IOS y los reguladores de la interfaz utilizan estos timbres para controlar que los buffers se utilicen para recibir y para transmitir los paquetes a los media. Los timbres ellos mismos consisten en los elementos del Media-controller-specific que señalan a los buffers del paquete individual a otra parte adentro memoria de I/O.

Cada interfaz tiene un par de anillos: un anillo de recepción para recibir paquetes y un anillo de transmisión para transmitir paquetes. El tamaño de los timbres puede variar con el regulador de la interfaz. El tamaño del anillo de transmisión se basa generalmente en el ancho de banda de la interfaz o del VC y es un poder de dos (Id. de bug Cisco CSCdk17210).

Interfaz	Timbres					
Línea tarifa (Mb/s) <	2	10	20	30	40	...
txcount	2	4	8	16	32	64

Nota: En la plataforma de la serie 7200, los búfers de los paquetes del anillo de transmisión llegan desde el anillo de recepción de la interfaz de origen en el caso de un paquete conmutado, o desde una agrupación pública si el paquete se originó en el IOS. Son eliminados del anillo de transmisión y devueltos a su agrupación original luego de que transmiten los datos de la carga útil.

[Descripción general de la arquitectura PA-A3](#)

Para asegurar el rendimiento alto de reenvío, las aplicaciones del adaptador de puerto PA-A3 separadas reciben y transmiten los chips del Segmentation And Reassembly (SAR). Cada SAR es soportado por sus el propio subsistema de memoria incorporada para salvar los paquetes así como las estructuras de datos clave como la tabla del VC. Esta memoria incluye específicamente el 4 MB de SDRAM, que chunked en las partículas.

La siguiente tabla proporciona el número y tamaño de partículas en los trayectos de recepción y transmisión en PA-A3.

Anillo	Tamaño de partícula	Cantidad de partículas
Recibir anillo	288 bytes	n/a
Anillo de transmisión	bytes 576*	6000 (se reservan 144 partículas)

* Al tamaño de la partícula del anillo de transmisión también se lo describe como de 580 bytes. Este valor incluye el encabezado del núcleo ATM de 4 bytes que se transmite con el paquete dentro del router.

Los tamaños en la tabla antedicha fueron seleccionados porque son divisibles por 48 (el tamaño del campo Payload de una célula) y por el tamaño de la línea de caché (32 bytes) para el rendimiento máximo. Se diseñan para evitar que el SAR introduzca el retardo del inter-buffer cuando un paquete requiere los buffers múltiples. El tamaño de partícula del transmitir de 576 bytes también fue seleccionado para cubrir el cerca de 90 por ciento de los paquetes de Internet.

[Esquema de asignación de anillo de transmisión en PA-A3](#)

El controlador PA-A3 asigna un valor de anillo de transmisión predeterminado para cada VC. El valor varía con la categoría de servicio ATM asignada al VC. La tabla siguiente enumera los valores predeterminados.

Categoría de servicio VC	Valor predeterminado de anillo de transmisión PA-A3-OC3, T3, E3	Valor del anillo de transmisión predeterminado PA-A3-IMA	Valor predeterminado de anillo de transmisión PA-A3-OC12	Tiempo de aplicación
VBR - NRT	De acuerdo con la fórmula **: $(48)/(x \text{ SCR valor mínimo de Particle_size} \times 5)$ es 40, y reemplaza cualquier valor calculado menos de 40 con un SCR muy bajo. Nota: SCR es la velocidad de célula con overhead de ATM incluido.	Basado en la fórmula: $(48)/(x \text{ SCR valor mínimo de Particle_size} \times 5)$ es 40, y reemplaza cualquier valor calculado menos de 40 con un SCR muy bajo. Nota: SCR es la velocidad de célula con overhead de ATM incluido.	De acuerdo con la fórmula siguiente: Tasa promedio (SCR) * 2 * $TOTAL_CREDITS/VISIBLE_BANDWIDTH$ $TOTAL_CREDITS =$ nota 8192 $VISIBLE_BANDWIDTH = 599040$: Si esta fórmula calcula un valor que sea menos que el valor por defecto del 128, después el límite del anillo de transmisión VC se establece al 128.	Siempre
ABR	128	128	N/A	Always*
UBR	40	128	128	Sólo

				cuando la utilización total de crédito excede el 75 por ciento o el valor tx_threshold, tal como lo muestra el comando show controller atm.
--	--	--	--	---

* Originalmente, el PA-A3-OC12 no implementó la limitación siempre activa de VBR-NRT PVC al valor de anillo de transmisión actual. El ID de bug CSCdx11084 resuelve este problema.

** SCR debe expresarse en células por segundo.

Visualización de los valores actuales de anillos de transmisión

Originalmente, el valor del anillo de transmisión sólo era visible a través de un comando oculto. El **comando show atm vc {vcd}** ahora visualiza el valor actual.

Usted también puede utilizar el **comando debug atm events** de ver los mensajes setup del VC entre el driver PA-A3 y el host CPU. Los conjuntos siguientes de salida fueron capturados en un PA-A3 en un 7200 Series Router. El valor de anillo de transmisión se visualiza como el valor del tx_limit, que implementa la cuota de memoria intermedia de partículas afectada un aparato para un VC específico en la dirección de transmisión.

El PVC 1/100 se configura como VBR-NRT. De acuerdo con un SCR de 3500 kbps, el PA-A3 asigna un tx_limit de 137. Para ver cómo se realiza este cálculo, debemos convertir un SCR de 3500 kbps a celdas/segundo. Notan que $(3,500,000 \text{ bits /sec}) * (1 \text{ byte}/8 \text{ bits}) * (1 \text{ célula}/53 \text{ bytes}) = (3,500,000)/(8 * 53) = 8254 \text{ células/sec}$. Una vez que se tiene el valor SCR en celdas / seg, se puede aplicar la fórmula indicada anteriormente a $\text{tx_limit} = 137$.

```
7200-17(config)#interface atm 4/0      7200-17(config-if)#pvc 1/100 7200-17(config-if-atm-vc)#vbr-
nrt 4000 3500 94 7200-17(config-if-atm-vc)# *Oct 14 17:56:06.886: Reserved bw for 1/100
```

```
Available bw = 141500 7200-17(config-if-atm-vc)#exit 7200-17(config-if)#logging *Oct 14
17:56:16.370: atmdx_setup_vc(ATM4/0): vc:6 vpi:1 vci:100 state:2 config_status:0 *Oct 14
17:56:16.370: atmdx_setup_cos(ATM4/0): vc:6 wred_name:- max_q:0 *Oct 14 17:56:16.370:
atmdx_pas_vc_setup(ATM4/0): vcd 6, atm_hdr 0x00100640, mtu 4482 *Oct 14 17:56:16.370: VBR: pcr
9433, scr 8254, mbs 94 *Oct 14 17:56:16.370: vc tx_limit=137, rx_limit=47 *Oct 14 17:56:16.374:
Created 64-bit VC count
```

El PVC 1/101 se configura como ABR. El PA-A3 asigna el valor del tx_limit del valor por defecto ABR del 128. (Véase la tabla [antedicha](#).)

```
7200-17(config-if)#pvc 1/102 7200-17(config-if-atm-vc)#abr ? <1-155000> Peak Cell Rate(PCR)
in Kbps rate-factors Specify rate increase and rate decrease factors (inverse) 7200-
17(config-if-atm-vc)#abr 4000 1000 7200-17(config-if-atm-vc)# *Oct 14 17:57:45.066: Reserved bw
for 1/102 Available bw = 140500 *Oct 14 18:00:11.662: atmdx_setup_vc(ATM4/0): vc:8 vpi:1 vci:102
state:2 config_status:0 *Oct 14 18:00:11.662: atmdx_setup_cos(ATM4/0): vc:8 wred_name:- max_q:0
*Oct 14 18:00:11.662: atmdx_pas_vc_setup(ATM4/0): vcd 8, atm_hdr 0x00100660, mtu 4482 *Oct 14
18:00:11.662: ABR: pcr 9433, mcr 2358, icr 9433 *Oct 14 18:00:11.662: vc tx_limit=128,
rx_limit=47 *Oct 14 18:00:11.666: Created 64-bit VC counters
```

El PVC 1/102 se configura como UBR. El PA-A3 asigna el valor del tx_limit del valor por defecto UBR de 40. (Véase la [tabla](#) antedicha.)

```
7200-17(config-if)#pvc 1/101 7200-17(config-if-atm-vc)#ubr 10000 7200-17(config-if-atm-vc)# *Oct
14 17:56:49.466: Reserved bw for 1/101 Available bw = 141500 *Oct 14 17:57:03.734:
atmdx_setup_vc(ATM4/0): vc:7 vpi:1 vci:101 state:2 config_status:0 *Oct 14 17:57:03.734:
atmdx_setup_cos(ATM4/0): vc:7 wred_name:- max_q:0 *Oct 14 17:57:03.734:
atmdx_pas_vc_setup(ATM4/0): vcd 7, atm_hdr 0x00100650, mtu 4482 *Oct 14 17:57:03.734: UBR: pcr
23584 *Oct 14 17:57:03.734: vc tx_limit=40, rx_limit=117 *Oct 14 17:57:03.738: Created 64-bit
VC counters
```

El propósito del tx_limit es implementar un por VC transmite el esquema del crédito o de asignación de memoria que evita que cualquier VC constantemente oversubscribed asir todos los recursos del almacén intermedio del paquete y obstaculice el otro VCs de transmitir el tráfico normal dentro de sus contratos de tráfico.

PA-A3 implementa una verificación del crédito de la memoria bajo dos condiciones:

- Cuota individual en cada VBR-NRT y el VC ABR - compara el tx_count cada VC y los valores del tx_limit. Desecha los paquetes subsiguientes cuando el tx_count es mayor que el tx_limit en cualquier un VC. Es importante observar que una explosión de los paquetes puede exceder el anillo de transmisión de un VC VBR-NRT en un instante a tiempo y llevar a las caídas de resultados.
- Cantidad máxima general - Considera el valor del tx_threshold. El PA-A3 permite explosiones más grandes en UBR VCs aplicando la Vigilancia de tráfico en tal VCs solamente cuando el uso total del búfer de paquete en el PA-A3 alcanza este umbral predefinido.

Nota: Si un paquete requiere múltiples partículas y el anillo de transmisión está lleno, el PA-A3 permite que un VC exceda su cuota si hay partículas disponibles. Este esquema está diseñado para acomodar una pequeña ráfaga de paquetes sin pérdidas en la salida.

El comando **show controller atm** visualiza varios contadores relevantes transmitir los créditos.

```
7200-17#show controller atm 4/0 Interface ATM4/0 is up Hardware is ENHANCED ATM PA - OC3
(155000Kbps) Framer is PMC PM5346 S/UNI-155-LITE, SAR is LSI ATMIZER II Firmware rev: G125,
Framer rev: 0, ATMIZER II rev: 3 idb=0x6221105EC, ds=0x62217DE0, vc=0x62246A00 slot 4, unit
9, subunit 0, fci_type 0x0059, ticks 190386 1200 rx buffers: size=512, encap=64, trailer=28,
magic=4 Curr Stats: VCC count: current=7, peak=7 SAR crashes: Rx SAR=0, Tx SAR=0
rx_cell_lost=0, rx_no_buffer=0, rx_crc_10=0 rx_cell_len=0, rx_no_vcd=0, rx_cell_throttle=0,
tx_aci_err=0 Rx Free Ring status: base=0x3E26E040, size=2048, write=176 Rx Compl Ring status:
base=0x7B162E60, size=2048, read=1200 Tx Ring status: base=0x3E713540, size=8192, write=2157
Tx Compl Ring status: base=0x4B166EA0, size=4096, read=1078 BFD Cache status:
```

```
base=0x62240980, size=6144, read=6142 Rx Cache status: base=0x62237E80, size=16, write=0 Tx
Shadow status: base=0x62238900, size=8192, read=2143, write=2157 Control data:
rx_max_spins=3, max_tx_count=17, tx_count=14 rx_threshold=800, rx_count=0, tx_threshold=4608
tx bfd write indx=0x4, rx_pool_info=0x62237F20
```

La tabla siguiente describe los valores usados por el PA-A3 para aplicar el guardapolvo transmite el esquema del crédito:

Valor	Descripción
max_tx_count	Histograma del número máximo de partículas de transmisión contenidas alguna vez por el microcódigo PA-A3.
tx_count	Número total de partículas de transmisión actualmente contenidas en el microcódigo PA-A3. Nota: El microcódigo PA-A3 también sigue el tx_count de cada VC. Cuando una partícula se envía al microcódigo PA-A3 del driver PA-A3, el tx_count incrementa por uno.
tx_threshold	Cuando la cantidad total de almacenes intermedios del paquete libres baja debajo de este umbral, el PA-A3 aplica el crédito del transmitir en UBR VCs. Observe que el PA-A3 aplica siempre los créditos del transmitir de VBR y de ABR VCs.

¿Cuándo se debe ajustar el anillo de transmisión?

El anillo de transmisión sirve como área de montaje para los paquetes en la línea que se transmitirá. EL router necesita colocar en cola una cantidad suficiente de paquetes en el anillo de transmisión y asegurar que el controlador de interfaz tenga paquetes para llenar intervalos de tiempo de las celdas.

Originalmente, el driver PA-A3 no ajustó el tamaño del anillo de transmisión cuando una política de servicio con el low latency queueing (LLQ) era aplicada. Con imágenes actuales, PA-A3 ajusta el valor a partir de los valores predeterminados arriba (ID de falla de funcionamiento CSCds63407) para minimizar el retardo relacionado con el almacenamiento en cola.

La razón primaria para ajustar el anillo de transmisión es reducir el tiempo de espera causado haciendo cola. Al ajustar el anillo de transmisión, considere el siguiente:

- En cualquier interfaz de red, la colocación en cola fuerza una elección entre la latencia y la cantidad de ráfaga que la interfaz puede sostener. Tamaños de la cola más grandes sostienen explosiones más largas mientras que aumentan el retardo. Ajuste el tamaño de una cola cuando usted siente que el tráfico VC está experimentando el retardo innecesario.
- Tenga en cuenta el tamaño del paquete. Configure un valor tx-ring-limit que acepte cuatro paquetes. Por ejemplo, si sus paquetes son de 1500 bytes, configure un valor límite del anillo de transmisión en $16 = (4 \text{ paquetes}) * (4 \text{ partículas})$.
- Asegúrese de que el crédito de transmisión sea suficiente como para admitir un paquete de tamaño de MTU y/o que la cantidad de celdas sea igual al tamaño máximo de ráfaga (MBS)

para un PVC VBR-nrt.

- Configure un valor bajo con el ancho de banda baja VCs, tal como 128 un kbps SCR. Por ejemplo, en un VC de poca velocidad con un SCR de 160 kbps, un tx-timbre-límite de diez es relativamente alto y puede llevar al tiempo de espera significativo (por ejemplo, los cientos de milisegundos) en la cola del nivel del programa piloto. Ajuste el tx-timbre-límite abajo a su valor mínimo en esta configuración.
- Configure valores más altos para VCs de alta velocidad. Seleccionando un valor de menos de cuatro pueden inhibir el VC de transmitir a su velocidad configurada si el PA-A3 implementa la presión posterior demasiado agresivamente y el anillo de transmisión no tiene una fuente lista de los paquetes que esperan para ser transmitido. Asegúrese de que un valor bajo no afecte a la producción del VC. (Véase el Id. de bug Cisco CSCdk17210.)

Es decir el tamaño del anillo de transmisión necesita ser bastante pequeño evitar introducir la latencia debido a la espera, y necesita ser bastante grande evitar los descensos y un impacto resultante a los flujos TCP basados.

Una interfaz primero quita los paquetes del sistema de colocación en cola de la capa 3 y luego los coloca en la cola del anillo de transmisión. Las políticas de servicio se aplican únicamente a paquetes en las colas de capa 3 y son transparentes para el anillo de transmisión.

El almacenamiento en cola en el anillo de transmisión introduce un retraso de serialización directamente proporcional a la profundidad del anillo. Un retraso de serialización excesivo puede afectar los presupuestos del tiempo de espera para las aplicaciones sensibles al retraso tales como Voz. Por lo tanto, Cisco recomienda reducir el tamaño del anillo de transmisión para los VC que transportan voz. Seleccione un valor basado en la cantidad de cantidad de retraso de serialización, expresada en los segundos, introducidos por el anillo de transmisión. Utilice la fórmula siguiente:

```
7200-17#show controller atm 4/0      Interface ATM4/0 is up Hardware is ENHANCED ATM PA - OC3
(155000Kbps) Framers is PMC PM5346 S/UNI-155-LITE, SAR is LSI ATMIZER II Firmware rev: G125,
Framer rev: 0, ATMIZER II rev: 3   idb=0x622105EC, ds=0x62217DE0, vc=0x62246A00   slot 4, unit
9, subunit 0, fci_type 0x0059, ticks 190386   1200 rx buffers: size=512, encap=64, trailer=28,
magic=4 Curr Stats:   VCC count: current=7, peak=7   SAR crashes: Rx SAR=0, Tx SAR=0
rx_cell_lost=0, rx_no_buffer=0, rx_crc_10=0   rx_cell_len=0, rx_no_vcd=0, rx_cell_throttle=0,
tx_aci_err=0 Rx Free Ring status:   base=0x3E26E040, size=2048, write=176 Rx Compl Ring status:
base=0x7B162E60, size=2048, read=1200 Tx Ring status:   base=0x3E713540, size=8192, write=2157
Tx Compl Ring status:   base=0x4B166EA0, size=4096, read=1078 BFD Cache status:
base=0x62240980, size=6144, read=6142 Rx Cache status:   base=0x62237E80, size=16, write=0 Tx
Shadow status:   base=0x62238900, size=8192, read=2143, write=2157 Control data:
rx_max_spins=3, max_tx_count=17, tx_count=14   rx_threshold=800, rx_count=0, tx_threshold=4608
tx bfd write indx=0x4, rx_pool_info=0x62237F20
```

Nota: Los paquetes del IP en Internet son típicamente uno de tres tamaños: 64 bytes (por ejemplo, mensajes del control), 1500 bytes (por ejemplo, transferencias de archivos), o bytes 256 (el resto del tráfico). Estos valores producen un tamaño de paquete de Internet general y típico de 250 bytes.

Nota: La tabla siguiente resume las ventajas y desventajas de tamaños del anillo de transmisión más grandes o más pequeños:

Tamaño del anillo de transmisión	Ventaja	Desventaja

Valor alto	Se recomienda para VC de datos a fin de admitir ráfagas.	No recomendado para la Voz VCs. Puede introducir la mayor latencia y estar inquieto.
Valor bajo	Recomendado para VC de voz con el objeto de reducir el retraso debido al almacenamiento en cola y la fluctuación.	No recomendado para VCs relativamente de alta velocidad. Puede generar un menor rendimiento de procesamiento si se utiliza un valor tan bajo que ningún paquete está listo para ser enviado cuando el cable está libre.

Para adaptar el tamaño del anillo de transmisión, utilice el comando `tx-ring-limit` en el modo de configuración de VC.

```

7200-1(config-subif)#pvc 2/2      7200-1(config-if-atm-vc)#?      ATM virtual circuit configuration
commands:  abr                    Enter Available Bit Rate (pcr)(mcr)  broadcast          Pseudo-
broadcast  class-vc              Configure default vc-class name      default           Set a
command to its defaults  encapsulation      Select ATM Encapsulation for VC      exit-vc
Exit from ATM VC configuration mode  ilmi                Configure ILMI management            inarp
Change the inverse arp timer on the PVC  no                  Negate a command or set its
defaults  oam                      Configure oam parameters              oam-pvc           Send oam cells on
this pvc  protocol              Map an upper layer protocol to this connection.  random-detect
Configure WRED  service-policy      Attach a policy-map to a VC          transmit-priority set the
transmit priority for this VC          tx-ring-limit      Configure PA level transmit ring limit  ubr
Enter Unspecified Peak Cell Rate (pcr) in Kbps.  vbr-nrt            Enter Variable Bit Rate
(pcr) (scr) (bcs) 7200-1(config-if-atm-vc)#tx-ring-limit ?  <3-6000>  Number (ring limit)  <cr>

```

Utilice el comando `show atm vc` para mostrar el valor configurado actualmente.

```

7200-1#show atm vc VC 3 doesn't exist on interface ATM3/0 ATM5/0.2: VCD: 3, VPI: 2, VCI: 2 VBR-
NRT, PeakRate: 30000, Average Rate: 20000, Burst Cells: 94 AAL5-LLC/SNAP, etype:0x0, Flags:
0x20, VCmode: 0x0 OAM frequency: 0 second(s) PA TxRingLimit: 10 InARP frequency: 15 minutes(s)
Transmit priority 2 InPkts: 0, OutPkts: 0, InBytes: 0, OutBytes: 0 InProc: 0, OutProc: 0 InFast:
0, OutFast: 0, InAS: 0, OutAS: 0 InPktDrops: 0, OutPktDrops: 0 CrcErrors: 0, SarTimeOuts: 0,
OverSizedSDUs: 0 OAM cells received: 0 OAM cells sent: 0 Status: UP

```

Además, utilice el comando `show atm pvc vpi/vci` de ver la corriente transmiten y los límites del anillo de recepción. El producto siguiente fue capturado en un Cisco IOS Software Release 12.2(10) corriente del 7200 Series Router.

```

viking#show atm pvc 1/101      ATM6/0: VCD: 2, VPI: 1, VCI: 101 UBR, PeakRate: 149760 AAL5-
LLC/SNAP, etype:0x0, Flags: 0xC20, VCmode: 0x0 OAM frequency: 0 second(s), OAM retry frequency:
1 second(s), OAM retry frequency: 1 second(s) OAM up retry count: 3, OAM down retry count: 5 OAM
Loopback status: OAM Disabled OAM VC state: Not Managed ILMI VC state: Not Managed VC
TxRingLimit: 40 particles VC Rx Limit: 800 particles

```

[Impacto de los valores límite muy pequeños de anillo de transmisión](#)

En la trayectoria del transmitir, el host CPU transfiere el payload de los buffers del host a los búferes de partículas locales en el PA-A3. El firmware se ejecuta en varios descriptores de memoria intermedia caché PA-A3 y los libera en un grupo. Durante el período de almacenamiento en memoria caché, PA-A3 no acepta paquetes nuevos aunque los contenidos de la memoria local hayan sido transmitidos por el cableado físico. El propósito de este esquema es optimizar el

rendimiento general. De esta forma, al configurar un valor límite no predeterminado de anillo de Tx, considere el retraso de retorno del descriptor del búfer.

Además, si configura un valor para el límite del anillo de transmisión de uno con un cierto tamaño de partícula de 576 bytes, un paquete de 1500 bytes se elimina de la cola de la siguiente manera:

1. El controlador PA-A3 pone en cola a la primera partícula en el anillo de transmisión y recuerda que este paquete se almacena en otras dos partículas de memoria.
2. La próxima vez que el anillo de transmisión esté vacío, la segunda partícula del paquete se colocará en éste anillo.
3. Durante la próxima vez que el anillo de transmisión esté vacío nuevamente, la tercera partícula se colocará en el anillo de transmisión.

Aunque el anillo de transmisión esté compuesto por una sola partícula de 576 bytes, MTU/velocidad de puerto sigue siendo la latencia de peor caso a través del anillo de transmisión.

Problemas conocidos

Al aplicarse el comando `tx-ring-limit` a un VC a través de una sentencia de clase de VC, el PA-A3 no aplica el valor configurado. Confirme este resultado mostrando el valor actual en el comando `show atm vc detail`. Ajustando el anillo de transmisión usando una VC-clase fue implementado en el Software Cisco IOS versión 12.1 (Id. de bug Cisco CSCdm93064). En ciertas versiones de software 12.2 del IOS de Cisco, CSCdv59010 resuelve un problema con el comando `tx-ring-limit`. Cuando aplica el comando `tx-ring-limit` a través de una declaración de clase VC a una ATM PVC, no se modifica el tamaño de anillo de transmisión. Confirme este resultado usando el **comando `show atm vc detail`**, después de aplicar el comando con los pares del comando `vc-class and class-vc`.

Cuando está agregado a un PVC en un PA-A3 en un Cisco IOS Software Release 12.2(1) corriente del Cisco 7200 Series Router, duplican al **comando `tx-ring-limit`**, como se muestra abajo (Id. de bug Cisco CSCdu19350).

```
viking#show atm pvc 1/101 ATM6/0: VCD: 2, VPI: 1, VCI: 101 UBR, PeakRate: 149760 AAL5-LLC/SNAP, etype:0x0, Flags: 0xC20, VCmode: 0x0 OAM frequency: 0 second(s), OAM retry frequency: 1 second(s), OAM retry frequency: 1 second(s) OAM up retry count: 3, OAM down retry count: 5 OAM Loopback status: OAM Disabled OAM VC state: Not Managed ILMI VC state: Not Managed VC TxRingLimit: 40 particles VC Rx Limit: 800 particles
```

La condición es inofensiva y no afecta a la operación del router.

El Id. de bug Cisco CSCdv71623 resuelve un problema con las caídas de resultados en una interfaz del agrupamiento de PPP de links múltiples cuando las relaciones del tráfico están bien debajo de la línea tarifa. Este problema se observó en CSCdv89201 en una interfaz ATM con un valor de `tx-ring-limit` mayor a cinco. El problema llega a ser determinado evidente cuando se inhabilita la fragmentación o cuando las ponderaciones del link (límites del tamaño del fragmento) son grandes -- campo común en ferrocarriles de alta velocidad como el T1s o E1s -- y el tráfico de datos consiste en una mezcla de paquetes pequeños y grandes. La habilitación de la fragmentación y el uso de un tamaño de fragmento pequeño (establecido por el comando de configuración de la interfaz `ppp multilink fragment delay`) mejora de forma significativa el funcionamiento. No obstante, debe verificar que su router tenga suficiente capacidad de procesamiento para admitir estos altos niveles de fragmentación sin sobrecargar la CPU del sistema, antes de utilizar esto como una solución alternativa.

La identificación de falla de funcionamiento CSCdw29890 de Cisco resuelve un problema con el

comando tx-ring-limit que acepta la CLI para los agrupamientos de PVC ATM pero sin funcionar. Sin embargo, normalmente no necesita cambiar tx-ring-limit en los agrupamientos de PVC ATM. El motivo es que al reducir el tamaño de anillo de manera eficaz se pasa todo el uso de la memoria intermedia de transmisión a una cola de QoS, de modo que un paquete de prioridad que llega es transmitido de inmediato para minimizar demoras en interfaces de poca velocidad. Con agrupamientos de PVC ATM, las células de los paquetes de todos los VC con miembros son enviadas simultáneamente (o entrelazadas), entonces, el retardo es minimizado automáticamente.

[Ajuste de "tx-ring-limit" en routers 3600 y 2600](#)

Las imágenes del Cisco IOS Software actuales soportan ajustar el anillo de transmisión en los módulos de red ATM para los Cisco 2600 y 3600 Series Router (Id. de bug Cisco CSCdt73385). El valor actual aparece en la salida del **VC de la demostración ATM**.

[Información Relacionada](#)

- [Más información sobre ATM](#)
- [Herramientas y recursos - Cisco Systems](#)
- [Soporte Técnico y Documentación - Cisco Systems](#)