

Berechnung der ATM-Zellraten auf einem Stromkreis

Inhalt

[Einführung](#)

[Voraussetzungen](#)

[Anforderungen](#)

[Verwendete Komponenten](#)

[Konventionen](#)

[Verständnis des ATM-Zellformats mit AAL1](#)

[Pointer-Byte verstehen](#)

[Partielle Fill verstehen](#)

[Szenarien für die Änderung der Zellenrate](#)

[Beispiel 1: Standardkonfiguration mit unstrukturiertem CES](#)

[Beispiel 2: Strukturierte CES ohne Teilfüllung oder CAS](#)

[Beispiel 3: Strukturierte CES mit Teilfüllung](#)

[Beispiel 4: Strukturierte CES mit Teilfüllung und CAS](#)

[Zugehörige Informationen](#)

Einführung

Der Befehl **show ces circuit interface cbr** auf einem Campus ATM-Switch zeigt detaillierte Schaltungsinformationen für eine CES-Verbindung (Circuit Emulation Service) an einer Schnittstelle mit konstanter Bitrate (CBR) an. Zu den angezeigten Werten gehören die Zellenrate und die Bitrate, wie in dieser Beispielausgabe gezeigt:

```
Switch#show ces circuit interface cbr 0/0/1 1
  Circuit:Name CBR0/0/1:1, Circuit-state ADMIN_UP / Interface CBR0/0/1,
  Circuit_id 1, Port-Type T1, Port-State UP
  Port Clocking network-derived, aall Clocking Method CESIWF_AAL1_CLOCK_SYNC
  Channel in use on this port: 1-24
  Channels used by this circuit: 1-12
Cell-Rate: 2043, Bit-Rate 768000
  cas OFF, cell_header 0x4100 (vci = 1040)
  Configured CDV 2000 usecs, Measured CDV unavailable
  De-jitter: UnderFlow unavailable, OverFlow unavaliabile
  ErrTolerance 8, idleCircuitdetect OFF, onHookIdleCode 0x0
  state: VcActive, maxQueueDepth 42, startDequeueDepth 25
  Partial Fill: 47, Structured Data Transfer 288
  Active SoftVC
  Src:atm addr 47.0091.8100.0000.0061.705a.cd01.4000.0c80.0034.10 vpi 0, vci 1040
  Dst:atm addr 47.0091.8100.0000.0060.5c71.2001.4000.0c80.1034.10
```

Die berechnete Zellenrate variiert je nach Anzahl der konfigurierten Timeslots für die Schaltung sowie danach, ob die Optionen für die Teilfüllung und die Channel Associated Signaling (CAS)

aktiviert sind.

In diesem Dokument wird die Formel erläutert, die CBR-Schnittstellen, die die CES unterstützen, zur Berechnung der angezeigten Zellrate verwenden. Hierzu wird zunächst das Format einer ATM-Zelle veranschaulicht, die ATM Adaptation Layer 1 (AAL1) verwendet, und es werden Blockgrößen von mehr als einem Byte mit strukturierter CES veranschaulicht.

Voraussetzungen

Anforderungen

Für dieses Dokument bestehen keine speziellen Anforderungen.

Verwendete Komponenten

Dieses Dokument ist nicht auf bestimmte Software- und Hardwareversionen beschränkt.

Konventionen

Weitere Informationen zu Dokumentkonventionen finden Sie unter [Cisco Technical Tips Conventions](#) (Technische Tipps zu Konventionen von Cisco).

Verständnis des ATM-Zellformats mit AAL1

CES verwendet die CBR-Serviceklasse und AAL1, um eine Verbindung mit konstanter Bitrate, z. B. T1 oder E1, zu emulieren. In der ITU-T-Empfehlung I.363.1 wird AAL1 definiert.

Eine ATM-Zelle, die AAL1 auf der AAL-Unterschicht "robs" (Abhebungen) ein Byte aus dem 48-Byte-Nutzlastfeld der Zelle für einen AAL1-Header verwendet. Dieses geraubte Byte besteht aus zwei Unterfeldern: das Feld Sequenznummer (SN) und das Feld Sequenznummernschutz (SNP). Jedes Unterfeld besteht wiederum aus eigenen Unterfeldern, die Zeitstempel, Sequenznummern und andere Bits bereitstellen, um die asynchrone Natur des ATM an das synchrone Layer 1 anzupassen. Das ATM-Netzwerk verwendet diese Bits, um Probleme mit der Variation von Zellverzögerungen, dem Zellenabwurf und dem Zellverlust zu beheben.

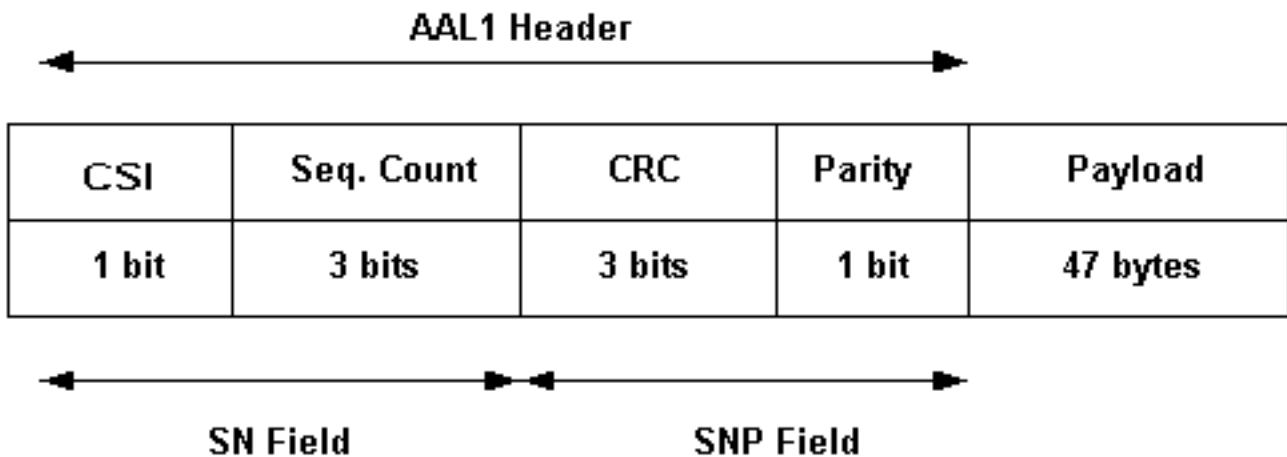
AAL1 überträgt Daten in zwei Modi:

- **Structured (Strukturiert)** - Ordnet mindestens einen T1- oder E1-Zeitsteckplatz (DS-0) einem permanenten virtuellen ATM-Schaltkreis (PVC) zu. Jeder DS-0-Zeitschlitz oder -Kanal stellt einen einzelnen Nx64-Schaltkreis dar, der CBR-Daten mit einer Geschwindigkeit von 64 Kbit/s übertragen kann. Viele Videocodecs arbeiten beispielsweise mit Nx64-Kbit/s-Raten. Im strukturierten Modus können Sie jeden Videocodec so konfigurieren, dass er einen Teil der T1-Bandbreite erhält.
- **Unstrukturiert** - Ordnet die gesamte T1- oder E1-Bandbreite oder alle DS-0-Zeitsteckplätze einer ATM-PVC zu.

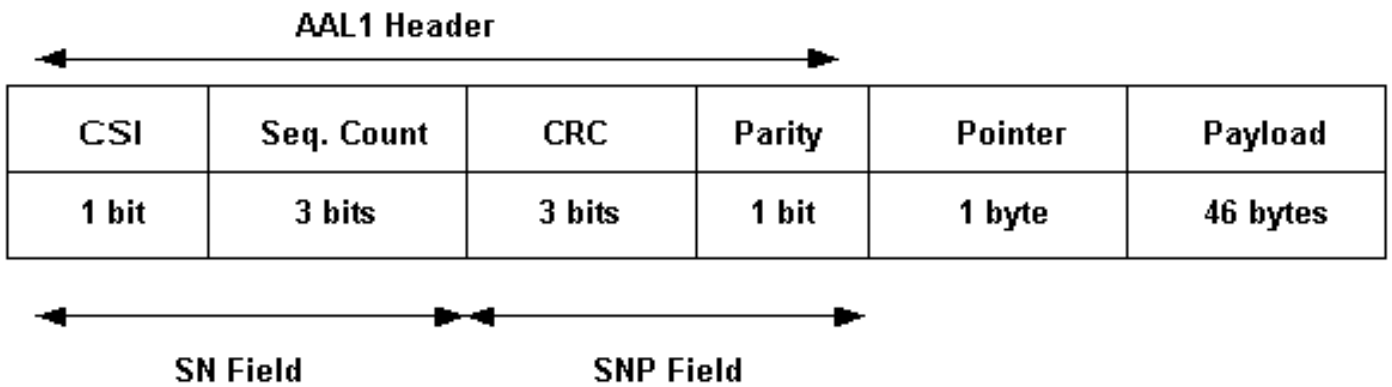
Beide Modi verwenden das AAL1-Headerbyte. Außerdem wird im strukturierten Modus je nach Blockgröße ein weiteres Byte zur Verwendung als Zeigerbyte abgeschnitten. Dies wird im nächsten Abschnitt erläutert.

In diesen Diagrammen wird der Unterschied zwischen unstrukturierten und strukturierten AAL1-Zellen veranschaulicht:

Unstrukturiertes PDU-Format (Protocol Data Unit)



Strukturiertes PDU-Format



Hinweis: Das Zeigerbyte wird verwendet, wenn die Blockgröße im Nutzlastfeld größer als ein Byte ist.

Feld	Beschreibung
Zahlenfeld	
Convergence Sublayer Indication (CSI)	Enthält eine von zwei Informationssätzen, die von der PDU abhängig sind: <ul style="list-style-type: none"> • PDUs mit ungeraden Nummern - Liefert Timing-Informationen, insbesondere die vier Bits eines synchronen Reststempels (SRTS). Die Verwendung eines Bits in nur ungeraden PDUs bedeutet, dass acht PDUs benötigt werden, um einen einzigen Zeitstempel zu übertragen. Diese Informationen ermöglichen zusammen mit der gemeinsamen ATM-Netzwerkuhr die Rekonstruktion der ursprünglichen Uhrensequenz auf der Empfängerseite. Wenn kein SRTS verwendet wird, wird der Wert dieses Felds auf Null gesetzt.

	<ul style="list-style-type: none"> • Selbst nummerierte PDUs (Selbst nummerierte PDUs): Gibt an, ob der Frame strukturiert oder unstrukturiert ist. Bei strukturierter Struktur erfordert Cisco alle acht Zellen ein zusätzliches Byte Overhead, wenn die Blockgröße im Nutzlastfeld mehr als ein Byte beträgt. Dieses Byte wird als Zeigerbyte bezeichnet.
Sequenzanzahl	Unterstützt einen modulo-8-Zähler zur Identifizierung falsch sequenzierter, falsch eingesetzter und fehlender ATM-Zellen.
Feld "Sequenznummer-Schutz"	
CRC-3	Schützt wichtige Timing- und Sequenzinformationen, die in den Feldern CSI und Sequenzanzahl übertragen werden.
Parität	Bietet zusätzlichen Schutz vor Bitfehlern im AAL1-Header. Deckt die ersten sieben Bit des Headers ab, der CSI, Sequenzanzahl und CRC-3.

Pointer-Byte verstehen

Strukturiertes AAL1 verwendet Datenblöcke fester Länge. Jeder Block besteht aus einer bestimmten Anzahl von Oktetten zur Unterstützung mehrerer benutzerseitiger Sprachkanäle innerhalb eines Virtual Circuits (VC). Im strukturierten Dienst ist ein Payload-Zeiger erforderlich, da der AAL1-Block größer als ein Oktett ist.

Das tatsächliche Layout der Nx64-Kbit/s-Daten in den Blöcken hängt vom Signalisierungstyp ab.

- Common Channel Signaling (Gemeinsame Kanalsignalisierung) - Die Codierung von Nx64 ohne Signalisierung umfasst die Erfassung eines Oktetts aus jedem Timeslot und deren Gruppierung in Folge.
- Channel Associated Signaling (Kanalverknüpfte Signalisierung): Jeder AAL1-Block ist in zwei Abschnitte unterteilt. Das erste trägt die Nx64-Kbit/s-Nutzlast, das zweite die Signalisierungsbits. Der Nutzlastteil der Struktur ist ein Multiframe in der Länge, Nx24-Oktette für DS-1 und Nx16-Oktette für E1.

Die Verwendung sowohl des strukturierten Modus mit dem Zeigerbyte als auch der kanalbezogenen Signalisierung wirkt sich auf die Formel für die CES-Zellen pro Sekunde aus. Dies wirkt sich daher auf die Anzahl der Zellen aus, die benötigt werden, um einen bestimmten Kbit/s-Datenverkehr über die ATM-PVC zu senden.

Hinweis: Im unstrukturierten Modus ist die Zuordnungsfunktion für jedes Bit zwischen der AAL1-Schicht und dem T1- oder E1-CBR-Port zuständig.

Partielle Fill verstehen

Ein digitalisiertes Sprachbeispiel besteht normalerweise aus einem Byte, obwohl viele Sprachcodecs weniger Bandbreite benötigen. Weitere Informationen finden Sie unter

[Bandbreitennutzung pro Anruf](#) unter [Voice-over-IP](#). Die Erfassung von genügend Byte, z. B. Sprachbeispiele, um eine ATM-Zelle zu füllen, führt zu einer Verzögerung der Zellnutzlastassembly am Übertragungsende. Die CES-Empfehlung des ATM-Forums ermöglicht der Quell-ATM-Schnittstelle, die als CES-Interworking-Funktion (IWF) bezeichnet wird, nur teilweise gefüllte Zellen zu übertragen und Dummy-Oktette in den nicht verwendeten Bytepositionen zu verwenden, um diese Verzögerung zu verringern.

Geben Sie den Befehl **ces Circuit {id} Timeslots {slot ids} partial-fill {bytes}** ein, um die Anzahl der Bytes in jeder teilweise gefüllten Zelle festzulegen. Beachten Sie, dass die Verzögerung durch Teilfüllung auf Kosten einer höheren Zellenrate reduziert wird, wie in den Beispielszenarien im nächsten Abschnitt gezeigt.

[Szenarien für die Änderung der Zellenrate](#)

Nachdem Sie die in diesem Dokument erläuterten Konzepte verstanden haben, zeigt dieser Abschnitt, wie sich Teilfüllung und CAS auf die Zellrate im Verhältnis zur Bitrate auf der Grundlage der Anzahl der T1-Timeslots auswirken. Wenn Sie die Beispielszenarien durchlesen, sollten Sie folgende Punkte berücksichtigen:

- Die Zellraten werden durch die Aufteilung der erforderlichen Benutzerquartett-Rate durch die Anzahl der pro Zelle übertragenen Benutzeroktette abgeleitet. Anders ausgedrückt: Die Zellenrate wird im Allgemeinen mit einer Formel berechnet, die 47 Byte pro Zelle und nicht die vollen 53 Byte verwendet.
- AAL1 entfernt ein weiteres Byte vom 48-Byte-Nutzlastanteil für einen AAL1-Header. Das Header-Format finden Sie in der ITU-T-Empfehlung I.363.1.
- Während eines Zyklus von jeweils acht aufeinander folgenden Zellen führt strukturierte CES ein weiteres Byte für den AAL1-Strukturzeiger ein, wenn die Blockgröße größer als ein Oktett ist, wodurch pro Zelle 46 Payload-Byte verbleiben.
- Teilfüllungen bedeuten, dass die CES IWF nicht auf die volle Anzahl von Sprachmustern mit einem Oktett wartet, sondern nur teilweise gefüllte Zellen sendet, um die Übertragungsverzögerung zu reduzieren.

Hinweis: Alle in den Beispielszenarien beschriebenen Formeln stammen direkt aus der [CES v2-Empfehlung](#), die Sie kostenlos von der ATM Forum-Website herunterladen können.

In diesen Beispielszenarien wird ein LightStream 1010 ATM-Switch mit einem T1 CES-Port-Adaptermodul (PAM) mit vier Ports und der Cisco IOS®-Softwareversion 12.0(16) verwendet. In diesen Formeln steht PCR für Spitzenzellrate und CLP für Zellverlustpriorität.

[Beispiel 1: Standardkonfiguration mit unstrukturiertem CES](#)

T1-Formeln:

- $PCR (CLP=0+1) = 1.544 \text{ Kbit/s Benutzerdaten} = 4.107 \text{ Zellen pro Sekunde}$
- $4107 \text{ Zellen pro Sekunde} > (1,544 \times 106 \text{ Bit pro Sekunde} + 130 \text{ ppm}) / (47 \text{ AAL1-Oktette/Zelle} \times 8 \text{ Bit/Oktett})$

E1-Formeln:

- $PCR (CLP=0+1) = 2048 \text{ kbit/s Benutzerdaten} = 5447 \text{ Zellen pro Sekunde}$
- $5447 \text{ Zellen pro Sekunde} > (2,048 \times 106 \text{ Bit pro Sekunde} + 50 \text{ ppm}) / (47 \text{ AAL1-Oktette/Zelle}$

x 8 Bit/Oktett)

Dieses Beispiel zeigt, dass der CES-PAM tatsächlich die obige Formel und eine Zellen pro Sekunde-Rate von 4107 für das vollständige T1 verwendet.

```
ls1010-2#show ces circuit interface cbr 3/0/3 0
Circuit: Name example1, Circuit-state ADMIN_UP / oper-state UP Interface
CBR3/0/3, Circuit_id 0, Port-Type T1, Port-State UP
Port Clocking network-derived, aall Clocking Method CESIWF_AAL1_CLOCK_SYNC
Channel in use on this port: 1-24
Channels used by this circuit: 1-24
Cell-Rate: 4107, Bit-Rate 1544000
cas OFF, cell_header 0xC100 (vci = 3088)
Configured CDV 2000 usecs, Measured CDV unavailable
De-jitter: UnderFlow 240436, OverFlow 0
ErrTolerance 8, idleCircuitdetect OFF, onHookIdleCode 0x0
state: VcAlarm, maxQueueDepth 823, startDequeueDepth 435
Partial Fill: 47, Structured Data Transfer 0
HardPVC
src: CBR3/0/3 vpi 0, vci 3088
Dst: ATM2/0/0 vpi 0, vci 100
interface CBR3/0/3
  no ip address
  no ip directed-broadcast
  ces circuit 0 circuit-name example1
  ces pvc 0 interface ATM2/0/0 vpi 0 vci 100
```

Hinweis: Obwohl der unstrukturierte Modus explizit konfiguriert ist, wird der **strukturierte** Befehl **ces aal1-Service** nicht in der aktuellen Konfiguration angezeigt, da dieser Modus der Standardmodus ist.

Beispiel 2: Strukturierte CES ohne Teilfüllung oder CAS

Formel:

- $(8000 \times N) / 46,875$

N ist die Anzahl der 64-Kbit/s-Timeslots.

In diesem Beispiel wird eine strukturierte CES-Leitung mit 10 Nx64-Kbit/s-Timeslots konfiguriert. Überprüfen Sie die berechnete Zellenrate: $8000 \times 10 / 46,875 = 1707$, die der Switch weiter runden bis zu 1708.

```
ls1010-2(config-if)#ces aal1 service structured
Changing to Structured deletes Unstructured circuit 0 proceed? [confirm]
ls1010-2(config-if)#ces circuit 1 timeslots 1-5,11-15 circuit-name example2
ls1010-2#show ces circuit interface cbr 3/0/3 1
Circuit: Name example2, Circuit-state ADMIN_UP / oper-state DOWN Interface
CBR3/0/3, Circuit_id 1, Port-Type T1, Port-State UP
Port Clocking network-derived, aall Clocking Method CESIWF_AAL1_CLOCK_SYNC
Channel in use on this port: 1-5,11-15
Channels used by this circuit: 1-5,11-15
Cell-Rate: 1708, Bit-Rate 640000
cas OFF, cell_header 0xC100 (vci = 3088)
Configured CDV 2000 usecs, Measured CDV unavailable
De-jitter: UnderFlow unavailable, OverFlow unavailable
ErrTolerance 8, idleCircuitdetect OFF, onHookIdleCode 0x0
state: VcInactive, maxQueueDepth 0, startDequeueDepth 0
Partial Fill: 47, Structured Data Transfer 10
```

```
Passive SoftVC
Src: atm addr 47.0091.8100.0000.0060.3e5a.8f01.4000.0c81.803c.10 vpi 0, vci 3088
Dst: atm addr default
```

Beispiel 3: Strukturierte CES mit Teilfüllung

Formel:

- $(8000 \times N) / K$

K ist die Anzahl der Octets, die pro Zelle gefüllt werden, d. h. der partielle Zellwert.

Wenn Sie den Schaltkreis wie [Beispiel Zwei](#) beibehalten und den partiellen Füllwert einfach auf 20 ändern, beachten Sie, dass die Bitrate gleich bleibt und die Zellrate von 1708 auf 4002 erheblich zunimmt. Der Grund dafür ist, dass Teilfüllung bedeutet, dass die CES-Hardware eine Zelle erstellt, wenn sie nur 20 Byte Nutzlast ansammelt (in der Regel Sprachmuster) statt 47 Byte.

```
ls1010-2(config-if)#ces circuit 1 timeslots 1-5,11-15 partial-fill ?
<20-47> Number of octets in each AAL1 Cell
ls1010-2(config-if)#ces circuit 1 timeslots 1-5,11-15 partial-fill 20
ls1010-2#show ces circuit interface cbr 3/0/3 1
Circuit: Name example2, Circuit-state ADMIN_UP / oper-state DOWN Interface
CBR3/0/3, Circuit_id 1, Port-Type T1, Port-State UP
Port Clocking network-derived, aall Clocking Method CESIWF_AAL1_CLOCK_SYNC
Channel in use on this port: 1-5,11-15
Channels used by this circuit: 1-5,11-15
Cell-Rate: 4002, Bit-Rate 640000
cas OFF, cell_header 0xC100 (vci = 3088)
Configured CDV 2000 usecs, Measured CDV unavailable
De-jitter: UnderFlow unavailable, OverFlow unavaliabile
ErrTolerance 8, idleCircuitdetect OFF, onHookIdleCode 0x0
state: VcInactive, maxQueueDepth 0, startDequeueDepth 0
Partial Fill: 20, Structured Data Transfer 10
Passive SoftVC
Src: atm addr 47.0091.8100.0000.0060.3e5a.8f01.4000.0c81.803c.10 vpi 0, vci 3088
Dst: atm addr default
```

Beispiel 4: Strukturierte CES mit Teilfüllung und CAS

Die Formel für strukturierte CES mit partieller Zellenfüllung, N = geradeaus, K = die Anzahl der gefüllten AAL1-Benutzeroktette lautet:

- $8000 \times [Nx49/48] / K$

Siehe Abschnitt 5.1 der [CES v2-Empfehlung](#) für andere Formeln, die auch E1- und J2-Framing-Sitzungen enthalten.

Hinweis: Bevor Sie CAS aktivieren, geben Sie den Befehl **ces dsx1 signaling mode robbedbit** ein, um die so genannte robbed-bit-Signalisierung für die Übertragung der ABCD-Signalisierungsbits zu aktivieren.

```
ls1010-2(config-if)#ces circuit 1 cas
CAS requires: dsx1 signalmode robbedbit on CBR3/0/3
ls1010-2(config-if)#ces dsx1 signalmode robbedbit
ls1010-2#show ces circuit interface cbr 3/0/3 1
Circuit: Name example2, Circuit-state ADMIN_UP / oper-state DOWN Interface
CBR3/0/3, Circuit_id 1, Port-Type T1, Port-State UP
Port Clocking network-derived, aall Clocking Method CESIWF_AAL1_CLOCK_SYNC
```

Channel in use on this port: 1-5,11-15
Channels used by this circuit: 1-5,11-15
Cell-Rate: 4096, Bit-Rate 640000
cas ON, cell_header 0xC100 (vci = 3088)
Configured CDV 2000 usecs, Measured CDV unavailable
De-jitter: UnderFlow unavailable, OverFlow unavaliabile
ErrTolerance 8, idleCircuitdetect OFF, onHookIdleCode 0x0
state: VcInactive, maxQueueDepth 0, startDequeueDepth 0
Partial Fill: 20, Structured Data Transfer 245
Passive SoftVC
Src: atm addr 47.0091.8100.0000.0060.3e5a.8f01.4000.0c81.803c.10 vpi 0, vci 3088
Dst: atm addr default

[Zugehörige Informationen](#)

- [Support-Seiten für ATM-Technologie](#)
- [Technischer Support und Dokumentation - Cisco Systems](#)