

目次

[概要](#)

[前提条件](#)

[要件](#)

[使用するコンポーネント](#)

[表記法](#)

[基本的な主要操作](#)

[パスの決定](#)

[Cisco Express Forwarding](#)

[ラインカードアーキテクチャ](#)

[コアラインカード](#)

[エッジラインカード](#)

[チャネライズドエッジラインカード](#)

[非同期転送モード \(ATM\) ラインカード](#)

[イーサネットラインカード](#)

[Dynamic Packet Transport \(DPT\) ラインカード](#)

[販売 \(EOS\) ラインカードの端](#)

[ラインカードインストール](#)

[関連情報](#)

概要

この文書では、Cisco 12000 シリーズ インターネット ルータのラインカード設計の概要を説明します。

前提条件

要件

このドキュメントに関する固有の要件はありません。

使用するコンポーネント

このドキュメントの情報は、次のハードウェアに基づいています。

- Cisco 12000 シリーズ インターネット ルータ

このドキュメントの情報は、特定のラボ環境にあるデバイスに基づいて作成されたものです。このドキュメントで使用するすべてのデバイスは、クリアな (デフォルト) 設定で作業を開始しています。ネットワークが稼働中の場合は、コマンドが及ぼす潜在的な影響を十分に理解しておく必要があります。

表記法

ドキュメント表記の詳細は、『[シスコテクニカルティップスの表記法](#)』を参照してください。

基本的な主要操作

すべてのラインカード (LC) が Cisco IOS[®] ソフトウェア イメージのコピーを撮る、およびすべての切り替えは LC でされますこと Cisco 12000 シリーズ インターネット ルータに分散アーキテクチャが実際にあります。Cisco Express Forwarding スイッチングは唯一のスイッチングパスです。7500 シリーズなどの他のプラットフォームで提供されているファースト スイッチングや最適スイッチングなどの他のパスは存在しません。異なるプラットフォームで利用可能な非分散スイッチングパスの外観に関しては[ネットワークに最適なルータ スイッチング パスの選択方法を参照して下さい](#)。

パケット転送 機能は各ラインカードによって実行された。Gigabit Route Processor (GRP) によって計算されるフォワーディングテーブルのコピーはシステムの各ラインカードに配られます。各ラインカードはフォワーディングテーブルのローカル コピーで受け取った各データグラムのための宛先アドレスの独立した ルックアップを行いデータグラムは宛先ラインカードにクロスバースイッチファブリックを渡って切り替えられます。LC の基本的な機能は IP/Multiprotocol ラベル スイッチング (MPLS) フォワーディング、ping 応答およびパケットフラグメンテーションです。

ラインカードでは次の処理が行われます。

- [First In, First Out \(FIFO; 先入れ先だし \)](#) や [Modified Deficit Round Robin \(MDRR; 欠陥修正ラウンドロビン \)](#) などのキューイング
- 輻輳制御 - [Weighted Random Early Detection \(WRED; 重み付けランダム早期検出 \)](#)
- [アクセス リスト \(ACL \)](#) や [Committed Access Rate \(CAR; 専用アクセスレート \)](#) などの他の機能
- [NetFlow](#) や Cisco Express Forwarding のアカウンティングなどの統計情報

ラインカード アーキテクチャと更に行く前に、特定の Cisco 12000 オペレーションを理解することは重要です。動作は次のカテゴリに分類できます。

- パスの決定
- Cisco Express Forwarding
- 輻輳管理などの Quality of Service (QoS)

パスの決定

Cisco 12000 のパス決定処理には次のアクティビティが含まれます。

- Enhanced Interior Gateway Routing Protocol (EIGRP) 、 Intermediate System-to-Intermediate System (IS-IS) 、 Open Shortest Path First (OSPF) などの内部ルーティング プロトコルの処理
- Border Gateway Protocol (BGP) などの外部ゲートウェイ プロトコルの処理
- ルーティング更新に発行し、応答
- ルーティング テーブルの作成および管理
- 再帰ルートの解決
- 転送テーブルへのアップデートの送信

12000 が IP データグラムを転送できる前に GRP はローカルルーティングプロトコルを作成する必要があります。このルーティング テーブルには、着信 IP パケットのネクストホップ情報が含

まれています。

GRP では、Enhanced Interior Gateway Routing Protocol (EIGRP)、Intermediate System-to-Intermediate System (IS-IS)、Open Shortest Path First (OSPF)、Border Gateway Protocol (BGP) などの内部ルーティング プロトコルが処理されて、ルーティング テーブルの作成と保守が行われます。

このテーブルには、IP パケットの転送に必要なすべてのルートのエントリとメトリック (パス長など) が含まれています。さらに、GRP はサポートが BGP のような内部プロトコルおよび外部ゲートウェイ プロトコル両方に提供されるとき発生する再帰ルートすべてを計算します。GRP とラインカードでは、distributed Cisco Express Forwarding (dCEF) という新しい分散型のスイッチング方式が使用されます。この分散型スイッチング方式を使用して、事前計算された再帰ルート情報を含むパケット転送が各ラインカードに対して送信されます。

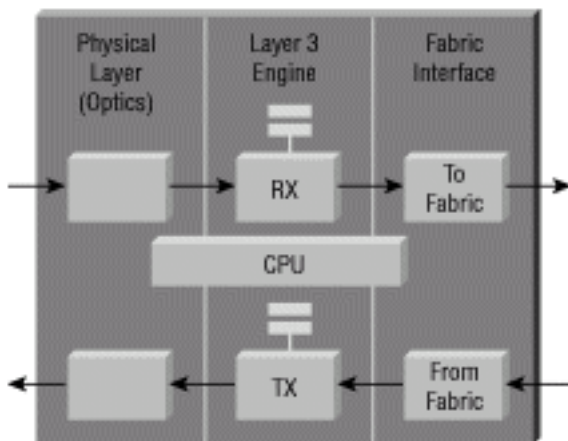
Cisco Express Forwarding

Cisco Express Forwarding の詳細については、『[Cisco 12000 シリーズ インターネット ルータ : Cisco Express Forwarding について](#)』を参照してください。

ラインカード アーキテクチャ

ラインカードには、エンジン タイプに基いてさまざまなアーキテクチャがあります。次の図は、すべての LC に共通な一般的なダイアグラムを示しています。

ラインカード ダイアグラム



各 LC は 3 つの主要なセクションに分けることができます:

- 物理層インターフェイスモジュール (PLIM) -これは物理接続 (依存したメディアを終えるハードウェアモジュールです; 従って、非同期転送モード (ATM)、Packet-over-SONET (POS) およびファーストイーサネット)
- L3 スwitching エンジン-このフォワーディングエンジンは宛先 LC にスイッチングファブリックによる伝達の実際にパケットを準備をします。それは L3 ルックアップ、書き直し、バッファリング、輻輳制御およびすべての L3 を、QoS 機能処理します。パケット転送エンジンの 5 つの型はあります、即ち、この書き込み現在のエンジン 0、1、2 つおよび 4.
- ラインカードは下記の表に説明があるパケット転送エンジン型によって分類されます。
- ファブリックインターフェイス- Fabric Interface ASIC (FIA) は宛先 LC にスイッチングファブリックによる伝達のパケットを準備をします。それはファブリックアクセス許可要求、

ファブリックキューイング、毎スロット マルチキャスト複製、等処理します。

Cisco 12000 シリーズでは、コア、エッジ、チャネライズド エッジ、Asynchronous Transfer Mode (ATM; 非同期転送モード)、イーサネット、Dynamic Packet Transport (DPT; ダイナミック パケット トランスポート)、さらに、販売が終了したラインカードを含む豊富なラインカード群が使用できます。これらのラインカードでは、Cisco 12000 シリーズの分散システム アーキテクチャを利用した、ハイ パフォーマンス処理、優先パケット配送とサービスの保証、および透過的な Online Insertion and Removal (OIR; ホットスワップ) が実現されています。次の表に、2001 年 12 月現在でリリースされているラインカードとそれに対応するエンジン タイプを示します。

コア ラインカード

ラインカード名	確認します。	サポートされるシャーシ	IOS リリース	リソース
1-Port OC-48 POS ISE 1 ポート OC-48c/STM-16c POS/SDH ISE ラインカード	エンジン 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(21)S 12.0(21)ST	データシート
1-Port OC-48 POS 1 ポート OC-48c/STM-16c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
4-Port OC-48 POS 4 ポート OC-48c/STM-16c POS/SDH ラインカード	エンジン 4	10G シャーシのみ	12.0(15)S 12.0(17)ST	データシート
1-Port OC-192 POS 1 ポート OC-192c/STM-64c POS/SDH ラインカード	エンジン 4	10G シャーシのみ	12.0(15)S 12.0(17)ST	データシート

エッジラインカード

ラインカード名	確認します。	サポートされるシャーシ	IOS リリース	リソース
6-Port DS3 6ポート DS3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
12-Port DS3 12ポート DS3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
6-Port E3 6ポート E3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシート (PDF バージョン)
12-Port E3 12ポート E3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシート (PDF バージョン)
4-Port OC-3 POS 4ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(05)S 12.0(11)ST	
8-Port OC-3 POS 8ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
16-Port OC-3 POS 16ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート

16-Port OC-3 POS ISE 16 ポート OC- 3c/STM- 1c POS/SDH ISE	エンジ ン 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(2 1)S 12.0(2 1)ST	データ シート
1-Port OC-12 POS 1 ポ ート OC- 12c/STM- 4c POS/SDH ラインカ ード	エンジ ン 0	10G シャーシ 2.5G シャーシ	12.0(1 0)S 12.0(1 1)ST	データ シート
4-Port OC-12 POS 4 ポ ート OC- 12c/STM- 4c POS/SDH ラインカ ード	エンジ ン 2	10G シャーシ 2.5G シャーシ	12.0(1 0)S 12.0(1 1)ST	データ シート
4-Port OC-12 POS ISE 4 ポート OC- 12c/STM- 4c POS/SDH ISE ライ ンカード	エンジ ン 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(2 1)S 12.0(2 1)ST	データ シート
1-Port OC-48 POS ISE 1 ポート OC- 48c/STM - 16c POS/SDH ISE ライ ンカード	エンジ ン 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(2 1)S 12.0(2 1)ST	データ シート

[チャネライズド エッジ ラインカード](#)

ラインカード名	確認 します。	サポート されるシ ャーシ	IOS リ リ ー ス	リソ ー ス
2-Port CHOC-3, DS1/E1 2ポート チャネライズド OC-3/STM- 1 (DS1/E1) ラインカー ド	エン ジン 0	10G シャ ーシ 2.5G シャーシ	12.0 (17) S 12.0 (17) ST	デー タシ ート
1-Port CHOC-12, DS3 1 ポート チャネライズド OC-12 (DS3) ラインカ ード	エン ジン 0	10G シャ ーシ 2.5G シャーシ	12.0 (05) S 12.0 (11) ST	デー タシ ート
1-Port CHOC-12, OC-3 1 ポート チャネライズド OC-12/STM-4 (OC- 3/STM-1) ラインカード	エン ジン 0	10G シャ ーシ 2.5G シャーシ	12.0 (05) S 12.0 (11) ST	デー タシ ート
4-Port CHOC-12 ISE 4 ポート チャネライズド OC-12/STM- 4 (DS3/E3、OC- 3c/STM-1c) POS/SDH ISE	エン ジン 3 (IS E)	10G シャ ーシ 2.5G シャーシ	12.0 (21) S 12.0 (21) ST	デー タシ ート
1-Port CHOC-48 ISE 1 ポート チャネライズド OC-48/STM-16 (DS3/E3、OC-3c/STM- 1c、OC-12c/STM- 4c) POS/SDH ISE ライ ンカード	エン ジン 3 (IS E)	10G シャ ーシ 2.5G シャーシ	12.0 (21) S 12.0 (21) ST	デー タシ ート
6-Port Ch T3 6ポート チ ャネライズド T3 (T1) ラインカード	エン ジン 0	10G シャ ーシ 2.5G シャーシ	12.0 (14) S 12.0 (14) ST	

非同期転送モード (ATM) ラインカード

ラインカ ード名	確認し ます。	サポートされる シャーシ	IOS リ リース	リソー ス
4-Port OC-3	エンジ ン 0	10G シャーシ 2.5G シャーシ	12.0(5) S	デー タ シート

ATM 4 ポート OC-3c/STM-1c ATM			12.0(11)ST	
1-Port OC-12 ATM 1 ポート OC-12c/STM-4c ATM	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(7)S 12.0(11)ST	データシート
4-Port OC-12 ATM 4 ポート OC-12c/STM-4c ATM ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(13)S 12.0(14)ST	データシート

[イーサネットラインカード](#)

ラインカード名	確認します。	サポートされるシャーシ	IOS リリース	リソース
8-Port FE w/ ECC 8 ポート ファーストイーサネットラインカード	エンジン 1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(16)ST	データシート
1-Port GE w/ ECC 1 ポート ギガビットイーサネットラインカード	エンジン 1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(16)ST	データシート
3-Port GE 3 ポート ギガビットイーサネットラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(11)S 12.0(16)ST	データシート
10-Port GE 10 ポート ギガビットイーサネット	エンジン 4 w/RX/TX+ /density	10G シャーシ 2.5G シャーシ	12.0(22)S 12.0(22)ST	データシート

Dynamic Packet Transport (DPT) ラインカード

ラインカード名	確認します。	サポートされるシャーシ	IOS リリース	リソース
2-Port OC-12 DPT 2ポート OC-12c/STM-4c DPT	エンジン 1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート通知
1-Port OC-48 DPT 1ポート OC-48c/STM-16c DPT	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシート通知

販売 (EOS) ラインカードの端

次のカードは現在販売されていません。 参考情報として掲載します。

ラインカード名	確認します。	サポートされるシャーシ	IOS リリース
1-Port OC-192c/ STM-64c イネープラカード 1ポート OC-192c/STM-64c POS/イネープラカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST

入手可能なデータシートは、『[製品資料](#)』ページですべて入手できます。

注エンジン 3 ラインカードは行比率でエッジ機能を行うことができます。レイヤ 3 エンジンがより高速になるほど、より多くのパケットをハードウェアで交換できます。

ラインカード間の違いは、Physical Layer Interface Module (PLIM; 物理層インターフェイスモジュール) とレイヤ 3 転送エンジンだけです。ラインカードは同じ L3 フォワーディングエンジン内のだけ PLIM によって変わります。PLIM にはメディア依存のコンポーネント (たとえば、Asynchronous Transfer Mode (ATM; 非同期転送モード) の PLIM には Segmentation And Reassembly (SAR)、GigE PLIM には Media Access Control Application-Specific Integrated Circuit (MAC ASIC; メディアアクセス制御 ASIC)) が搭載されていますが、パケットパスのセオリーは、どの PLIM でも非常によく似ています。この文書では Packet Over SONET (POS; パケットオーバーソネット) PLIM を中心に説明されていますが、適用できる場合は有用な差異についても記されています。

ラインカードのレイヤ3 エンジンタイプを判別するために、Cisco IOS ソフトウェアリリース 12.0(9)S は "L3 エンジン" 後で説明されるように `show diag` コマンドの出力へのタイプ、追加し

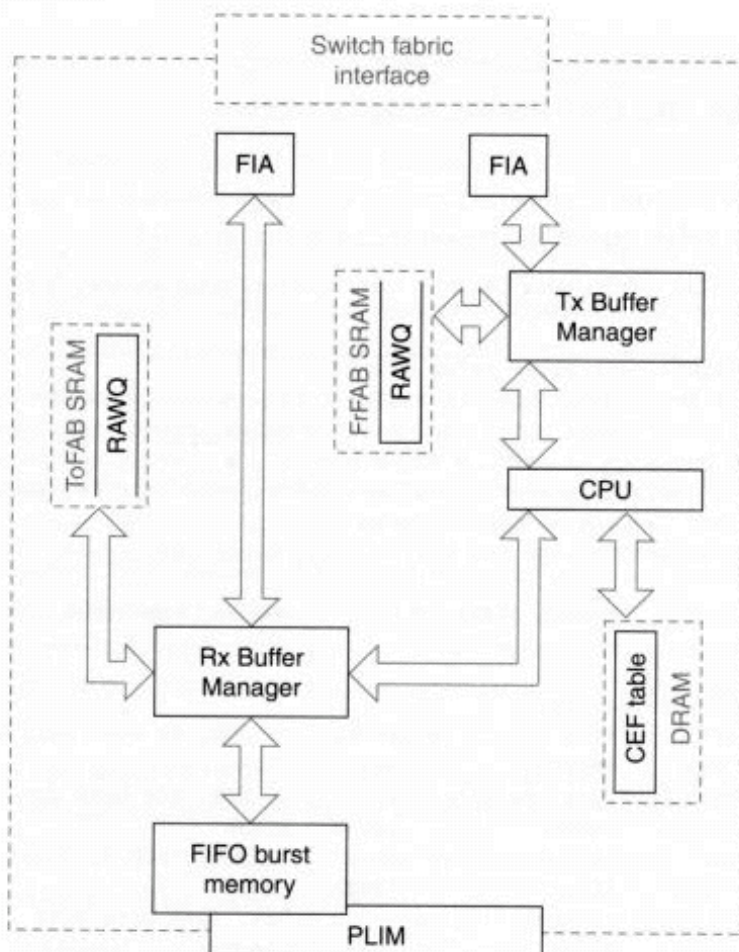
ました:

同じ結果から役に立つ情報だけを表示するには、次のショートカット コマンドを使用できます。

```
Router#show diag | i (SLOT | Engine) ... SLOT 1 (RP/LC 1 ): 1 port ATM Over SONET OC12c/STM-4c  
Multi Mode L3 Engine: 0 - OC12 (622 Mbps) SLOT 3 (RP/LC 3 ): 3 Port Gigabit Ethernet L3  
Engine: 2 - Backbone OC48 (2.5 Gbps) ...
```

Cisco は今 L3 エンジンの 5 つの型を提供します:

- **エンジン 0 - OC12/BMA:** IP/MPLS ルックアップが R5K CPU でソフトウェア処理されます。このエンジンでは、従来の Buffer Management ASIC (BMA; バッファ管理 ASIC) を使用しています。BMA では、パケット バッファの管理およびスイッチ ファブリックを経由して転送されるパケットのセグメント化と再構成が行われます。着信側の BMA には、PLIM からパケットを受信して、パケットを固定サイズのセルにセグメント化し、スイッチ ファブリック経由で転送されるように Fabric Interface ASIC (FIA; ファブリック インターフェイス ASIC) に渡す役割があります。発信側の BMA は、スイッチ ファブリックから到着したセルを FIA の支援を得てパケットに再構成し、装置から送信されるように PLIM にパケットを渡します。このラインカードの機能のほとんどはソフトウェアで設定されます。
- **エンジン 1 - Salsa/BMA48 (TTM48):** この 2 番目のエンジンはさらに改良されています。最初に、新しい ASIC はハードウェアで IP ルックアップを行うために開発されました。この新しい ASIC は Salsa と呼ばれています。このエンジンでは、Media Access Control (MAC; メディア アクセス制御) の書き換えだけがソフトウェアで処理されます。また、帯域幅をさらに拡張するために BMA もアップグレードされました。それは今 BMA48 と呼ばれます。このエンジンでは MDRR または WRED はサポートされません。エンジン 0 およびエンジン 1 フォワーディングエンジンは下記のように図で主要部分によって示されています: **エンジン 0 およびエンジン 1 のパケット 転送 エンジン**

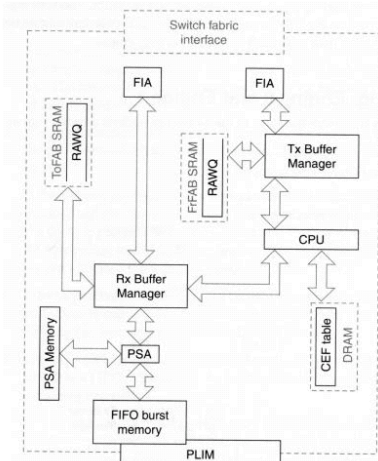


- エンジン 2 - PSA/TBM/RBM (Perf48)** : 新しい ASIC はこれらの LC に現在 IP/MPLS ルックアップが行われる方法を改善するためにです。 Packet Switching ASIC (PSA; パケット交換 ASIC) では、タグと IP パケットに対するハードウェアによるルックアップと書き換えが実行されます。このため、PSA は FIB テーブルの蒸溜されたローカル コピーを使用します (**IP psa a.b.c.d**) を示して下さい。 エンジン 2 LC のすべてのパケット交換は PSA によってハードウェアでされます。パケット転送判定のために LC の CPU に割り込みが発生するのは、PSA でサポートされていないラインカードに機能が設定されている場合だけです。この PSA テーブルは、エンジン 2 LC だけに搭載されている外部メモリに保存されます。

Router#exec slot 11 show controller psa mem ===== Line Card (Slot 11) =====PLU SDRAM:

Size 0x4000000, Banks 4TLU SDRAM: Size 0x4000000, Banks 4PSA SSRAM: Size 0x100000

パケットメモリはデフォルトで 256 MB に増やされており、512 MB まで拡張可能です。また、Rx と Tx 用の新しいバッファ管理 ASIC (それぞれ RBM と TBM と呼ばれる) も搭載されています。これらの ASIC は、この LC の Class of Service (CoS; サービスクラス) 機能をハードウェアベースでサポートするためのキーとなります。WRED と MDRR はハードウェアで処理されます。CAR は利用できません、しかし Per-Interface Rate Control (PIRC) として知られている CAR のサブセットは代わりに設定することができます。Cisco IOS software release 12.0(14)S 現在で、サンプル NetFlow はエンジン 2 Packet-over-SONET (POS) ラインカードでサポートされます。Sampled NetFlow 機能を使用すれば、ルータに転送される「x」個の IP パケットごとに 1 個のパケットをサンプリングできます。この際にユーザが「x」に指定できるのは最小値から最大値までの範囲の値です。サンプリングパケットは、ルータの NetFlow フロー キャッシュで処理されます。このサンプリングパケットにより、大多数のパケットに対して NetFlow 用の追加処理が不要となるので、スイッチング処理がより高速に行えるようになり、NetFlow パケットの処理に要する CPU 使用率を大幅に低減できます。詳細については、『[Sampled NetFlow について](#)』を参照してください。Cisco IOS software release 12.0(16)S 現在で、サンプル NetFlow は 3 ポート ギガビット イーサネット ラインカードでサポートされます。Cisco IOS ソフトウェア リリース 12.0(18)S 現在で、PSA のサンプル NetFlow および 128 アクセス コントロール リスト (ACL) はエンジン 2 Packet-over-SONET (POS) ラインカードで今同時に設定することができます。すべては LC のローカル CPU に行かなければならないいくつかの機能を除いて PSA によって、切り替えられます: それらが PSA 制限に合わなければ CAR の出力、追加されるアクセス リストが付いているパケット、オプション/非中継トラフィック、マルチキャストパケット、IPv6 パケット、等。CAR の出力は Cisco IOS software release 12.0(16)S 現在で Distributed Traffic Shaping (DTS) と取替えられました。[Cisco 12000 シリーズ インターネット ルータでラインカードのために Distributed Traffic Shaping](#) を参照して下さい。エンジン 2 カードでは、ACL のサポートがハードウェア処理に変更されています。それらを設定したいと思わない場合設定を行を **access-list** ハードな **psa** 追加する必要があります。エンジン 2 フォワーディングエンジン および主要部分のダイアグラムは下記にあります:**エンジン 2 パケット 転送 エンジン**



- **エンジン 3 -エッジ エンジン:** このエンジンは、まったく新しいアーキテクチャのレイヤ 3 エンジンです。それにまた OC48 帯域幅がありますが、あらゆる QoS および ACL 機能とのフォワーディング速度を改善するためにいくつかの新しい ASIC を統合。エンジン 3 ラインカードは行比率でエッジ機能を行うことができます。
- **エンジン 4 -バックボーン OC192:** 12008 および 12012 シリーズのルータでは、これらの最新の LC はサポートされていません。OC192 の回線速度がサポートされています。
- **エンジン 4+ -エンジン 4 と同じように、**但し例外としては行比率でもっとたくさんの機能をサポートします。

[ラインカード インストール](#)

LC のインストールおよび設定に関するリンクおよび別のシャーシのための LC サポートは下記にあります:

- [Cisco 12000 ラインカードインストールおよび設定に関する注記](#)

ラインカードのメモリの種類に関する詳細については、[メモリがラインカードで示すことを参照](#)して下さい。

[関連情報](#)

- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : シャーシ](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ - スイッチ ファブリック](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : ルート プロセッサ](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : メモリの詳細](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : メンテナンス バス、電源とブローア、およびアラームカード](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : ソフトウェアの概要](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ - パケット交換](#)
- [Cisco Express Forwarding \(CEF \) について](#)
- [テクニカルサポートとドキュメント - Cisco Systems](#)