

目次

- [概要](#)
- [前提条件](#)
- [要件](#)
- [使用するコンポーネント](#)
- [表記法](#)
- [背景説明](#)
- [タイミング アーキテクチャ](#)
- [タイミング ディストリビューション](#)
- [タイミング回路](#)
- [参照修飾および失敗](#)
- [フェーズによってロックされるループ](#)
- [カードは同期 サポートを水平にします](#)
- [光カード](#)
- [DS1/DS3 カード](#)
- [DS3XM カード](#)
- [タイミング モード](#)
- [外部タイミング](#)
- [ラインタイミング](#)
- [混合されたタイミング](#)
- [クロック モード](#)
- [通常モード](#)
- [Fast-Start モード](#)
- [ホールドオーバーモード](#)
- [自由継続モード](#)
- [同期を計画するガイドライン](#)
- [よいの機能 設計を時間を計ります](#)
- [関連情報](#)

概要

このドキュメントでは、Cisco ONS 15454 のタイミングと同期を計画する際のガイドラインを示します。

前提条件

要件

次の項目に関する知識があることが推奨されます。

- Cisco ONS 15454

使用するコンポーネント

このドキュメントの情報は、次のソフトウェアとハードウェアのバージョンに基づくものです。

- Cisco ONS 15454

このドキュメントの情報は、特定のラボ環境にあるデバイスに基づいて作成されたものです。このドキュメントで使用するすべてのデバイスは、クリアな（デフォルト）設定で作業を開始しています。ネットワークが稼働中の場合は、コマンドが及ぼす潜在的な影響を十分に理解しておく

必要があります。

表記法

ドキュメント表記の詳細は、『[シスコテクニカルティップスの表記法](#)』を参照してください。

背景説明

製品は含んでいます:

- 米国規格協会/同期光ファイバネットワーク (ANSI/SONET) プロビジョニングプラットフォーム
- 欧州電気通信標準協会/International Telecommunications Union/同期デジタルハイアラキ (ETSI/ITU/SDH) プロビジョニングプラットフォーム
- 転送するプラットフォーム、高密度波長分割多重 (DWDM)

この資料のタイミング情報は 2 つの提供プラットフォームに適用します。タイミングによる転送するプラットフォーム使用。直通タイミングでは、受け取ったか。東か。場合は送信される時間を計りますか。西か。場合および受け取ったか。西か。場合は送信される時間を計りますか。東か。場合。

タイミングアーキテクチャ

タイミング、通信およびコントロール (TCC) カードおよび Cross Connect (XC) カードは SONET/SDH 機器のための業界標準に基づいて ONS 15454 のタイミング機能を制御します。耐障害性よくあるシステムハードウェアを提供するのに冗長 TCC および XC カードを使用して下さい。

注この資料は TCC XC カードのすべてのバリエーションを示すために TCC カードのすべてのバリエーションを、および XC を総称的に示すのに総称的に使用します。

ANSI シャーシはポートで 2 ビル内統合タイミング供給源 (BITS) が含まれています。ポートは両方とも Auxiliary Interface Protection (AIP) で終わります。AIP の終了はバックプレーンが電力サージが損傷された原因でもアクティブおよびスタンバイ TCC カードが両方 BITS を監察するようにし BITS の適切な終了を確認します。ETSI プラットフォームに関しては、BITS インターフェイスは前部マウント電気接続 (FMEC) パネルにあります。

すべての同期インターフェイス (光ポート) は TCC カードが管理するシステム タイミング参照から送信タイミングを得ます。XC カードは各ポートに送信タイミングを提供します。TCC はこれらの同期機能を行います:

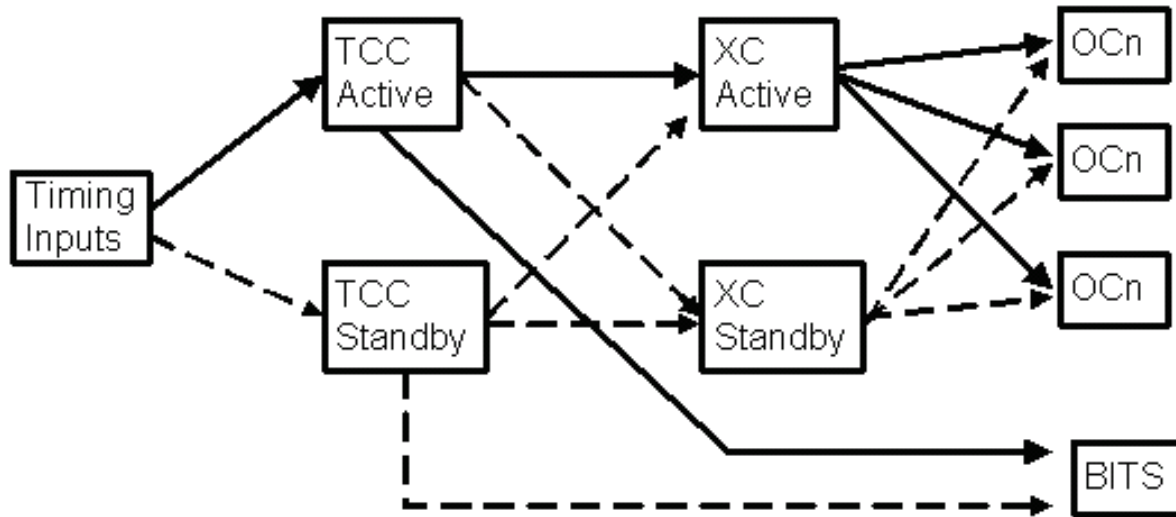
- 監視するために、参照を修飾し、選択して下さい。
- ロックするためアクティブな参照にフィルタリングし。
- システム クロックのディストリビューションを管理するため。
- 2 つの BITS 入力を終えるため。
- 2 つの BITS 出力を生成するため。
- 同期ステータス メッセージ機能 (SSM) を生成するため処理し。
- メンテナンスのための参照を切り替えるため。
- 同期 アラーム レポートを生成するため。

タイミング ディストリビューション

タイミングが ANSI システムの内でのどのように配られるか [図 1](#) 示します。SDH バージョンは類似したしかしマイナーな用語変更とです。このセクションは ANSI バージョンを一例として使用します。

注実線はアクティブなタイミング ディストリビューションを表し、破線はスタンバイ タイミング ディストリビューションを表します。

図 1 か。ONS 15454 ANSI のタイミング選択およびディストリビューション



各システムはタイミング提供に基づいて入力または参照クロックの複数のフォームを、奪取できます。利用可能なタイミング入力は BITS 1 および 2、光回線および内部発振器です。これらの入力はすべて両方の TCC カードに入れられますしかしアクティブ TCC カードからのタイミングだけ使用される。参照クロックとして 3 つまでの入力を指定するのにプロビジョニングを使用できます。各 TCC カード内のタイミング回路は独自に 3 つの参照間の 1 つのアクティブな参照およびその参照にロックを修飾し、選択します。結果として生じるクロックはシステム クロックか NE クロック呼ばれます。

注TCC カードは両方とも互いにロックしません。

各 TCC カードからシステム クロックは両方の XC カードに配られます、すべての OCn カードにクロックを入れる。アクティブ XC カードからのクロックは選択されます。

注SDH プラットフォームで、タイミングは内部 バス上のラインカードへの TCC カードから直接配られます。

他のクロックを駆逐するために、TCC カードはまた行からの BITS クロックを生成できます。

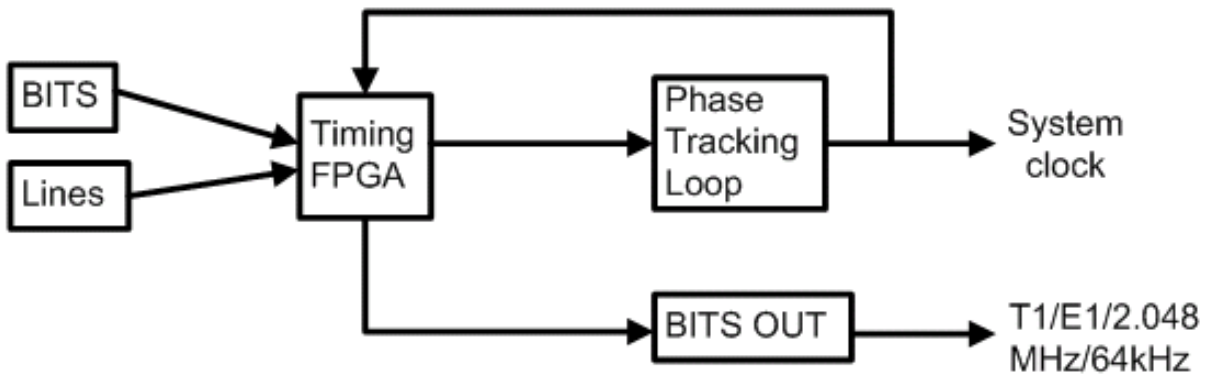
注BITS クロックはクロックの BITS から BITS タイミング ループを防ぐために直接得ることができません。

タイミング回路

TCC カードのタイミング回路はすべてのタイミング関連する関数を有しています。 [図 2](#) 高レベルフローを示します。統合を判別するために、Field Programmable Gate Array (FPGA) を時

間を計ることはタイミング入力を処理します。システムクロックは比較のために参照として使用されます。システムクロック (NE クロック) を生成する指定アクティブな参照はフェーズトラッキングループに入れられます。BITS 場合はまた外部デバイス (BITS) にタイミングを提供することを行から来る場合のために生成することができます。BITS ポートはいろいろな場合をサポートする 2 つの金属インターフェイスを提供します。

図 2 か。TCC のタイミング回路



参照修飾および失敗

アクティブな参照の選択に影響を及ぼす 2 つの方法があります:

- プロビジョニング
- 参照修飾

提供された参照クロックだけ選択過程のための候補です。1 例外は他の参照がすべて失敗するときデフォルトクロック常にの内部クロックです。ただし、提供された参照はアクティブな参照として必ずしも選択されません。どの指定参照でも資格付与プロセスを渡す必要があります。

各参照は 5 ミリ秒毎にステートの 変化のためのポーリングされます。30 秒期間に、TCC は各参照用の周波数およびふらつきを計算します。参照は周波数オフセットが \pm の内に 12.9 PPM のとき修飾されます (承認のために)。参照は周波数が有効な周波数境界 (\pm アクティブ BITS のための 15 PPM、 \pm アクティブ回線のための 16 PPM、および \pm の外に非活動的な参照用の 13.1 PPM) あり、ときマークされた悪い状態です (拒否される) ふらつきはしきい値 (2 PPM) を越えてあります。参照はアラームが受け取られるとき、または場合がなければまたマークされた悪い状態です。アラームは信号消失 (LOS)、フレーム同期損失 (LOF) またはアラーム表示信号 (AIS) のどちらである場合もあります。アクティブな参照の失敗は次の最もよい参照に選択の および切り替えをプロンプト表示します。

IO カードは行同期参照を提供するために絶えず監視します受信 シグナルを提供しました。ポートが LOS、LOF、または AIS 状態にあれば、カードは TCC への参照を消します。その結果、TCC は悪い状態としてポートからの参照を宣言します。この参照が現在のアクティブな参照である場合、次の最もよい参照はアクティブな参照になります。

着信 クロックにそれと関連付けられる SSM がある場合 SSM は参照選択のために使用されます。SSM が使用されるかどうか、良質クロックはアクティブクロックとして常に選択されます。1 つが参照する以上同じ品質があるあるとき、高優先順位との 1 はアクティブな参照として (プロビジョニングに基づいて) 選択されます。

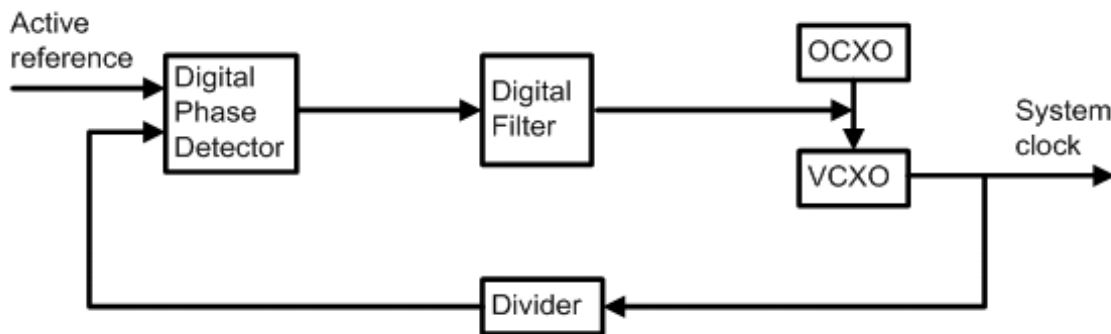
要約すると、参照はこれらの条件のうちのどれかが本当である場合受け入れられません:

- 光のか BITS 入力は LOS、LOF、または AISアラームを受け取ります、またはインターフェイスはアウト オブ サービスです。
- SSM はにあります- (DUS) 状態を使用すれば、クロックが低品質であることを SSM は示します (すなわち、参照の SSM 品質は TCC のそれより悪いです)。
- 入力 周波数は \pm BITS のための 15 PPM が \pm より多くだけ 30秒期間にわたる行のための 16 PPM 少ないです (境界から)。
- 入力 クロックはクロックは 2 PPM 以上でさまようことを) 不安定です (意味する。
- それは少なくとも 30 秒の間修飾されません。

フェーズによってロックされるループ

TCC クロック発振器ブロックはのタイミング回路の中心で Phase-Locked Loop (PLL) によって生成されるあります。 [図 3](#) TCC の簡単 PLL を表します。

図 3 か。 フェーズによってロックされるループ



フェーズ探知器はシステム クロックによってアクティブな参照クロックを比較します (既にディバイダを通して分けられる)。フェーズ オフセットがある場合、オフセットに比例した電圧レベルは生成されます。オフセットがない場合、出力は生成されません。フィルタはスムーズにしか、または期間にわたる電圧場合を平均し、電圧によって制御される水晶発振子 (VCXO) に平均を入れます。電圧は VCXO のフェーズおよび周波数を調節します。VCXO の出力はシステム クロックです (または NE クロック)。出力の一部はループにプロセスを繰り返すために反映されます。システム クロックがアクティブな参照をトラッキングするとき、クロックはロックされて、TCC は正常なクロック モードを開始します。

VCXO はオープンによって制御される水晶発振子 (OCXO) とフィルタ処理された 参照クロック間のより小さい PLL によって更に安定します。

注ダイアグラムを簡素化するために、このより小さい PLL はここに示されていません。

結果はシステム クロックがより安定していることです。TCC で使用される OCXO が長時間安定性およびフリーラン精度のための層 3 で評価されることに注意して下さい。

カードは同期 サポートを水平にします

光カード

- システム クロックはすべての SONET トランスミット インターフェイスを時間を計ります。

- 入出力タイミング間の違いを解決するのにポインター調整を使用して下さい。

DS1/DS3 カード

- オリジナル DSx 入力速度は出力のデータ レートを判別します。データ レートは直通タイミング モードのための NE クロックから完全に独立しています。
- NE 比率とデータ レートの違いを解決するのに SONET ネットワークで最初のマッピングおよびポインター調整で原料ビットを使用して下さい。

DS3XM カード

- 出力行 比率は NE クロックにロックされます。
- DS3 内のユーザー DS1s は入力 周波数を保ちます。

タイミング モード

ONS 15454 はこれらのタイミング モードをサポートします:

- 外部
- 回線
- 混合

TCC カードに利用可能な 内部 層 3 クロックがホールドオーバーおよび自由継続タイミング サポートを提供するためにあります。

注タイミングおよびポートごとのループタイミングによって追加タイミング モードはあります。ただし、プラットフォームを提供する ONS 15454 はこれらのモードをサポートしません。

注電気非同期インターフェイスはによ時限で、システム タイミングを参照しません。これらの非同期ポートに関しては、送信タイミングはその非同期 シグナルの使用されたタイミングから得られます。

外部タイミング

このモードは外部タイミング デバイス、たとえば、BITS またはタイミング DS-1/E1 からタイミングを得ます。外部タイミング デバイスの品質 レベルは内部 層 3 クロックよりよいです。

ラインタイミング

ラインタイミングは 1つ以上の光インターフェイスからタイミング基準を得ます。複数の光インターフェイスが付いている光カードはタイミング基準 ポートとしてしか 1つのインターフェイスを提供できません。着信 再生クロックは 19.44MHz 場合に交換され、TCC カードに送信され、タイミング基準として修飾されます。ラインタイミング モードでは、利用可能な タイミング基準は光インターフェイスおよび内部クロックです。

注光ポートが 1+1 として提供される時、動作中のポートだけがタイミング基準として提供されず。保護 ポートはスイッチの間に自動的に選択されます。

混合されたタイミング

ミックスモード タイミングは選択されるべき外部 (BITS1/BITS2) および行両方 (光インターフェイス) タイミング基準、また内部クロックを可能にします。 タイミング ループが容易に発生する場合があるのでミックスモード タイミングを使用するとき注意して下さい。 従ってミックスモード タイミングを使用する前に、注意深く計画して下さい。 また、使用によっては BITS がループしました。

クロック モード

通常モード

通常の動作モードでは、TCC は外部タイミング ソースにロックされています。

Fast-Start モード

オシレーターは速くのために Fast-Start モードを使用しますか。同期引込みか。周波数がオシレーターのそれから離れてある参照クロックの。Fast-Start は時々と言われますか。状態を得て下さいか。TCC が TCC カードが既に動作している比率に密接である参照に変更すれば、モードは標準に直接変更します。

ホールドオーバーモード

ホールドオーバーモードでは、すべての外部カライントイミング参照は失われ、出力信号を制御するためにクロック使用タイミング間、正常な動作モードでデータ参照。ただし、ホールドオーバー 周波数ドリフトは一定時間にわたりタイミング基準まで利用可能になります。140 秒以下失われた前に前のタイミング基準が利用できたらに、TCC はタイミング基準が失われるとき自由継続モードを開始します。

このモードは内部クロックを増加するのに最後の修飾されたタイミング基準からのデータの 140 秒の平均を使用するので自由継続モードよりよいです。TCC はこのモードの参照が切り替えるために利用可能になるか、またはドリフトが境界からあるままになっています。トラフィックは最初の 24 時間におけるホールドオーバーモードへの遷移によって途切れないために保証されます。

自由継続モード

自由継続モードは TCC カードの内部クロックだけを参照します。このモードはまた参照としてとりわけ提供されない時でさえ他の参照が失われるときデフォルトモードです。ネットワークが唯一かプライマリ タイミング ソースとして TCC カードの内部クロックによって動作しないようにして下さい。

同期を計画するガイドライン

よいの機能 設計を時間を計ります

よいタイミング設計:

- 論理的な時間階層性を組み込みます。
- 効率的な同期を行ないます。

- タイミング ループを回避します。
- タイミング失敗からすぐに回復 します。

少数のノードより大きいネットワークにおける冗長 で、正確な外部タイミング ソースを持っていることが最善常にです。 実際のネットワークでは、これは可能性のあるまたは必須常にではないです。

内部 タイミングは正常な動作の間にプライマリ タイミング ソースとして使用のために意図されていません。 Cisco はすべての他のタイミング ソースが失敗 する時の間利用可能な 内部クロックによってプライマリネットワーク タイミングのために良質ソース (できればプライマリ基準ソース/プライマリ 参照 クロック (PRS/PRC) をクロック) 使用することを推奨します。

高い追跡可能性に関しては、マスター ノードからのデージーチェーン方式で時間を計られる ONS 15454 ノード行の数を最小にしてください。 一般指標として、プライマリ方向のための7つまでのノードおよびセカンダリ方向のための13のノードがあることができます。 注意深くタイミング ループを回避するためにリングのラインタイミングを計画してください。

ノードが繰り返しホールドオーバーを、Fast-Start 入力するために大きい周波数 エラーを引き起こす場合がありますそれから終る場合がある、ONS 15454 ノードという結果にまたはフリー ラン タイミング モード自身のクロックをトラッキングすることを試みると同時にタイミング ループにより。 頻繁に示すアラームがことをタイミング ループ 存在ありません。

[関連情報](#)

- [テクニカルサポートとドキュメント - Cisco Systems](#)