ガイド

Cisco UCS C480 M5 メモリ ガイド

CISCO SYSTEMS
170 WEST TASMAN DR
SAN JOSE, CA, 95134
WWW.CISCO.COM/JP

出版履歴

REV A.9　2021 年 7 月 13 日

目次

サーバ CPU モジュールベイのレイアウト 3
メモリ構成 4
メモリ デバイス（DIMM および PMem） 5
メモリ設定とモード 7
DIMM ガイドライン 7
PMem ガイドライン 8
DIMM メモリ ミラーリング 11
メモリ ミラーリングを使用した CPU / メモリ構成 11
通常の CPU / メモリ構成（メモリ ミラーリングなし） 12
システム速度 13
物理レイアウト 14
DIMM の装着規則 15
DIMM 装着順序 17
CPU クラスのメモリ キャパシティ 18
すべての DIMM 構成 18
第 2 世代 Intel® Xeon® スケーラブル プロセッサ向けのすべての DIMM 構成 18
® Xeon® スケーラブル プロセッサ向けのすべての DIMM 構成 20
DIMM/PMem の混在構成 21
第 2 世代 Intel® Xeon® スケーラブル プロセッサ向け DIMM/PMem 構成 21
第 2 世代の Intel® Xeon® スケーラブル プロセッサの場合： 21
DIMM または DIMM ブランクの取り付け 36

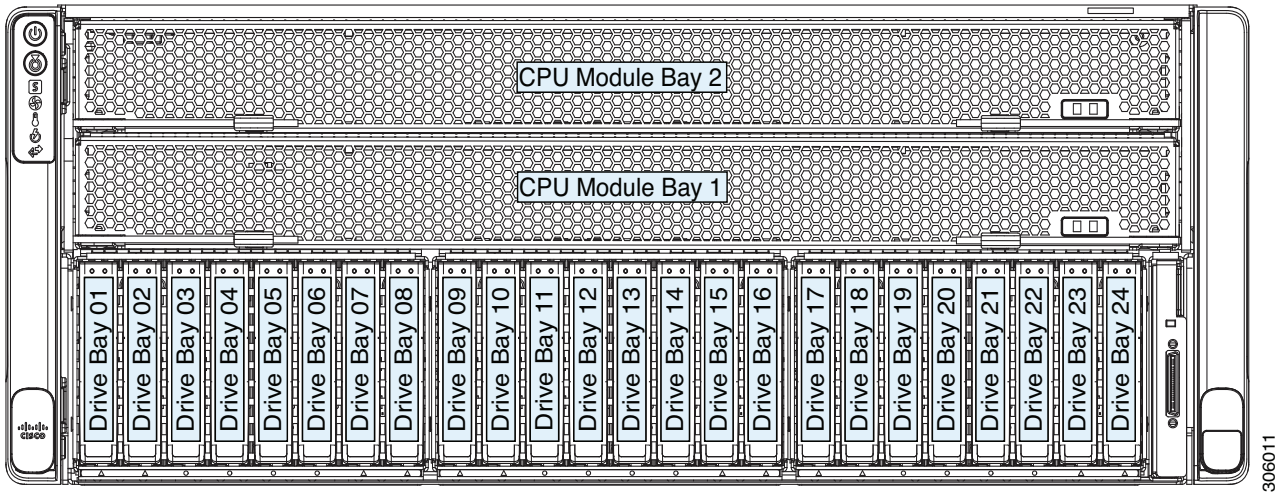
サーバ CPU モジュールベイのレイアウト

図 1 に C480 M5 サーバの前面を示します。下部ベイ（ベイ 1）と上部ベイ（ベイ 2）の 2 つの CPU モジュール ベイがあることに注意してください。

CPU の番号付けは次のとおりです。

- 下部ベイ：CPU1 および CPU2
- 上部ベイ：CPU3 および CPU4

図 1　　C480 CPU モジュール ベイ



各 CPU には 6 つのメモリ チャネルがあり、各チャネルは 2 つのメモリ DIMM を制御します。

各 CPU のチャネル番号は次のとおりです。

下部ベイ：

- CPU1：A、B、C、D、E、F
- CPU2：G、H、J、K、L、M

上部ベイ：

- CPU3：A、B、C、D、E、F
- CPU4：G、H、J、K、L、M

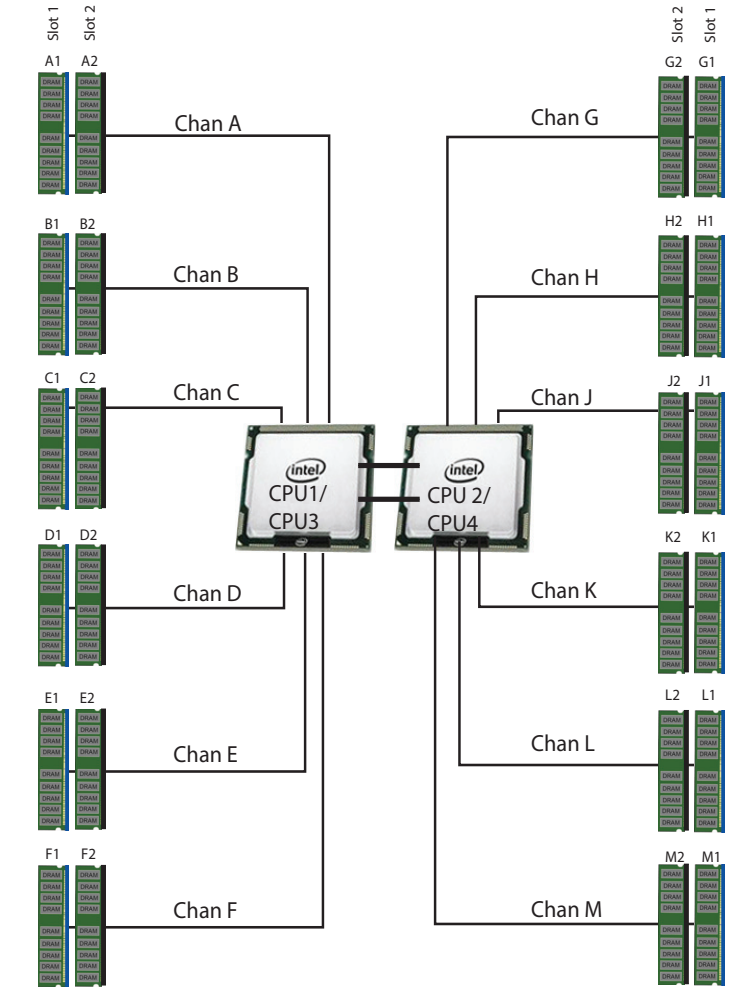
メモリ構成

メモリの標準機能は次のとおりです。

- クロック速度：CPU メモリ インターフェイス速度に応じて最大 2933 MHz
- DIMM あたりのランク：1、2、4、または 8
- 動作時の電圧：1.2 V
- 登録済みの ECC DDR4 DIMM（RDIMM）、Load-Reduced DIMM（LRDIMM）、または Intel® Optane™ パーシステント メモリ モジュール（PMem）

図 2 に示されているように、メモリは、CPU あたり 6 個のメモリチャネルと、チャネルあたり最大 2 個のメモリ デバイスで構成されます。CPU1 と CPU2 は下部ベイにあります。CPU3 と CPU4 は上部ベイにあります。CPU1 と CPU2 は最大 24 個の DIMM を制御し、CPU3 と CPU4 は最大 24 個の DIMM を制御し、合計 48 個の DIMM をサーバに割り当てます。

図 2　　C480 メモリ 構成



メモリ デバイス（DIMM および PMem）

表 1 に使用可能なメモリ デバイスをに示します。

表 1　　使用可能な DDR4 DIMM

製品 ID（PID）	PID の説明	Voltage	ランク /DIMM
UCS-ML-256G8RT-H	256 GB DDR4-2933MHz LRDIMM/8Rx4（16Gb）（3DS）	1.2 V	8
UCS-ML-128G4RT-H[1]	128 GB DDR4-2933MHz LRDIMM/4Rx4（16Gb）?? 3DS?	1.2 V	4
UCS-ML-X64G4RT-H[1]	64 GB DDR4-2933MHz LRDIMM/4Rx4（8Gb）	1.2 V	4
UCS-MR-X64G2RT-H[1]	64 GB DDR4-2933MHz RDIMM/2Rx4（16Gb）	1.2 V	2
UCS-MR-X32G2RT-H[1]	32 GB DDR4-2933MHz RDIMM/2Rx4（8Gb）	1.2 V	2
UCS-MR-X16G1RT-H[1]	16 GB DDR4-2933-MHz RDIMM/1Rx4（8Gb）	1.2 V	1
UCS-ML-128G4RW[2]	128 GB DDR4-3200MHz LRDIMM 4Rx4（16Gb）?? 3DS?	1.2 V	4
UCS-MR-X64G2RW[2]	64 GB DDR4-3200MHz RDIMM 2Rx4（16Gb）	1.2 V	2
UCS-MR-X32G2RW[2]	32 GB DDR4-3200MHz RDIMM 2Rx4（8Gb）	1.2 V	2
UCS-MR-X16G1RW[2]	16 GB DDR4-3200MHz RDIMM 1Rx4（8Gb）	1.2 V	1
Intel® Optane™ パーシステント メモリ製品			
UCS-MP-128GS-A0	Intel® Optane™ パーシステント メモリ、128GB、2666MHz		
UCS-MP-256 G-A0	Intel® Optane™ パーシステント メモリ、256GB、2666MHz		
UCS-MP-512 G-A0	Intel® Optane™ パーシステント メモリ、512GB、2666MHz		
Intel® Optane™ パーシステント メモリ製品動作モード			
UCS-DCPMM-AD	App Direct モード		
UCS-DCPMM-MM	メモリ モード		
メモリ ミラーリング オプション			
N01-MMIRROR	メモリ ミラーリング オプション		

注：

1. シスコは、DDR4-2933 メモリ DIMM 製品の販売終了を発表しました。EOL14611 には、この発表の影響を受ける製品の部品番号が示されています。*表 2* は、交換用メモリ DIMM 製品の部品番号を示しています。
2. DDR4-3200MHz の交換部品番号は、2133 ~ 2933 MHz の範囲の Intel 第 2 世代 Xeon スケーラブル プロセッサ メモリ インターフェイスの最大速度で動作します。

表 2 に、EOL メモリ DIMM 製品の部品番号とその交換用 PID を示します。

表 2　EOL14611 メモリ DIMM 製品番号と交換用 PID

EOS 製品部品番号 (PID)	PID の説明	後継製品 PID	後継製品の内容
UCS-MR-X16G1RT-H	16GB DDR4-2933MHz RDIMM 1Rx4（8Gb)/1.2v	UCS-MR-X16G1RW	16GB DDR4-3200MHz RDIMM 1Rx4（8Gb)/1.2v
UCS-MR-X32G2RT-H	32GB DDR4-2933MHz RDIMM 2Rx4（8Gb)/1.2v	UCS-MR-X32G2RW	32GB DDR4-3200MHz RDIMM 2Rx4（8Gb)/1.2v
UCS-MR-X64G2RT-H	64GB DDR4-2933MHz RDIMM 2Rx4（16Gb)/1.2v	UCS-MR-X64G2RW	64GB DDR4-3200MHz RDIMM 2Rx4（16Gb)/1.2v
UCS-ML-X64G4RT-H	64GB DDR4-2933MHz LRDIMM 4Rx4（8Gb)/1.2v	UCS-MR-X64G2RW[1]	64GB DDR4-3200MHz RDIMM 2Rx4（16Gb)/1.2v
UCS-ML-128G4RT-H	128GB DDR4-2933MHz LRDIMM 4Rx4（16Gb)/1.2v	UCS-ML-128G4RW	128GB DDR4-3200MHz LRDIMM 4Rx4（16Gb)/1.2v

注： (1) シスコは、既存の UCS-ML-x64G4RT-H の交換用 PID として Load Reduce DIMM（LRDIMM）64GB メモリ PID をサポートしておらず、代わりに Registered DIMM（RDIMM）に移行して、パフォーマンスと価格の最適なバランスを実現することを推奨しています。

表 3　DDR4 メモリ DIMM / 第 1 および第 2 世代 Intel® Xeon® スケーラブル プロセッサ ファミリ CPU のサポート

DIMM/Intel CPU のサポート	Intel® Xeon® スケーラブル プロセッサ ファミリ CPU	第 2 世代 Intel® Xeon® スケーラブル プロセッサ ファミリの CPU	EOS の日付
DDR4-2933MHz			
UCS-MR-X16G1RT-H	サポート対象	サポート対象	2022 年 5 月 11 日
UCS-MR-X32G2RT-H	サポート対象	サポート対象	2022 年 5 月 11 日
UCS-MR-X64G2RT-H		サポートあり	2022 年 5 月 11 日
UCS-ML-X64G4RT-H	サポート対象	サポートあり	2022 年 5 月 11 日
UCS-ML-128G4RT-H		サポートあり	2022 年 5 月 11 日
UCS-ML-256G8RT-H		サポートあり	
DDR4-3200MHz			
UCS-MR-X16G1RW	サポート対象	サポート対象	
UCS-MR-X32G2RW	サポート対象	サポート対象	
UCS-MR-X64G2RW		サポートあり	
UCS-ML-128G4RW		サポートあり	

メモリ設定とモード

DIMM ガイドライン

注： DIMM の装着およびガイドラインの詳細については、*DIMM の装着規則（15 ページ）* を参照してください。

- システム速度は、CPU がサポートする DIMM 速度によって異なります。DIMM の速度については、*表 1（5 ページ）* を参照してください。
- C480 M5 サーバは、以下に示す 3 つの異なるメモリ信頼性 / 可用性 / 保守性（RAS）モードをサポートします。
  - 独立チャネル モード
  - ミラー チャネル モード
  - ロックステップ チャネル モード

注： 非ミラーモードとミラーモードを混在させることはできません。

- RDIMM と LRDIMM タイプの混在はできません。
- シングルランク DIMM は、同じチャネル内でデュアルランク DIMM と混在させることができます
- 最良のパフォーマンスを得るために、次の点を理解しておいてください。
  - タイミング パラメータが異なる DIMM は、同じチャネル内の別々のスロットに装着できますが、最も遅い DIMM に対応したメモリ アクセス クロックが他のすべてメモリに適用されます。そのため、それよりも速い DIMM は装着された場合でも、最も遅い DIMM でサポートされるメモリ アクセス クロックで動作することになります。
  - 1 枚の DIMM を使用する場合は、特定のチャネルの DIMM スロット 1（CPU から最も遠いスロット）に装着する必要があります。
  - シングルまたはデュアル ランク DIMM を 2DPC 用に装着する場合は、必ず数字の大きいランクの DIMM を先に（最も遠いスロットから）装着してください。たとえば、最初にスロット 1 にデュアル ランク DIMM を装着します。次に、DIMM スロット 2 にシングル ランク DIMM を装着します。
- 4 基の CPU の DIMM は、常に同じ構成にする必要があります。
- 前世代（M 4）サーバのメモリ（DDR3 および DDR4）は、UCS C480 サーバでは互換性がないかサポートされません。

注： システム パフォーマンスは、両方の CPU で DIMM のタイプと数量が同じで、すべてのチャネルがサーバ内の CPU 全体で等しく利用されている場合に最適化されます。

PMem ガイドライン

PMem には、第 2 世代 Intel Xeon スケーラブル ファミリ プロセッサが必要です。第 1 世代 Xeon スケーラブル プロセッサは PMem をサポートしません。

インストールするすべての PMem は同じサイズである必要があります。異なるキャパシティの PMem を混合させることはサポートされていません。

PMEM および DIMM は *表 4* に示されているように挿入する必要があります（示されているように、CPU あたり 2、4、6 PMem を搭載した 6 DIMM）。

表 4　第 2 世代 Intel® Xeon® スケーラブル プロセッサ DIMM および PMem[1] 物理構成（クアッド ソケット）

DIMM から PMem カウント	CPU 1（下部ベイ）											
	iMC1						iMC0					
	チャネル 2		チャネル 1		チャネル 0		チャネル 2		チャネル 1		チャネル 0	
	F2	F1	E2	E1	D2	D1	C2	C1	B2	B1	A2	A1
6 から 2		DIMM		DIMM	PMem	DIMM		DIMM		DIMM	PMem	DIMM
6 から 4		DIMM	PMem	DIMM	PMem	DIMM		DIMM	PMem	DIMM	PMem	DIMM
6 から 6	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM
DIMM から PMem カウント	CPU 2（下部ベイ）											
	iMC1						iMC0					
	チャネル 2		チャネル 1		チャネル 0		チャネル 2		チャネル 1		チャネル 0	
	M2	M1	L2	L1	K2	K1	J2	J1	H2	H1	G2	G1
6 から 2		DIMM		DIMM	PMem	DIMM		DIMM		DIMM	PMem	DIMM
6 から 4		DIMM	PMem	DIMM	PMem	DIMM		DIMM	PMem	DIMM	PMem	DIMM
6 から 6	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM
DIMM から PMem カウント	CPU 3（上部ベイ）											
	iMC1						iMC0					
	チャネル 2		チャネル 1		チャネル 0		チャネル 2		チャネル 1		チャネル 0	
	F2	F1	E2	E1	D2	D1	C2	C1	B2	B1	A2	A1
6 から 2		DIMM		DIMM	PMem	DIMM		DIMM		DIMM	PMem	DIMM
6 から 4		DIMM	PMem	DIMM	PMem	DIMM		DIMM	PMem	DIMM	PMem	DIMM
6 から 6	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM

表 4　第 2 世代 Intel® Xeon® スケーラブル プロセッサ DIMM および PMem[1] 物理構成（クアッド ソケット）

DIMM から PMem カウント	CPU 4（上部ベイ）											
	iMC1						iMC0					
	チャネル 2		チャネル 1		チャネル 0		チャネル 2		チャネル 1		チャネル 0	
	M2	M1	L2	L1	K2	K1	J2	J1	H2	H1	G2	G1
6 から 2		DIMM		DIMM	PMem	DIMM		DIMM		DIMM	PMem	DIMM
6 から 4		DIMM	PMem	DIMM	PMem	DIMM		DIMM	PMem	DIMM	PMem	DIMM
6 から 6	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM	PMem	DIMM

注：
1. 現時点で PMem を使用する場合は、すべてのシステムに 4 つの CPU を装着する必要があります。

- PMem を使用する場合は、4 つの CPU を取り付ける必要があります。
- メモリ モードとアプリケーション ダイレクト モードの場合は、CPU ごとに 2 個以上の PMem と 6 個の DIMM を取り付けます。
- メモリ モードまたは混合モードが使用されている場合、推奨される DIMM キャパシティと PMem キャパシティの比率は 1:16 と 1:2 の間で、1:4 が最適なパフォーマンスを引き出します。たとえば、6 X 16 GB DIMM + 2 X 256 GB PMEM は、1:5.33（96GB:512GB）のキャパシティ比です。混合モードでは、比率はメモリ間のもので、PMem の揮発性部分のみです。この比率の要件は、App Direct モードには適用されません。DCCPM メモリ モードについては、*表 5* を参照してください。

表 5　Intel® Optane™ パーシステント メモリ モード

Intel® Optane™ DC パーシステント メモリ モード	
App Direct モード：	PMem は、ソリッドステート ディスク ストレージ デバイスとして動作します。データは保存され、不揮発性です。PMEM キャパシティと DIMM キャパシティの両方が CPU に対して考慮されます（PMEM キャパシティと DIMM キャパシティの両方が CPU キャパシティの制限に対して考慮されます）
メモリ モード：[1]	PMEM は、100% メモリ モジュールとして動作します。データは揮発性であり、DRAM は PMem のキャッシュとして機能します。PMem キャパシティのみ CPU から利用できます（PMem キャパシティのみ CPU キャパシティの制限に対して考慮されます）。これは工場出荷時のデフォルト モードです。
混合モード：	DRAM はキャッシュとして使用されます。PMem キャパシティのみ CPU から利用できます（PMem キャパシティのみ CPU キャパシティの制限に対して考慮されます）。

注：
1. メモリ モードの場合、同じ CPU ソケットにおける Intel 推奨の DIMM と PMEM のキャパシティ比は 1:2 ~ 1:16 です。

- PMem および DIMM の両方がインストールされている各メモリ チャネルの場合、PMem はチャネル スロット 2 にインストールされ（CPU に一番近い）、DIMM はチャネル スロット 1 にインストールされます。
- パフォーマンスを最大にするには、すべてのメモリ チャネルをバランス化します
- PMem をインストールする構成では、メモリのミラーリングはサポートされますが、2 つ制限があります。
  - ミラーリングは、サーバーに取り付けられている DIMM でのみ有効です。PMem 自体はミラーリングをサポートしません。
  - App Direct モードのみがサポートされています。PMem がメモリ モードまたは混合モードの場合、メモリ ミラーリングは有効にできません。

詳細な Intel PMEM の構成については、以下のリンクを参照してください。

https://www.cisco.com/c/en/us/td/docs/unified_computing/ucs/c/hw/C480M5/install/C480M5/C480M5_chapter_011.html?bookSearch=true#concept_b1k_mbt_tgb

DIMM メモリ ミラーリング

メモリ ミラーリングは DIMM でのみサポートサポートされます。PMem はメモリ ミラーリングをサポートしません。メモリ ミラーリングを有効にすると、メモリ サブシステムにより、同じデータが隣接する 2 つのチャネルに同時に書き込まれます。片方のチャネルに対してメモリの読み取りを実行した際に訂正不可能なメモリ エラーによって誤ったデータが返されると、システムはもう片方のチャネルからデータを自動的に取得します。片方のチャネルで一時的なエラーまたはソフト エラーが発生しても、ミラーリングされたデータが影響を受けることはありません。DIMM とそのミラーリング相手の DIMM に対してまったく同じ場所で同時にエラーが発生しない限り、動作は継続します。メモリのミラーリングを使用すると、2 つの装着済みチャネルの一方からしかデータが提供されないため、オペレーティング システムで使用可能なメモリ量が 50 % 減少します。

メモリ ミラーリングを使用した CPU / メモリ構成

各 CPU ベイに 1 つずつ、合計 2 つの CPU モジュールがあります。下部の CPU モジュールはベイ 1 を占有し、上部の CPU モジュールはベイ 2 を占有します。CPU 1 と CPU 2 はベイ 1 にあります。CPU 3 および 4 はベイ 2 にあります。

CPU あたり 14、6、8、または 12 DIMM から選択します（4 つすべての DIMM は同じように設定する必要があります）。さらに、*表 1 (5 ページ)* に示されているように、メモリ ミラーリング オプション（N01-MMIRROR）が選択されている必要があります。

DIMM は、次の表に示すように、出荷時に配置されます。

	チャネル内の CPU 1 の DIMM 配置 (同一速度の DIMM) CPU 1	チャネル内の CPU 2 の DIMM 配置 (同じランクの DIMM) CPU 2
8	(A1,B1); (D1,E1)	(G1, H1); (K1, L1)
12	(A1, B1, C1); (D1, E1, F1)	(G1, H1, J1); (K1, L1, M1)
16	(A1, A2, B1, B2); (D1, D2, E1, E2)	(G1, G2, H1, H2); (K1, K2, L1, L2)
24	(A1, A2, B1, B2, C1, C2); (D1, D2, E1, E2, F1, F2)	(G1, G2, H1, H2, J1, J2); (K1, K2, L1, L2, M1, M2)

	チャネル内の CPU 3 の DIMM 配置 (同速度の DIMM) CPU 3	チャネル内の CPU 4 の DIMM 配置 (同速度の DIMM) CPU 4
8	(A1,B1); (D1,E1)	(G1, H1); (K1, L1)
12	(A1, B1, C1); (D1, E1, F1)	(G1, H1, J1); (K1, L1, M1)
16	(A1, A2, B1, B2); (D1, D2, E1, E2)	(G1, G2, H1, H2); (K1, K2, L1, L2)
24	(A1, A2, B1, B2, C1, C2); (D1, D2, E1, E2, F1, F2)	(G1, G2, H1, H2, J1, J2); (K1, K2, L1, L2, M1, M2)

注： システム パフォーマンスは、両方の CPU で DIMM のタイプと数量が同じで、すべてのチャネルがサーバ内の CPU 全体で等しく利用されている場合に最適化されます。

通常の CPU / メモリ構成（メモリ ミラーリングなし）

各 CPU ベイに 1 つずつ、合計 2 つの CPU モジュールがあります。下部の CPU モジュールはベイ 1 を占有し、上部の CPU モジュールはベイ 2 を占有します。CPU 1 と CPU 2 はベイ 1 にあります。CPU 3 および 4 はベイ 2 にあります。

CPU あたり 14、6、8、または 12 DIMM から選択します（4 つすべての DIMM は同じように設定する必要があります）。DIMM は、次の表に示すように、出荷時に配置されます。

チャネル内 の CPU DIMM 配置 （ 同一 速度の DIMM）	
4	(A1, B1); (D1, E1)
6	(A1, B1, C1); (D1, E1, F1)
8	(A1, A2, B1, B2); (D1, D2, E1, E2)
12	(A1, A2, B1, B2, C1, C2); (D1, D2, E1, E2, F1, F2)

チャネル内 の CPU DIMM 配置 （ 同一 速度の DIMM）	
4	(G1, H1); (K1, L1)
6	(G1, H1, J1); (K1, L1, M1)
8	(G1, G2, H1, H2); (K1, K2, L1, L2)
12	(G1, G2, H1, H2, J1, J2); (K1, K2, L1, L2, M1, M2)

チャネル内 の のCPU 3 DIMM 配置 （ 同一速度の DIMM）	
4	(A1, B1); (D1, E1)
6	(A1, B1, C1); (D1, E1, F1)
8	(A1, A2, B1, B2); (D1, D2, E1, E2)
12	(A1, A2, B1, B2, C1, C2); (D1, D2, E1, E2, F1, F2)

チャネル内 の のCPU 4 DIMM 配置 （同一速度の DIMM）	
4	(G1, H1); (K1, L1)
6	(G1, H1, J1); (K1, L1, M1)
8	(G1, G2, H1, H2); (K1, K2, L1, L2)
12	(G1, G2, H1, H2, J1, J2); (K1, K2, L1, L2, M1, M2)

システム速度

メモリは、Intel Xeon Scalable Processor メモリコントローラの最大速度で動作します。M5 サーバーでは、2133 ~ 2933 MHz の範囲です。サポートされている速度については、CPU の仕様を確認してください

物理レイアウト

各 CPU に 6 つのチャネルがあります。

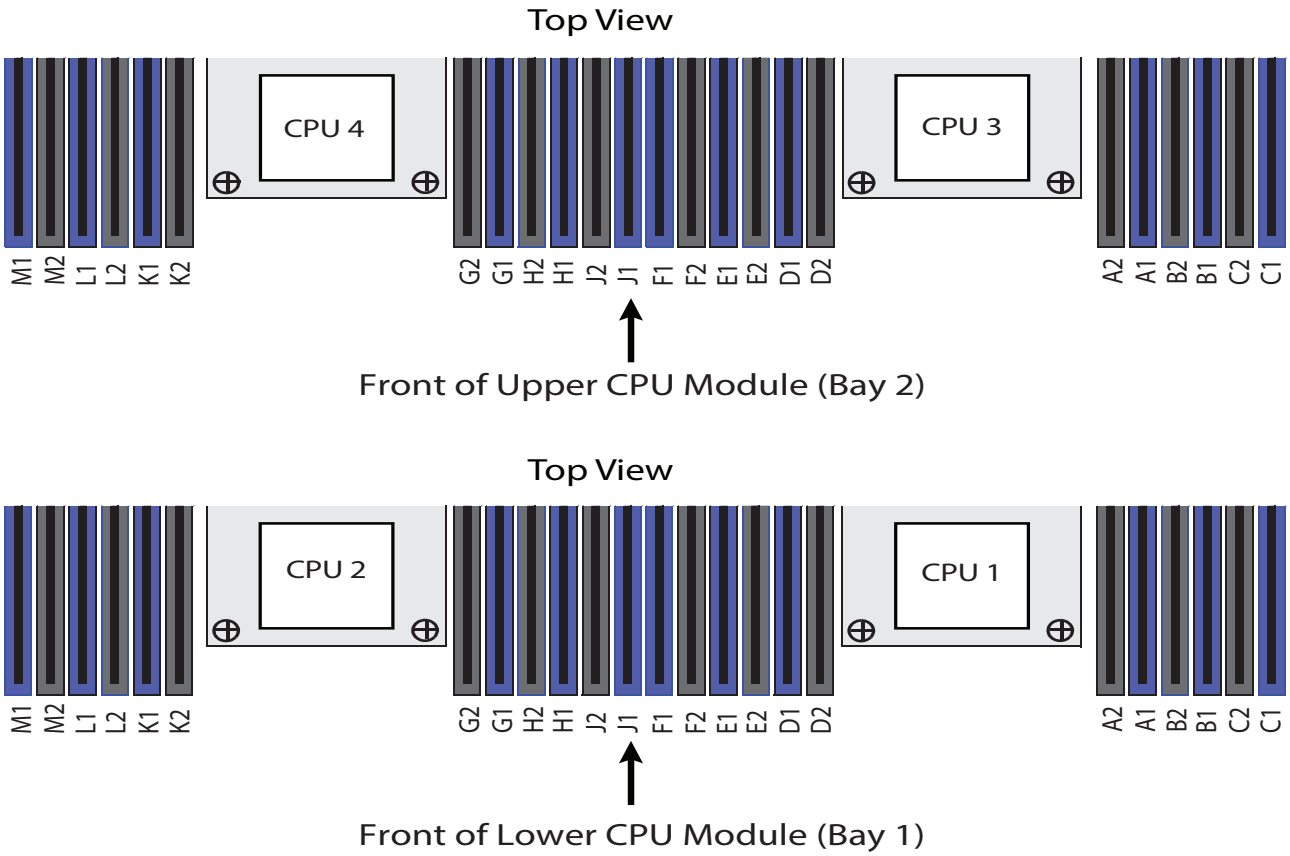
- CPU1 と CPU3 にはチャネル A、B、C、D、E、および F があります。
- CPU2 および CPU 4 にはチャネル G、H、J、K、L、および M があります。

各チャネルに 2 個のスロット（スロット 1 とスロット 2）があります。青の DIMM スロットがスロット 1 用で、黒のスロットがスロット 2 用です。

たとえば、スロット A1、B1、C1、D1、E1、F1 はスロット 1 に属し、A2、B2、C2、D2、E2、F2 はスロット 2 に属します。

図 3 マザーボード上のスロットおよびチャネルの物理的な配置を示します。マザーボードの右半分のスロット（チャネル A、B、C、D、E、F）は下部ベイの CPU 1 と上部ベイの CPU 3 に関連付けられ、マザーボードの左半分のスロット（チャネル G、H、J、K、L、M）は下部ベイの CPU 2 と上部ベイの CPU 4 に関連付けられています。スロット 1（青）のスロットは必ず、対応するスロット 2（黒）のスロットよりも CPU から離れた位置にあります。スロット 1 のスロット（青）は、スロット 2 のスロット（黒）の前に装着されます。

図 3　　C480 M5 CPU チャネルおよびスロットの物理レイアウト



DIMM の装着規則

メモリ構成については、次の項目を考慮に入れます。

- 各チャネルには DIMM スロットが 2 つあります（たとえば、チャネル A = スロット A1 と A2）。
  - チャネルは DIMM が 1 つまたは 2 つ装着された状態で動作できます。
  - チャネルの DIMM が 1 つだけの場合は、スロット 1 に装着します（青色のスロット）。
- 両方の CPU が取り付けられている場合、各 CPU の DIMM スロットへの装着方法を同一にします。
  - ソケット構成ごとの 1、2、3、4、および 6 DIMM の場合、*DIMM 装着順序（17 ページ）* で推奨される DIMM 装着のように、青色スロット（スロット 1）に挿入します。
  - ソケット構成あたり 8 および 12 DIMM の場合、*DIMM 装着順序（17 ページ）* で推奨される DIMM 装着のように、青色スロット（スロット 1）および黒色スロット（スロット 2）に挿入します。
  - 詳細については、*DIMM 装着順序（17 ページ）* を参照してください。
- 最適なメモリ パフォーマンスのため、サーバ内では同一の DIMM タイプを使用します（同速度、サイズ、規格）。
- 最適なパフォーマンスを得るためには、各 CPU のメモリ チャネルあたり最低 1 つの DIMM を装着します。
- 最適なパフォーマンスを得るために DIMM スロットを装着する場合は、CPU ソケットごとに 6 個のメモリ チャネルがあり、2 個の CPU を装着する必要があるため、12 の DIMM の倍数が最適です。
- チャネルあたり 1 DIMM（1DPC）および 2DPC（Intel Xeon スケーラブル プロセッサ搭載）の場合、Cisco UCS M5 サーバでサポートされるすべての DIMM は、プロセッサがその速度をサポートしていれば、ラベル付けされた速度で動作します。
- 同じメモリ速度でも、RDIMM の場合、2 DPC は 1 DPC よりも若干パフォーマンスが向上します（ワークロードに依存）。
- 小規模から中規模のメモリキャパシティの場合は、可能な限り、デュアル ランク RDIMM を取り付けてパフォーマンスを最適化します。デュアル ランク RDIMM のパフォーマンスは、シングル ランク RDIMM よりもわずかに優れています。シングル ランク DIMM は、チャネル構成ごとに 1 つの DIMM でメモリを大量に消費するワークロードのパフォーマンスを制限します。

- DIMM を混在させる場合は、次のルールに従う必要があります。
  - RDIMM と LRDIMM を混在させることはできません。
  - 異なるサイズの RDIMM をチャネル内で混在させることができます。異なる密度（サイズ）の RDIMM を混在させる場合は、最初に最も高い密度の DIMM を装着してください。たとえば、32 GB RDIMM と 16 GB RDIMM を混在させる必要がある場合は、32 GB DIMM を青色スロット（またはスロット 1）に、次に 16 GB DIMM を黒色スロット（またはスロット 2）に装着します。
  - チャネル内で異なるランクの RDIMM を混在させることができます。異なるランクの RDIMM を混在させる場合は、最初に上位の RDIMM を装着します。たとえば、デュアル ランク RDIMM とシングル ランク RDIMM を混在させる場合は、デュアル ランク RDIMM を最初に青色スロットに装着し、次にシングル ランク RDIMM を黒色スロットに装着します。
  - 64 GB 2933 MHz LRDIMM は、128 GB 2933 MHz LRDIMM とのみ混在できます。
  - 16GB、32GB、および 64GB DDR4-3200MHz RDIMM の混在がサポートされています。
  - 128GB DDR4-3200MHz LRDIMM は、他の 16GB、32GB、および 64GB DDR4-3200MHz RDIMM と混在させることはできません
  - 128GB DDR4-3200MHz 非 3DS LRDIMM は 256GB DDR4-2933MHz（3DS）IMM と混合できません。
  - 64 GB 2666 MHz LRDIMM は、32 GB 2666 MHz LRDIMM とのみ混在できます。
- CPU が取り付けられていない DIMM ソケットでは、DIMM を装着しても認識されません。
- に示されている DIMM の混在使用の規則に従ってください。*表 6*

表 6　C480 M5 サーバの DIMM のルール

DIMM パラメータ	同一チャネル内の DIMM	同じスロット内の DIMM[1]
DIMM キャパシティ RDIMM = 16、32、64 LRDIMM = 64 GB (2933 MHz のみ)、128 GB	同じチャネル内の DIMM（A1、A2 など）のキャパシティを同じにする必要はありません。	最適なパフォーマンスを得るためには、同じスロット内の DIMM（A1、B1、C1、D1、E1、F1 など）のキャパシティを同じにする必要があります。
DIMM 速度 2933 MHz または 3200 MHz	DIMM は取り付けられた CPU の最低速度で動作します	DIMM は取り付けられた CPU の最低速度で動作します
DIMM タイプ RDIMM または LRDIMM	混在させないでください。 ■ 同じチャネル内のクロックレートが異なる DIMM ■ RDIMM と LRDIMM とその他の DIMM	同じスロット内で DIMM タイプを混在させないでください

注：

1. 同じスロット内に異なる DIMM キャパシティを存在させることはできますが、最適なパフォーマンスより低くなる可能性があります。最適なパフォーマンスを得るためには、同じスロット内のすべての DIMM を同じにする必要があります。

DIMM 装着順序

表 7 に従って CPU の DIMM を装着します。

表 7　C480 M5 DIMM 装着順序

	CPU 1 または CPU 3 スロットの入力		CPU 2 または CPU 4 スロットの入力	
	青色スロット	黒色スロット	青色スロット	黒色スロット
1	(A1)	-	(G1)	-
2	(A1, D1)	-	(G1, K1)	-
3	(A1, B1, C1)	-	(G1、H1、J1)	-
4	(A1,B1); (D1,E1)	-	(G1,H1); (K1,L1)	-
6	(A1,B1); (C1,D1); (E1, F1)	-	(G1,H1); (J1,K1); (L1, M1)	-
8	(A1,B1); (D1,E1)	(A2,B2); (D2,E2)	(G1,H1); (K1,L1)	(G2,H2); (K2,L2)
12	(A1,B1); (C1,D1); (E1, F1)	(A2,B2); (C2,D2); (E2, F2)	(G1, H1); (J1, K1); (L1, M1)	(G2,H2); (J2,K2); (L2,M2)

注： CPU ごとに 5、7、9、10、11 個の DIMM を使用することは推奨されません。

- 1 つの CPU によって制御される 12 個の DIMM スロットで使用できる最大合計メモリキャパシティは 768 GB です。12 個の DIMM スロットに合計 768 GB を超えるキャパシティのメモリを装着するには、「M」で終わる PID を持つ大キャパシティメモリ CPU（たとえば、UCS-CPU-6134 M）を使用する必要があります。
- すべての DIMM は、ECC をサポートしている DDR4 DIMM である必要があります。バッファ非対応の UDIMM と ECC 非対応の DIMM はサポートされていません。
- メモリのミラーリングを使用すると、2 つの装着済みチャネルの一方からしかデータが提供されないため、使用可能なメモリ量が 50 % 減少します。メモリのミラーリングを有効にする場合、偶数個のチャネルに DIMM を取り付ける必要があります。
- NVIDIA M シリーズ GPU は、サーバで 1 TB 未満のメモリのみサポートします。
- NVIDIA P シリーズ、V シリーズ、T シリーズ GPU は、サーバで 1 TB 以上のメモリがさらにサポートできます。
- AMD FirePro S7150 X2 GPU は、サーバで 1 TB 以下のメモリのみサポートします。

CPU クラスのメモリ キャパシティ

この次の資料では、C480 M5 サーバで使用されるさまざまなクラスの第 2 世代 Intel® Xeon® スケーラブル プロセッサ、および Intel® Xeon® スケーラブル プロセッサの DIMM および PMem を使用した設定可能なメモリ キャパシティについて説明します。

すべての DIMM 構成

ここでは、すべての DIMM を使用する構成のメモリ キャパシティについて説明します。

第 2 世代 Intel® Xeon® スケーラブル プロセッサ向けのすべての DIMM 構成

表 8 ~ *表 10* に、すべての DIMM が装着された第 2 世代 Intel®Xeon® スケーラブル プロセッサの可能な構成を示します。

表 8　すべての DIMM メモリ（CPU ごとに 4、6、8、または 12）を備えた第 2 世代「M」CPU[1]

DIMM の数 (CPU あたり)	DIMM（GB）あたりのキャパシティ				
	16	32	64	128	256
	CPU（GB）あたりの合計キャパシティ				
4	64	128	256	512	1024
6	96	192	384	768	1536
8	128	256	512	1024	2048
12	192	384	768	1536	なし

注：
1. 第 2 世代「M」CPU の合計 DIMM キャパシティは 2048 GB を超えることができません

注： N/A とマークされているセルは、許可されている 2048 GB 以上のメモリ キャパシティを示しており、設定できません。

表 9　すべての DIMM メモリ（CPU ごとに 4、6、8、または 12）を備えた第 2 世代「L」CPU[1]

DIMM の数 (CPU あたり)	DIMM（GB）あたりのキャパシティ				
	16	32	64	128	256
	CPU（GB）あたりの合計キャパシティ				
4	64	128	256	512	1024
6	96	192	384	768	1536
8	128	256	512	1024	2048
12	192	384	768	1536	3072

注：
1. 第 2 世代「L」CPU の総 DIM M キャパシティは 3072 GB を超えることはできません

表 10　第 2 世代非「M」および非「L」CPU の合計 DIMM メモリ（CPU あたり 4、6、8、または 12 DIMM）[1]

DIMM の数 (CPU あたり)	DIMM（GB）あたりのキャパシティ				
	16	32	64	128	256
	CPU（GB）あたりの合計キャパシティ				
4	64	128	256	512	1024
6	96	192	384	768	該当なし
8	128	256	512	1024	該当なし
12	192	384	768	なし	なし

注：
1. 第 2 世代非「M」および非「L」CPU の合計 DIMM キャパシティは 1024 GB を超えることができません

注： N/A とマークされているセルは、許可されている 1024 GB 以上のメモリ キャパシティを示しており、設定できません。

® Xeon® スケーラブル プロセッサ向けのすべての DIMM 構成

表 11 ~ *表 12* は、すべての DIMM が装着された Intel®Xeon® スケーラブル プロセッサの可能な構成を示しています。

注: Intel® Xeon® スケーラブル プロセッサは PMEM と 256 GB DIMM をサポートしていません。

表 11　通常「M」の CPU 合計 DIMM メモリ（CPU あたりの 4、6、8、12 DIMM）

DIMM の数 (CPU あたり)	DIMM（GB）あたりのキャパシティ			
	16	32	64	128
	CPU（GB）あたりの合計キャパシティ			
4	64	128	256	512
6	96	192	384	768
8	128	256	512	1024
12	192	384	768	1536

表 12　通常の非「M」CPU 合計 DIMM メモリ（CPU あたりの 4、6、8、12 DIMM）[1]

DIMM の数 (CPU あたり)	DIMM（GB）あたりのキャパシティ			
	16	32	64	128
	CPU（GB）あたりの合計キャパシティ			
4	64	128	256	512
6	96	192	384	768
8	128	256	512	該当なし
12	192	384	768	なし

注：
1. 通常の非「M」CPU の合計 DIMM キャパシティは 768 GB を超えることはできません

注： N/A とマークされているセルは、許可されている 768 GB 以上のメモリ キャパシティを示しており、設定できません。

DIMM/PMem の混在構成

ここでは、DIMM と PMem の組み合わせを使用する構成のメモリ キャパシティについて説明します。

第 2 世代 Intel® Xeon® スケーラブル プロセッサ向け DIMM/PMem 構成

Table 21、*Table 22*、および *Table 23* は、DIMM と PMem の組み合わせが装着された第 2 世代 Intel®Xeon® スケーラブル プロセッサの可能な構成を示しています。PMem を選択する場合は、CPU クラスと PMem キャパシティに応じて、CPU ごとに 6 個の DIMM が必要であり、CPU ごとに 2、4、または 6 個の PMem にすることが可能です（「M」、「L」、または通常のクラス）。PMem を選択するには、すべての CPU をフル装着する必要もあります。次の表に、1 CPU の設定を示します。メモリ モードと混合メモリ モードの場合、同じ CPU チャネルにおける Intel 推奨の DIMM と DCPMM のキャパシティ比は 1:2 ~ 1:16 です。表の緑色の網掛け部分はその範囲内の比率を示し、赤色の網掛け部分はその範囲外の比率を示します。App Direct モードの場合、比率の要件は適用されません。

第 2 世代の Intel® Xeon® スケーラブル プロセッサの場合：

- DIMM および PMem がサポートされます。
- PID の末尾が「M」の CPU は、CPU あたり最大 2048 GB をサポートします
- PID の末尾が「L」の CPU は、CPU あたり最大 4608 GB をサポートします
- その他すべての PID の CPU は、CPU あたり最大 1024 GB をサポートします。
- App Direct モードの場合、PMem と DIMM 両方のキャパシティが CPU キャパシティの制限に対して考慮されます。
- メモリ モードと混合モードの場合、PMem 容量のみが CPU 容量の制限に対して考慮されます。DIMM はキャッシュにのみ使用され、CPU のキャパシティ制限にはカウントされません。

App Direct モード

次の表は、App Direct モードに適用されます。App Direct モードの場合、DIMM と PMem の比率の要件は適用されません。

表 13　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**128 x2**	**128 x2**	**128 x2**	**128 x2**	**128 x2**
合計 PMem キャパシティ（GB）	256	256	256	256	256
CPU あたりの合計キャパシティ	**352**	**448**	**640**	**1024**	**1792**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	512	512
CPU あたりの合計キャパシティ	**608**	**704**	**896**	**1280**	**2048**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	なし
CPU あたりの合計キャパシティ	**1120**	**1216**	**1408**	**1792**	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	512	512
CPU あたりの合計キャパシティ	**608**	**704**	**896**	**1280**	**2048**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**

表 13　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	なし
CPU あたりの合計キャパシティ	1120	1216	1408	1792	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 4 PMem あたりのキャパシティ	512 x4	512 x4	512 x4	512 x4	512 x4
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	なし
PMem（GB）x 6 PMem あたりのキャパシティ	128 x6	128 x6	128 x6	128 x6	128 x6
合計 PMem キャパシティ（GB）	768	768	768	768	なし
CPU あたりの合計キャパシティ	864	960	1152	1536	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	なし
PMem（GB）x 6 PMem あたりのキャパシティ	256 x6	256 x6	256 x6	256 x6	なし
合計 PMem キャパシティ（GB）	1536	1536	1536	1536	なし
CPU あたりの合計キャパシティ	1632	1728	1920	なし	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 2 PMem あたりのキャパシティ	512 x2	512 x2	512 x2	512 x2	512 x2
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あた[1] りの合計キャパシティ	なし	なし	なし	なし	なし

注：

1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

注： N/A とマークされているセルは、許可されている 2048 GB 以上のメモリ キャパシティを示しており、設定できません。

表 14　第 2 世代「L」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**128 x2**	**128 x2**	**128 x2**	**128 x2**	**128 x2**
合計 PMem キャパシティ（GB）	256	256	256	256	256
CPU あたりの合計キャパシティ	**352**	**448**	**640**	**1024**	**1792**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	512	512
CPU あたりの合計キャパシティ	**608**	**704**	**896**	**1280**	**2048**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
CPU あたりの合計キャパシティ	**1120**	**1216**	**1408**	**1792**	**2560**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	512	512
CPU あたりの合計キャパシティ	**608**	**704**	**896**	**1280**	**2048**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**

表 14　第 2 世代「L」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
CPU あたりの合計キャパシティ	**1120**	**1216**	**1408**	**1792**	**2560**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**512 x4**	**512 x4**	**512 x4**	**512 x4**	**512 x4**
合計 PMem キャパシティ（GB）	2048	2048	2048	2048	2048
CPU あたりの合計キャパシティ	**2144**	**2240**	**2432**	**2816**	**3584**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**128 x6**	**128 x6**	**128 x6**	**128 x6**	**128 x6**
合計 PMem キャパシティ（GB）	768	768	768	768	768
CPU あたりの合計キャパシティ	**864**	**960**	**1152**	**1536**	**2304**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**256 x6**	**256 x6**	**256 x6**	**256 x6**	**256 x6**
合計 PMem キャパシティ（GB）	1536	1536	1536	1536	1536
CPU あたりの合計キャパシティ	**1632**	**1728**	**1920**	**2304**	**3072**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**512 x6**	**512 x6**	**512 x6**	**512 x6**	**512 x6**
合計 PMem キャパシティ（GB）	3072	3072	3072	3072	3072
CPU あたり[1] の合計キャパシティ	**3168**	**3264**	**3456**	**3840**	**4608**

注：

1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

表 15　第 2 世代非「L」および非「M」CPU DIMM/PMEM メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMEM）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**128 x2**	**128 x2**	**128 x2**	**128 x2**	**128 x2**
合計 PMem キャパシティ（GB）	256	256	256	256	なし
CPU あたりの合計キャパシティ	**352**	**448**	**640**	**1024**	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	なし	なし
CPU あたりの合計キャパシティ	**608**	**704**	**896**	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	なし	なし
CPU あたりの合計キャパシティ	**608**	**704**	**896**	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし

表 15　第 2 世代非「L」および非「M」CPU DIMM/PMEM メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMEM）*（続き）*

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 4 PMem あたりのキャパシティ	**512 x4**	**512 x4**	**512 x4**	**512 x4**	**512 x4**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**128 x6**	**128 x6**	**128 x6**	**128 x6**	**128 x6**
合計 PMem キャパシティ（GB）	768	768	なし	なし	なし
CPU あたりの合計キャパシティ	**864**	**960**	なし	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**256 x6**	**256 x6**	**256 x6**	**256 x6**	**256 x6**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**512 x6**	**512 x6**	**512 x6**	**512 x6**	**512 x6**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
CPU あたりの合計キャ[1] パシティ	なし	なし	なし	なし	なし

注：

1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

注：

- N/A とマークされているセルは、許可されている 1024 GB 以上のメモリ キャパシティ設定を示しており、設定できません。
- 常に 1024 GB のキャパシティ制限を超えているため、6 DIMM および 2 512 GB PMem の設定または 6 DIMM および 6 PMem の設定は有効ではありません。

メモリ モードと混合モード

次の表は、メモリ モードと混合モードに適用されます。メモリ モードに推奨される PMem の比率は、1:2 ~ 1:16 です。その範囲の比率は、以下の緑色の網掛けで示されます。その範囲外の比率は赤色の網掛けで示されます。混合モードでは、比率はメモリと PMem の揮発性部分のみの比率になります。この比率は、PMem メモリのどれだけが揮発性メモリに割り当てられているかによって異なるため、以下の表では特に示されていません。

注： メモリ モードと混合モードの場合、DIMM はキャッシュとして使用され、CPU 容量に対して考慮されません。

表 16　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**128 x2**	**128 x2**	**128 x2**	**128 x2**	**128 x2**
合計 PMem キャパシティ（GB）	256	256	256	256	256
DIMM：CPU あたりの PMem キャパシティ比率	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**	**2:0.167**
CPU あたりの合計キャパシティ	**256**	**256**	**256**	**256**	**256**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）（キャッシュのみ）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

表 16　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）（キャッシュのみ）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.67**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）（キャッシュのみ）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）（キャッシュのみ）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

表 16　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**512 x4**	**512 x4**	**512 x4**	**512 x4**	**512 x4**
合計 PMem キャパシティ（GB）	2048	2048	2048	2048	2048
DIMM：CPU あたりの PMem キャパシティ比率	**1:21.33**	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**
CPU あたりの合計キャパシティ	**2048**	**2048**	**2048**	**2048**	**2048**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**128 x6**	**128 x6**	**128 x6**	**128 x6**	**128 x6**
合計 PMem キャパシティ（GB）	768	768	768	768	768
DIMM：CPU あたりの PMem キャパシティ比率	**1:8**	**1:4**	**1:2**	**1:1**	**1:0.5**
CPU あたりの合計キャパシティ	**768**	**768**	**768**	**768**	**768**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**256 x6**	**256 x6**	**256 x6**	**256 x6**	**256 x6**
合計 PMem キャパシティ（GB）	1536	1536	1536	1536	1536
DIMM：CPU あたりの PMem キャパシティ比率	**1:16**	**1:8**	**1:4**	**1:2**	**1:1**
CPU あたりの合計キャパシティ	**1536**	**1536**	**1536**	**1536**	**1536**

表 16　第 2 世代「M」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**512 x6**	**512 x6**	**512 x6**	**512 x6**	**512 x6**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
DIMM：CPU あたりの PMem キャパシティ比率	**1:32**	**1:16**	**1:8**	**1:4**	**1:2**
CPU [1] あたりの合計キャパシティ	なし	なし	なし	なし	なし

注：
1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

注： N/A とマークされているセルは、「M」CPU 向けに許可されている 2048 GB 以上のメモリ キャパシティを示しており、設定できません。

表 17　第 2 世代「L」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**128 x2**	**128 x2**	**128 x2**	**128 x2**	**128 x2**
合計 PMem キャパシティ（GB）	256	256	256	256	256
DIMM：CPU あたりの PMem キャパシティ比率	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**	**1:0.67**
CPU あたりの合計キャパシティ	**256**	**256**	**256**	**256**	**256**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

表 17　第 2 世代「L」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**512 x4**	**512 x4**	**512 x4**	**512 x4**	**512 x4**
合計 PMem キャパシティ（GB）	2048	2048	2048	2048	2048
DIMM：CPU あたりの PMem キャパシティ比率	**1:21.33**	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**
CPU あたりの合計キャパシティ	**2048**	**2048**	**2048**	**2048**	**2048**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**128 x6**	**128 x6**	**128 x6**	**128 x6**	**128 x6**

表 17　第 2 世代「L」CPU DIMM/PMem メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMem）

CPU あたり DIMM[1]/PMem 数					
合計 PMem キャパシティ（GB）	768	768	768	768	768
DIMM：CPU あたりの PMem キャパシティ比率	1:8	1:4	1:2	1:1	2:1
CPU あたりの合計キャパシティ	768	768	768	768	768
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	256 x6	256 x6	256 x6	256 x6	256 x6
合計 PMem キャパシティ（GB）	1536	1536	1536	1536	1536
DIMM：CPU あたりの PMem キャパシティ比率	1:16	1:8	1:4	1:2	1:1
CPU あたりの合計キャパシティ	1536	1536	1536	1536	1536
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	512 x6	512 x6	512 x6	512 x6	512 x6
合計 PMem キャパシティ（GB）	3072	3072	3072	3072	3072
DIMM：CPU あたりの PMem キャパシティ比率	1:32	1:16	1:8	1:4	1:2
CPU [1] あたりの合計キャパシティ	3072	3072	3072	3072	3072

注：

1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

表 18　第 2 世代非「L」および非「M」CPU DIMM/PMEM メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMEM）

CPU あたり DIMM[1]/PMem 数					
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	128 x2	128 x2	128 x2	128 x2	128 x2
合計 PMem キャパシティ（GB）	256	256	256	256	256
DIMM：CPU あたりの PMem キャパシティ比率	1:2.67	1:1.33	1:0.67	1:0.33	1:0.67
CPU あたりの合計キャパシティ	256	256	256	256	256
DIMM（GB）x 6 DIMM あたりのキャパシティ	16 x6	32 x6	64 x6	128 x6	256 x6
合計 DIMM キャパシティ（GB）	96	192	384	768	1536

表 18　第 2 世代非「L」および非「M」CPU DIMM/PMEM メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMEM）*（続き）*

CPU あたり DIMM[1]/PMem 数					
PMem（GB）x 2 PMem あたりのキャパシティ	**256 x2**	**256 x2**	**256 x2**	**256 x2**	**256 x2**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**128 x4**	**128 x4**	**128 x4**	**128 x4**	**128 x4**
合計 PMem キャパシティ（GB）	512	512	512	512	512
DIMM：CPU あたりの PMem キャパシティ比率	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**	**1:0.33**
CPU あたりの合計キャパシティ	**512**	**512**	**512**	**512**	**512**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 4 PMem あたりのキャパシティ	**256 x4**	**256 x4**	**256 x4**	**256 x4**	**256 x4**
合計 PMem キャパシティ（GB）	1024	1024	1024	1024	1024
DIMM：CPU あたりの PMem キャパシティ比率	**1:10.66**	**1:5.33**	**1:2.67**	**1:1.33**	**1:0.67**
CPU あたりの合計キャパシティ	**1024**	**1024**	**1024**	**1024**	**1024**

DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 2 PMem あたりのキャパシティ	**512 x2**	**512 x2**	**512 x2**	**512 x2**	**512 x2**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
DIMM：CPU あたりの PMem キャパシティ比率	なし	なし	なし	なし	なし

表 18　第 2 世代非「L」および非「M」CPU DIMM/PMEM メモリ（CPU あたり 6 DIMM、CPU あたり 2、4、または 6 PMEM）*（続き）*

CPU あたり DIMM[1]/PMem 数					
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	96	192	384	768	1536
PMem（GB）x 6 PMem あたりのキャパシティ	**128 x6**	**128 x6**	**128 x6**	**128 x6**	**128 x6**
合計 PMem キャパシティ（GB）	768	768	768	768	768
DIMM：CPU あたりの PMem キャパシティ比率	**1:8**	**1:4**	**1:2**	**1:1**	**2:1**
CPU あたりの合計キャパシティ	**768**	**768**	**768**	**768**	**768**
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**256 x6**	**256 x6**	**256 x6**	**256 x6**	**256 x6**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
DIMM：CPU あたりの PMem キャパシティ比率	なし	なし	なし	なし	なし
CPU あたりの合計キャパシティ	なし	なし	なし	なし	なし
DIMM（GB）x 6 DIMM あたりのキャパシティ	**16 x6**	**32 x6**	**64 x6**	**128 x6**	**256 x6**
合計 DIMM キャパシティ（GB）	なし	なし	なし	なし	なし
PMem（GB）x 6 PMem あたりのキャパシティ	**512 x6**	**512 x6**	**512 x6**	**512 x6**	**512 x6**
合計 PMem キャパシティ（GB）	なし	なし	なし	なし	なし
DIMM：CPU あたりの PMem キャパシティ比率	なし	なし	なし	なし	なし
CPU [1] あたりの合計キャパシティ	なし	なし	なし	なし	なし

注：

1. PMEM を選択した場合は、CPU あたり 6 個の DIMM も選択する必要があります。

注： N/A とマークされているセルは、非「M」および非「L」CPU 向けに許可されている 1024 GB 以上のメモリ キャパシティを示しており、設定できません。

DIMM または DIMM ブランクの取り付け

ブレード サーバーのスロットに DIMM または DIMM ブランクを取り付けるには、次の手順に従います。

手順

ステップ 1 両側の DIMM コネクタ ラッチを開きます。

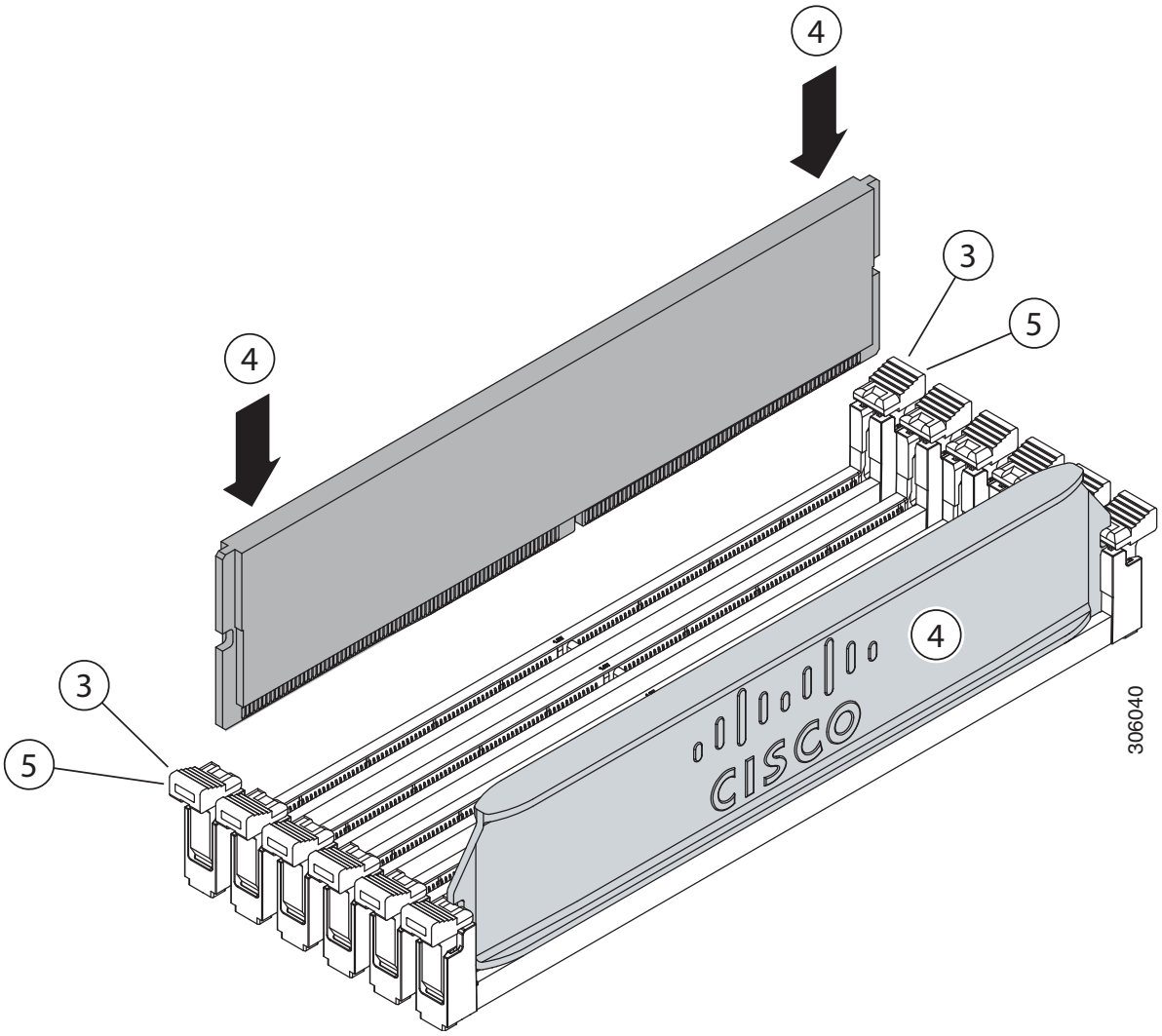
ステップ 2 カチッという音がするまで、DIMM の両端を均等にスロットに押し込みます。

注：DIMM のノッチがスロットに合っていることを確認します。ノッチがずれている場合、DIMM、スロット、またはその両方が損傷することがあります。

ステップ 3 DIMM コネクタ ラッチを内側に少し押して、ラッチを完全にかけます。

ステップ 4 すべてのスロットに DIMM または DIMM ブランクを装着します。スロットを空にすることはできません。

図 4　　メモリの取り付け



シスコ コンタクトセンター

自社導入をご検討されているお客様へのお問い合わせ窓口です。
製品に関して ｜ サービスに関して ｜ 各種キャンペーンに関して ｜ お見積依頼 ｜ 一般的なご質問

お問い合わせ先
お電話での問い合わせ
平日 9:00 - 17:00
0120-092-255

お問い合わせウェブフォーム
cisco.com/jp/go/vdc_callback

©2022 Cisco Systems, Inc. All rights reserved.
Cisco、Cisco Systems、およびCisco Systemsロゴは、Cisco Systems, Inc. またはその関連会社の米国およびその他の一定の国における商標登録または商標です。
本書類またはウェブサイトに掲載されているその他の商標はそれぞれの権利者の財産です。「パートナー」または「partner」という用語の使用はCiscoと他社との間の
パートナーシップ関係を意味するものではありません。(1502R) この資料の記載内容は20XX年X月現在のものです。この資料に記載された仕様は予告なく変更する場合があります。

シスコシステムズ合同会社
〒107-6227 東京都港区赤坂9-7-1 ミッドタウン・タワー
cisco.com/jp